



LEHRSTUHL FÜR ELEKTRONISCHE BAUELEMENTE  
Friedrich-Alexander-Universität Erlangen-Nürnberg

**Jahresbericht 2004/2005/2006**



**TECHNISCHE FAKULTÄT**  
Friedrich-Alexander-Universität Erlangen-Nürnberg



Lehrstuhl für Elektronische Bauelemente  
Friedrich-Alexander-Universität Erlangen-Nürnberg  
Cauerstr. 6  
91058 Erlangen

Telefon: +49 / (0)9131 / 85-28634

Telefax: +49 / (0)9131 / 85-28698

E-Mail: [info@leb.eei.uni-erlangen.de](mailto:info@leb.eei.uni-erlangen.de)

WWW: <http://www.leb.eei.uni-erlangen.de>

## IMPRESSUM

### **Redaktion**

Tobias Dirnecker

Michael Jank

Jochen Kaiser

Mikhail Lazarev

Thomas Richter

Heiner Ryssel

### **Gestaltung, Satz und Realisierung**

Michael Jank

Thomas Richter

© Lehrstuhl für Elektronische Bauelemente 2006

Alle Rechte, insbesondere das Recht der Vervielfältigung und Verbreitung sowie der Übersetzung, sind vorbehalten. Kein Teil dieses Werkes darf in irgendeiner Form (durch Fotokopie, Mikrofilm oder ein anderes Verfahren) ohne schriftliche Genehmigung des Institutes reproduziert oder unter Verwendung elektronischer Systeme gespeichert, verarbeitet, vervielfältigt oder verbreitet werden.

# Inhalt

1.	Grußwort .....	1
2.	Mitarbeiter und Ausstattung.....	3
2.1.	Mitarbeiter.....	3
2.2.	Lehrbeauftragte .....	5
2.3.	Gastwissenschaftler.....	5
2.4.	Studentische und wissenschaftliche Hilfskräfte, Praktikanten .....	7
2.5.	Mitarbeit in Gremien und Mitgliedschaften.....	8
2.6.	Ausstattung .....	10
2.7.	Arbeitsgebiete .....	15
2.7.1.	Prozesstechnik .....	15
2.7.2.	Mikrosystemtechnik.....	15
2.7.3.	Leistungshalbleiter-Bauelemente, Smart-Power-IC-Technologien.....	15
2.7.4.	Technologiesimulation.....	16
2.7.5.	Halbleiterfertigungsgeräte und -methoden .....	16
2.7.6.	Leistungselektronische Systeme .....	17
3.	Veranstaltungen.....	19
3.1.	Chronik 2004 - 2006 .....	19
3.2.	Bayerische Eliteakademie .....	21
3.3.	Ferienakademie im Sarntal.....	23
3.4.	Praktikum "Mädchen und Technik" .....	23
3.5.	Die Lange Nacht der Wissenschaften .....	25
3.6.	20-jähriges Lehrstuhljubiläum .....	26
3.7.	Indo-German Winter Academy.....	27

4.	Lehre und Ausbildung.....	29
4.1.	Lehrveranstaltungen im Grundstudium .....	29
4.1.1.	Halbleiterbauelemente .....	29
4.1.2.	Ringvorlesung Mechatronische Systeme.....	30
4.1.3.	Praktikum Mechatronische Systeme.....	30
4.1.4.	Arbeitstechnik.....	31
4.2.	Vorlesungen im Hauptstudium .....	31
4.2.1.	Produktion in der Elektrotechnik.....	31
4.2.2.	Technologie integrierter Schaltungen.....	32
4.2.3.	Prozessintegration und Bauelementearchitekturen.....	33
4.2.4.	Halbleiter- und Bauelementemesstechnik .....	33
4.2.5.	Nanoelektronik.....	34
4.2.6.	Ionenimplantation .....	35
4.2.7.	Zuverlässigkeit und Fehleranalyse integrierter Schaltungen.....	35
4.2.8.	Leistungshalbleiterbauelemente.....	36
4.2.9.	Smart Power Technologien.....	37
4.2.10.	Prozess- und Bauelementesimulation.....	38
4.2.11.	Festkörperphysikalische Grundlagen der Halbleiterbauelemente .....	38
4.2.12.	Technik der Halbleiterfertigungsgeräte .....	39
4.2.13.	Siliciumcarbid-Hochleistungsbauelemente - Grundlagen, Technologie und Systemaspekte.....	40
4.2.14.	Bauelementmodelle für die Schaltkreissimulation .....	40
4.2.15.	Automobilelektronik - Leistungselektronik.....	41
4.3.	Praktika im Hauptstudium .....	42
4.3.1.	Praktikum zur Technologie der Silicium-Halbleiterbauelemente .....	42
4.3.2.	Praktikum zur Halbleiter- und Bauelementemesstechnik.....	43
4.4.	Seminare im Hauptstudium.....	43
4.4.1.	Hauptseminar über ausgewählte Kapitel der Silicium-Halbleiter- technologie.....	43
4.4.2.	Numerische Simulation grundlegender Vorgänge in Halbleiter- bauelementen .....	44
4.5.	Vorlesungsangebot bei der Virtuellen Hochschule Bayern .....	45
4.5.1.	Technologie und Architektur mikroelektronischer Schaltungen.....	45
4.5.2.	Halbleiterbauelemente .....	47
4.6.	Exkursionen .....	49
4.7.	Belegungsmatrix .....	51
4.8.	Ausbildung zum Mikrotechnologen.....	54

---

5.	Wissenschaftliche Arbeiten von Studenten und Mitarbeitern .....	57
5.1.	Studien-, Projekt- und Bachelorarbeiten .....	57
5.1.1.	Anisotropes Ätzen von Silicium mit TMAH-basierten Lösungen .....	57
5.1.2.	Elektrische Charakterisierung von bipolaren Leistungshalbleitern mit steuerbaren Emittern .....	58
5.1.3.	Effiziente Datenstrukturen für die Simulation von Lithographie-masken .....	59
5.1.4.	Entwicklung eines 1 kVA-Low-Cost-Frequenzumrichters mit aktiver PFC zur Integration an einem Waschmaschinenmotor .....	59
5.1.5.	Programmierung eines Pulsmustergenerators in VHDL zur Ansteuerung eines bidirektionalen isolierenden DC / DC-Wandlers ...	60
5.1.6.	Organo-metallische Schichten für nicht-flüchtige Speicherzellen .....	60
5.1.7.	Hydrierte amorphe Siliciumschichten für den Einsatz in widerstandsmodulierten Speicherzellen .....	61
5.1.8.	Herstellung von Wannenkontakten für einen CMOS-Prozess mit reduzierter Maskenzahl .....	62
5.1.9.	Untersuchungen zum anisotropen und isotropen Leitkleben von aktiven und passiven Komponenten .....	63
5.1.10.	Untersuchungen zur Herstellung von Metall-Isolator-Halbleiter-Feldeffekttransistoren mit Germanium-Kanal .....	63
5.1.11.	Entwicklung eines USB-Interfaces für den Gate-Treiber in einem automatisierten Kennlinienmessplatz .....	64
5.1.12.	Prozessentwicklung, Herstellung und Charakterisierung von 3D-Kapazitäten .....	65
5.2.	Diplom- und Masterarbeiten .....	65
5.2.1.	Untersuchungen zum Einsatz amorpher Siliciumschichten in leitfähigkeitsmodulierten nicht flüchtigen Speicherzellen .....	65
5.2.2.	Ermittlung der Oxidladung und der Grenzflächenzustandsdichte von Isolator / Siliciumgrenzflächen mit Hilfe des Elymat-Verfahrens .....	66
5.2.3.	Charakterisierung rückwärtssperrender IGBTs .....	67
5.2.4.	Entwicklung von Systemlösungen zur Schadensbegrenzung beim Ausfall leistungselektronischer Bauelemente .....	68
5.2.5.	Entwicklung eines bidirektionalen Sperrwandlers .....	68
5.2.6.	Elektrische Charakterisierung von Isolationsschichten mit lateraler Auflösung im Sub-Mikrometerbereich .....	69
5.2.7.	Regelungstechnische Charakterisierung und Optimierung von bidirektionalen DC / DC-Wandlern für Brennstoffzellenfahrzeuge .....	70
5.2.8.	High Resolution Electrical Characterization of High-k Layers using Atomic Force Microscopy .....	70

5.2.9.	Memetische Algorithmen in der globalen restringierten Optimierung von Lithographieprozessen - Hybridisierung von Genetischen Algorithmen mit einem analytischen lokalen Optimierer .....	71
5.2.10.	Optimierung der Prozesskontrolle für das Dickdrahtbonden .....	71
5.2.11.	Modellierung und Simulation von NROM-Speicherzellen .....	72
5.2.12.	Gasphasensynthese nanoskaliger Siliciumpartikel .....	73
5.2.13.	Entwicklung, Simulation und Integration einer I <sup>2</sup> C / SMBus-kompatiblen digitalen Schnittstelle.....	74
5.2.14.	Untersuchungen zur Integration eines alternativen Gatestacks in einen CMOS-Prozess.....	74
5.2.15.	Optimierung eines Quarzätzprozesses zur Herstellung von Prägeformen für die UV-Nanoimprint-Lithographie.....	75
5.3.	Promotionen.....	76
5.3.1.	Optimierung der Stickstoffkonzentrationen in Gatedielektrika und -elektroden für fortschrittliche CMOS-Technologien .....	76
5.3.2.	Herstellung, Untersuchung und Modellierung von Schottky-Dioden mit ionenimplantierter Randfeldbegrenzung auf Siliciumcarbid.....	77
5.3.3.	Entwicklung, Herstellung und Charakterisierung von integrierbaren Leistungsbau-elementen und einer Trench-Gate-Technologie .....	78
5.3.4.	Kontaminationsprozesse in der Ionenimplantation.....	80
5.3.5.	Effekte bei der Nanostrukturierung mittels fokussierter Ionenstrahlen.....	83
5.3.6.	Charakterisierung von Titandioxidschichten abgeschieden aus neu entwickelten Precursoren mittels MOCVD .....	86
5.3.7.	Strukturweitenbestimmung für die sub 100 nm-Lithographie mittels spektralellipsometrischer Beugungsmessung .....	88
5.3.8.	Untersuchung von Aufladungseffekten bei der Ionenimplantation.....	90
5.3.9.	Dreidimensionale Topographiesimulation der ionisierten Metallplasma-Abscheidung in der Halbleitertechnologie .....	93
5.3.10.	Neue Methoden zur automatischen Kalibrierung von Modellparametern für die Simulation optischer Lithographieprozesse .....	96
5.3.11.	Entwicklung und Charakterisierung eines CMOS-Prozesses mit minimierter Anzahl an Lithographieebenen .....	98
6.	Forschung.....	103
6.1.	Beispiele aus der Forschung .....	103
6.1.1.	Untersuchung des Aktivierungs- und Diffusionsverhaltens von Bor in polykristallinen SiGe-Gateelektroden für MOS-Transistoren.....	103
6.1.2.	Sonderforschungsbereich 694, Integration elektronischer Komponenten in mobile Systeme .....	104

---

6.1.3.	Untersuchung organometallischer Schichten für nichtflüchtige Speicherzellen.....	107
6.1.4.	Semi-automatische Co-Optimierung von lithographischen Masken und Beleuchtungseinstellungen .....	109
6.1.5.	Grundlagen zur Entwicklung von Hochvolt-Transistorstrukturen ( $U_{BR}$ ca. 100 V) zur Integration in einen 0,18 $\mu\text{m}$ CMOS-Basisprozess .....	111
6.1.6.	Untersuchung und Modellierung von Ladungseinfangmechanismen in dielektrischen Speicherschichten.....	112
6.1.7.	CVD-Prozesse mit neuartigen metallorganischen Precursoren zur Herstellung von hoch- $\epsilon$ -Gatedielektrika und metallischen Gateelektroden zukünftiger CMOS-Generationen.....	115
6.1.8.	Simulationsmodelle zur Beschreibung von Lithographieprozessen mit Hilfe von Mask-Alignern .....	118
6.1.9.	Untersuchung von p-dotierten Schichten zur Isolation von Siliciumcarbid-Bauelementen.....	120
6.1.10.	Experimentelle Demonstration eines bipolaren Hochspannungsschalters mit beidseitig gesteuerten Emitterstrukturen .....	121
6.1.11.	Winkelverteilung abgesputterter Atome.....	123
6.1.12.	Nanoimprint-Lithographie.....	126
6.1.13.	Experimentelle Bestimmung der thermodynamischen und kinetischen Eigenschaften von Gitterleerstellen in Silicium .....	127
6.1.14.	Elektronische Bauelemente auf nano-kristalliner Matrix .....	128
6.2.	Geförderte Forschungsvorhaben .....	129
6.3.	Kooperationsbeziehungen.....	132
7.	Wissenschaftliche Beiträge .....	135
7.1.	Bücher und Buchbeiträge.....	135
7.2.	Veröffentlichungen in Fachzeitschriften.....	136
7.3.	Vorträge und Posterpräsentationen .....	141
8.	So finden Sie zu uns .....	149



## 1. Grußwort

In Ihren Händen halten Sie den Tätigkeitsbericht des Lehrstuhls für Elektronische Bauelemente für die Jahre 2004, 2005 und 2006.

Mit dieser Schrift möchte der Lehrstuhl über die in den letzten 3 Jahren erzielten Leistungen Rechenschaft ablegen und die Arbeit mit Ihnen als Kooperationspartner, Studierende oder generell am Wirken des LEB Interessierte zusammenfassen. In diese Zeit fallen unter anderem das 20-jährige Gründungsjubiläum des Lehrstuhls, die erfolgreiche Beteiligung an Antragsverfahren zu einem Graduiertenkolleg und einem Sonderforschungsbereich, die zeitaufwändige Initiierung und Beteiligung an mehreren Antragsverfahren zur Exzellenzinitiative des Bundes und der Länder sowie die aktive Beteiligung an den Diskussionen und Planungen zur Einführung der Bachelor- und Masterstudiengänge, welche die deutschen Hochschulen im Rahmen des Bologna-Prozesses bis zum Wintersemester 2007/2008 umsetzen müssen. Die durch die aufgeführten Aktivitäten und durch personelle Veränderungen erzeugte Mehrbelastung hat dazu geführt, dass der eigentlich jährlich geplante „Jahresbericht“ dieses Mal über eine deutlich längere Periode informiert.

Der Jahresbericht ist aber nicht nur ein Rückblick, sondern soll auch zukünftige Entwicklungen am Lehrstuhl ansprechen und eine Übersicht über die verfügbaren Technologien, Geräte und Lehrveranstaltungen liefern.



**Abb. 1.1** *Professor Ryssel und seine Lehrstuhlmitarbeiter vor dem Reinraumlabor des LEB (Oktober 2006)*

In den ersten Abschnitten finden Sie die Daten zu Mitarbeitern und Gastwissenschaftlern, zur Ausstattung und zu den Arbeitsgebieten des Lehrstuhls, gefolgt von einer Chronik des Berichtszeitraumes. Übersichten zu den Lehrveranstaltungen, den studentischen Arbeiten und Promotionen, zu ausgewählten Forschungsvorhaben sowie Aufstellungen aller geförderten Forschungsprojekte und der vielfältigen Kooperationsbeziehungen bilden den zweiten Teil. Der letzte Abschnitt enthält alle wissenschaftlichen Veröffentlichungen des Lehrstuhls.

---

Ich hoffe, dieser Bericht findet Ihr Interesse und bietet Anknüpfungspunkte für neue gemeinsame Aktivitäten in Forschung und Lehre. An dieser Stelle möchte ich mich bei Ihnen als Kooperationspartner, Förderer und Nutzer der LEB-Angebote sowie bei meinen Mitarbeitern für die geleistete Arbeit recht herzlich bedanken.

Erlangen, im Dezember 2006



Prof. Dr.-Ing. Heiner Ryssel

## 2. Mitarbeiter und Ausstattung

### 2.1. Mitarbeiter

#### Lehrstuhlinhaber

Prof. Dr.-Ing. Heiner Ryssel

#### Professur Elektronische Bauelemente

Prof. Dr. phil. nat. Michael Stoisiek

Leistungshalbleiterbauelemente

#### Akademischer Direktor

Prof. Dr. rer. nat. habil. Lothar Frey

Leiter der Reinraum-Halle, Messtechnik / Ionenstrahltechniken (beurlaubt seit 09/2005)

#### Weitere Hochschullehrer

Hon.-Prof. Dr.-Ing. Lothar Pfitzner

Fraunhofer IISB, Erlangen

Priv.-Doz. Dr. techn. Peter Pichler

Fraunhofer IISB, Erlangen

Hon.-Prof. Dr.-Ing. Wolfgang Schmutz

ACI Group, Zimmern

Hon.-Prof. Dr.-Ing. Dietrich Stephani

SiCED GmbH, Erlangen

#### Wissenschaftliche Assistenten

Dr.-Ing. Tobias Dirnecker

Bauelemente / Elektrische Aufladungseffekte

Dipl.-Ing. Michael Jank

Bauelemente / Prozessintegration (bis 12/2006)

Dipl.-Ing. Jochen Kaiser

Germanium-Bauelemente (seit 05/2005)

Dipl.-Ing. Mikhail Lazarev

Ionenimplantation (seit 03/2004)

Thomas Richter, M.A.

Multimedia in der Lehre

#### Wissenschaftliche Mitarbeiter:

Dipl.-Ing. (FH) Joachim vom Dorp

Bauelemente-Technologie (seit 03/2006)

Dipl.-Ing. Sven Egelkraut

Weichmagnetische Kunststoffe (seit 07/2006)

Dipl.-Ing. Tobias Erlbacher

Nichtflüchtige Speicherzellen (seit 04/2004)

Dipl.-Ing. Tim Fühner

Simulation (12/2004 bis 12/2006)

Dipl.-Ing. Michael Groß

Leistungshalbleiterbauelemente (seit 04/2005)

Dipl.-Phys. Oliver Klar

Neue Speicherkonzepte (seit 10/2004)

Dipl.-Ing. Martin Lemberger

Schichtabscheidung / hoch- $\epsilon$ -Materialien und metall. Elektroden (bis 06/2006)

*Fortsetzung: Wissenschaftliche Mitarbeiter*

Dipl.-Phys. Peter Bálint Meliorisz	Lithographiesimulation, Nahfeld- und Kontaktbelichtung
Dipl.-Phys. Martin Rambach	Siliciumcarbid-Bauelemente
Dr.-Ing. Thomas Rotter	Integrierbare Leistungshalbleiterbauelemente (bis 01/2006)
Dipl.-Ing. David Schindele	Gitterleerstelleneigenschaften in Silicium (seit 10/2006)
Dipl.-Ing. Holger Schmitt	UV-Nanoimprint-Lithographie
Dipl.-Phys. Matthias Sekowski	Winkelverteilung bei der Ionenbestrahlung (seit 02/2006)
Dr. rer. nat. Christian Steen	Segregation / Diffusion (seit 03/2004, bis 02/2006)
Dipl.-Chem. Nedyu Nedev Yassenov	Mikrosystemtechnik (bis 04/2005)
Dipl.-Ing. Sabine Walter	Elektronische Bauelemente auf nanokristalliner Matrix (seit 02/2006)
Dr.-Ing. Roland Weiß	Schottky-Dioden auf Siliciumcarbid (bis 03/2004)

**Technische Mitarbeiter / Verwaltung:**

Diana Arnold	Verwaltung / Sekretariat (in Elternzeit)
Sieglinde Elsesser	Photolithographie / Nasschemie
Judit Gabler	Dokumentation / Sekretariat (bis 11/2004)
Christian Heilmann	Prozessgeräte / Elektrofachkraft / Sicherheitsbeauftragter
Dipl.-Ing. (FH) Thomas Klauser	Rechner / Leitsysteme
Stefan Knopf	Physikalische Schichtabscheidung / Mechanische Werkstatt
Abdellah Mabrouki	Techn. Unterstützung bei der Erstellung von Lehrmaterialien (seit 03/2004, von FhG IISB)
Angela Meixner	Photolithographie / Nasschemie
Andrea Merkel	Verwaltung / Sekretariat
Katharina-Luise Meziane-Bettahar	Reinigung Reinraumlabor
Anna-Maria Rehm	Reinigung Reinraumlabor
Dipl.-Ing. Heinrich Schier	Infrastruktur / Reinraum
Sonja Schneider, M.A.	Verwaltung / Sekretariat (seit 11/2006)

## 2.2. Lehrbeauftragte

Dr.-Ing. Christine Dehm	Qimonda AG, Erlangen
Dr.-Ing. Dipl.-Phys. Dipl.-Math. Jürgen Lorenz	Fraunhofer IISB, Erlangen
Dr.-Ing. Martin März	Fraunhofer IISB, Erlangen

## 2.3. Gastwissenschaftler

Prof. Istvan Barsony / Ungarn 01.02. - 04.02.2004	Ionenstrahltechnik
Prof. Pavel Fiala / Tschechien 02.02. - 04.02.2004	Kooperation auf den Gebieten Lithographie und Herstellung von mikrooptischen Struktu- ren
Dr. Miklos Fried / Ungarn 04.10. - 08.10.2004 27.03. - 21.03.2006 27.11. - 01.12.2006	Integration eines großflächigen Spektral- ellipsometers in ein "Cluster Tool" und Test  Projektbezogener Personenaustausch mit Un- garn 2006/2007, Forschungsthema: Develop- ment of an innovative 2D-ellipsometer for equipment in semiconductor technology
Prof. Jozsef Gyulai / Ungarn 09.08. - 16.08.2004 Verschiedene Besuche 2005/2006	Ionenstrahltechnik
Prof. Chacko Jacob / Indien 14.05. - 12.07.2006	Prozesstechnik für elektronische Bauelemente aus Siliciumcarbid
Dr. Gyorgy Juhasz / Ungarn 04.10. - 08.10.2004 27.03. - 21.03.2006 27.11. - 01.12.2006	Integration und Test eines großflächigen Spektralellipsometers in ein "Cluster Tool"  Projektbezogener Personenaustausch mit Un- garn 2006/2007, Forschungsthema: "Deve- lopment of an innovative 2D-ellipsometer for equipment in semiconductor technology"
Prof. Fadei F. Komarov / Weißrussland 25.04. - 05.05.2004	Herstellung und Anwendung von Kohlenstoff- Nanoröhren
Dr. Istvan Lucacs / Ungarn 13.04. - 17.04.2004	Entwicklung eines Systems zur Topographie- Messung auf Waferoberflächen
Csaba Major / Ungarn 27.03. - 21.03.2006 27.11. - 01.12.2006	Projektbezogener Personenaustausch mit Un- garn 2006/2007, Forschungsthema: "Deve- lopment of an innovative 2D-ellipsometer for equipment in semiconductor technology"

*Fortsetzung: Gastwissenschaftler*

Dr. Peter Petrik / Ungarn	Untersuchungen von dünnen Schichten mit einem Ellipsometer - Projektbeantragungen
29.03. - 09.04.2004	
14.06. - 24.06.2004	
04.10. - 08.10.2004	
13.12. - 17.12.2004	
01.12. - 31.12.2005	Optische Charakterisierung von Micro- und Nanostrukturen
09.01. - 31.01.2006	Forschungsaufenthalt im Rahmen von DAAD, Wiedereinladung für ehemalige Stipendiaten, Forschungsthema: Optische Charakterisierung von Mikro- und Nanostrukturen
27.03. - 21.03.2006	Projektbezogener Personenaustausch mit Ungarn 2006/2007, Forschungsthema: "Development of an innovative 2D-ellipsometer for equipment in semiconductor technology"
27.11. - 01.12.2006	
Dr. Oliver Polgar / Ungarn	Integration eines großflächigen Spektral-ellipsometers in ein "Cluster-Tool" und Test
04.10. - 08.10.2004	
27.03. - 21.03.2006	Projektbezogener Personenaustausch mit Ungarn 2006/2007, Forschungsthema: "Development of an innovative 2D-ellipsometer for equipment in semiconductor technology"
27.11. - 01.12.2006	
Dr. Ivan Richter / Ungarn	Kooperation auf dem Gebiet Lithographie und Herstellung von mikrooptischen Strukturen
02.02. - 04.02.2004	
Prof. Hirofumi Shimizu / Japan	Studie zur Prozessentwicklung für ultradünne Isolatorschichten
23.04. - 30.04.2004	
Marek Skeren / Tschechien	Kooperation auf dem Gebiet Lithographie und Herstellung von mikrooptischen Strukturen
02.02. - 04.02.2004	
Dr. Yakov Sukhanov / Russland	Plasmaspektroskopie
06.10. - 10.10.2004	
01.04. 2005 - 31.03.2006	Charakterisierung und Optimierung von Plasmaätzprozessen und plasmagestützten Abscheideprozessen
Prof. Mikio Takai / Japan	Kooperation auf dem Gebiet "Nanostrukturierung"
15.01. - 19.01.2004	
13.03. - 15.03.2006	

*Fortsetzung: Gastwissenschaftler*

Dr. Funio Wakaya, Associate Prof. / Japan 20.09. - 23.09.2006	Elektronenstrahlolithographie, Nanoimprint-Lithographie, Rasterkraftmikroskopie
Mikhail Yudichev / Russland 01.07. - 31.12.2005	Hochauflösende elektrische Charakterisierung von hoch- $\epsilon$ -Schichten mittels Rasterkraftmikroskopie

## 2.4. **Studentische und wissenschaftliche Hilfskräfte, Praktikanten**

In den Jahren 2004, 2005 und 2006 waren insgesamt 31 studentische und wissenschaftliche Hilfskräfte zur Unterstützung der Mitarbeiter in Forschung und Lehre beschäftigt.

Michael Angerer	Mechanische Konstruktion, Membranätzung an Si / SiO <sub>2</sub> / Si-Scheiben
Ralf Bauer	Graduiertenkolleg / Rasterkraftmikroskopie
Holger Brenner	Tutorium Halbleiterbauelemente
Lars Büthe	Tutorium Halbleiterbauelemente
Florian Düll	Messtechnik
Olga Dzhimova	Multimedia und Internet
Amor Elkamel	Graduiertenkolleg / Nanopartikel
Christoph Glassl	Tutorium Halbleiterbauelemente, Elektrische Messtechnik, UnivIS, Internet
Konstantin Gorovoy	Literaturrecherche
Stefan Groh	Multimedia und Internet
Andreas Großmann	Literaturrecherche, Messtechnik, Datenbank
Thomas Heckel	Tutorium Halbleiterbauelemente
Florian Hofmann	Elektrische Messtechnik, Praktikumsversuche
Adrian Hoßbach	mechanische Konstruktion
Volker Koch	Multimedia
Aravind Kumar Kolla	Prozess-Simulation
Birgit Meyer	Graduiertenkolleg / Prozesstechnik, Rasterelektronenmikroskopie
Bernd Müller	Arbeiten an Spritzgussmaschinen, Literaturrecherche, Unterstützung des LKT (Lehrstuhl für Kunststofftechnik)
Jutta Müntjes	Tutorium Halbleiterbauelemente, Virtuelle Lehre, Elektrische Messtechnik
Markus Niedermeier	Software

*Fortsetzung: Studentische und wissenschaftliche Hilfskräfte, Praktikanten*

Linh Nguyen	Tutorium Halbleiterbauelemente, Elektrische Messtechnik
Peter Ploß	Tutorium Halbleiterbauelemente
Daniela Polland	Simulationen
Martina Ryssel	Tutorium Halbleiterbauelemente
Thomas Scharrer	Graduiertenkolleg / Nanopartikel
Ernst Schmitt	Elektrische Messtechnik
Andreas Schwab	Elektrische Messtechnik, Leittechnik
Andreas Selz	Elektrische Messungen an Al-implantierten SiC-Schichten
Thilo Winkelmann	Tutorium Halbleiterbauelemente, Messtechnik
Shun Yao	Ablaufprogramm für Waferprober-Messplatz
Mikhail Yudichev	Rasterkraftmikroskopie

**2.5. Mitarbeit in Gremien und Mitgliedschaften**

Prof. Dr.-Ing. Heiner Ryssel	<p>Mitglied des Internationalen Komitees der Konferenz „Ion Implantation Technology (IIT)“. Die Konferenz findet alle zwei Jahre abwechselnd in Europa, den USA und Ostasien statt.</p> <p>Mitglied des nationalen Beratungsausschusses der Konferenz „Chemical Vapor Deposition“ (EUROCVI).</p> <p>Mitglied des wissenschaftlichen Programmkomitees der Konferenz „MIGAS International Summer School on Advanced Microelectronics“. Die Konferenz findet jährlich in Frankreich statt.</p> <p>Mitglied des Komitees der Konferenz „European Solid-State and Integrated-Circuit Technology“ (ICSICT)</p> <p>Mitglied der Informationstechnischen Gesellschaft (ITG): Leiter des Fachausschusses 8.1 „Festkörpertechnologie“</p> <p>Mitglied der VDE / VDI Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik, Leiter des Fachbereichs 1 „Mikro- und Nanoelektronik-Herstellung“, Leiter der Fachgruppe 1.2.2 „Ionenimplantation“</p> <p>Mitglied des Beirats der Bayerischen Kooperationsinitiative Elektronik / Mikrotechnologie (Bayerisches Staatsministerium für Wirtschaft, Verkehr und Technologie)</p> <p>Mitglied in der Electrochemical Society</p> <p>Mitglied in der Materials Research Society</p> <p>Mitglied (Fellow) im Institute of Electrical and Electronics Engineers (IEEE)</p>
---------------------------------	---

*Fortsetzung: Mitarbeit in Gremien und Mitgliedschaften (Prof. Dr.-Ing. Heiner Ryssel)*

- Mitglied in der Böhmischen Physikalischen Gesellschaft
  - Mitglied des Herausgeberrats der Zeitschrift „Radiation Effects and Defects in Solids“, Taylor & Francis Ltd., Abingdon, U.K.
  - Mitglied der Studienkommission Elektrotechnik, Elektronik und Informationstechnik
  - Mitglied des Prüfungsausschusses der Technischen Fakultät
  - Mitglied der Studienkommission Mechatronik der Universität Erlangen-Nürnberg (bis )
  - Vorsitzender der Studienkommission Mechatronik der Universität Erlangen-Nürnberg (seit WS 2005/06)
  - Mitglied des Komitees für den „European SEMI Award“
  - Mitglied des europäischen Programmkomitees des internationalen Symposiums zur VLSI Technologie (IEEE VLSI-TSA)
  - Sprecher des „Bayerischen Forschungsverbunds für Nanoelektronik“ (FORNEL)
- 
- Prof. Dr. phil. nat.  
Michael Stoisiak
    - Mitglied in der Deutschen Physikalischen Gesellschaft (DPG)
    - Mitglied in der VDE / VDI Gesellschaft für Mikroelektronik, Mikro- und Feinwerktechnik (GMM)
    - Mitglied in der Energietechnischen Gesellschaft im VDE (ETG)
    - Mitglied im "Zentrum Leistungselektronik, Universität Erlangen"
    - ESSDERC 2004 (Technical Programme Committee)
    - ESSDERC 2005 (Technical Programme Committee, Session Chairman)
    - PESC2004 / CIPS2004 / CIPS2006 (Topic Chairman)
    - Freiburger Kolloquium "Halbleiter-Leistungsbaulemente und ihre systemtechnische Anwendung" (Mitglied des Organisationsgremiums, Technisches Programm)
- 
- Prof. Dr. rer. nat.  
habil. Lothar Frey
    - Mitglied in der Informationstechnischen Gesellschaft (ITG): Fachbereich 5.6.2 „Qualität und Zuverlässigkeit - Analysestrategien“
    - Leiter der Fachgruppe 6.2.6 „Inspektion und Analytik“ der GMM VDE / VDI Gesellschaft für Mikroelektronik, Mikro und Feinwerktechnik
    - Mitglied der Studienkommission Elektrotechnik, Elektronik und Informationstechnik

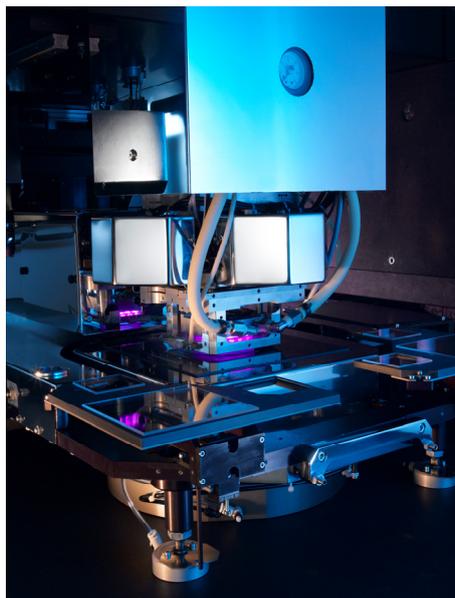
## 2.6. Ausstattung

Als experimentelle Grundlage für die Forschungsarbeiten des LEB stehen in Kooperation mit dem Fraunhofer IISB zwei Reinräume mit insgesamt etwa 1500 m<sup>2</sup> Reinraumfläche, davon ca. 1200 m<sup>2</sup> der Klasse 100 oder besser, zur Verfügung. Die umfangreiche prozess- und messtechnische Ausstattung der Reinräume und Messlabore ermöglicht die Durchführung von Einzelprozessen bis hin zur Herstellung von Teststrukturen und Bauelemente- oder Schaltdemonstratoren sowie die Entwicklung, Erprobung, Vorqualifikation und Montage von Halbleiter-Fertigungsgeräten. Die Prozessanlagen sind durchgängig für die Bearbeitung von 150 mm Scheibendurchmessern, größtenteils bis 200 mm und teilweise bis 300 mm ausgelegt. Die Handhabung der Siliciumscheiben von Kasette zu Kasette entspricht dem in der Industrie geforderten Standard. Modernste analytische Verfahren zur Charakterisierung von Oberflächen, Schichten, Grenzflächen sowie Flüssigmedien und Gasen erlauben es, störende Verunreinigungen in geringsten Konzentrationen und deren Ursachen zu erkennen.

Im Berichtszeitraum konnten wesentliche Erweiterungen der Ausstattung durch die Anschaffung eines Vertikalofen zur Niederdruck-Dampfphasenabscheidung (LPCVD) und einer Nanoimprint-Anlage zum Prägen von Strukturen im Bereich unter 100 nm getätigt werden.

Der vertikale LPCVD-Reaktor der Firma Koyo Thermo Systems ermöglicht die Abscheidung von Siliciumnitrid (Si<sub>3</sub>N<sub>4</sub>) und undotiertem oder *in situ*-dotiertem Polysilicium auf 150 mm- oder 200 mm-Substraten. Durch die vertikale Anordnung des Ofenrohres werden gleichförmige Temperaturverläufe über den Prozess-Scheiben und homogenere Abscheideergebnisse erzielt, gleichzeitig Prozesskosten und Durchlaufzeiten verringert.

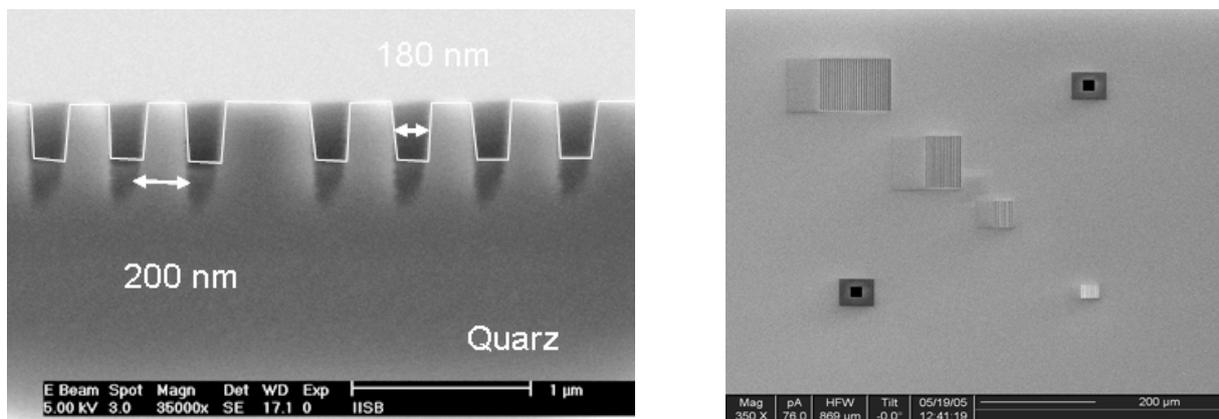
Zunehmende Miniaturisierung und die Notwendigkeit zur Überwindung physikalischer, aber auch ökonomischer Hürden in der Halbleitertechnologie kennzeichnen die Weiterentwicklung von der Mikro- zur Nanoelektronik. Eine wichtige Voraussetzung für die Entwicklung der Nanotechnologie ist die Verfügbarkeit von Verfahren zur Herstellung kleinster Strukturen mit hohem Durchsatz. Eine attraktive Methode stellt hierbei die "Nanoimprint"-Lithographie (NIL) dar.



**Abb. 2.1:** *Imprint Anlage NPS300 von Süss MicroTec (Quelle: Süss MicroTec)*

Seit Anfang Mai 2005 steht eine neue "Nanoimprint"-Anlage von der Firma Suss MicroTec (Abb. 2.1) zur Übertragung von Strukturen einer Prägeform in Photolack zur Verfügung, die im Reinraumlabor des LEB betrieben wird.

Die Strukturierung der Prägeformen, die sowohl aus Quarz als auch aus flexiblen Kunststoffen, speziell Siloxanen (PDMS), hergestellt werden, erfolgt durch die Bearbeitung mit fokussierten Ionenstrahlen (Abb. 2.2). In Zusammenarbeit von Suss MicroTec, LEB und dem Fraunhofer IISB wird dieses hochauflösende Verfahren weiter entwickelt. Dabei erfolgen auch Untersuchungen zur Reproduzierbarkeit des Prozesses und zu prozess-spezifischen Fragen, wie z.B. der Überlagegenauigkeit bei mehreren Strukturierungsebenen, der Wiederverwendbarkeit von Prägeformen oder der Strukturübertragung geprägter Lackstrukturen durch reaktives Ionenätzen.



**Abb. 2.2:** Querschnitt (links) und Übersichtsaufnahme (rechts) von Strukturen, die durch die Bearbeitung mit fokussierten Ionenstrahlen in eine Quarzprägeform übertragen wurden. Die minimale Strukturgröße beträgt hier 180 nm

Als zusätzliche Erweiterung im Bereich der Strukturierung werden zukünftig in Kooperation mit der neu gegründeten Max-Planck-Arbeitsgruppe - Institut für Optik, Information und Photonik ein Laserbelichter der Firma Heidelberg Instruments sowie ein Elektronenstrahlbelichter der Firma Raith zu unserer Verfügung stehen, wobei letzterer im Renraum des LEB untergebracht ist. Beide Geräte sind bereits ausgeliefert und werden bis Anfang 2007 in Betrieb genommen.

Es folgt eine Übersicht über die dem Lehrstuhl für Elektronische Bauelemente zur Verfügung stehenden Großgeräte:

### Si- und SiC-Prozesstechnik

- Dotierung: 5 Ionenimplantationsanlagen einschließlich einer Hochenergieimplantationsanlage bis zu 6 MeV, Öfen für Diffusions- und Ausheilsschritte, RTA-Anlagen
- Oxidation: 3-Stock- und 4-Stock-Oxidationsöfen (bis zu 300 mm), RTO-Anlage, Rohrwäscher
- Schichtabscheidung: Niederdruck-Dampfphasenabscheidung (LPCVD) von Standard-CMOS-Dünnschichten ( $\text{SiO}_2$ ,  $\text{Si}_3\text{N}_4$ , Polysilicium), Metallorganische Dampf-

---

*Fortsetzung: Si- und SiC-Prozesstechnik*

phasenabscheidung (MOCVD) für Ferroelektrika, neue Gatedielektrika und sensitive Schichten, Elektronenstrahlverdampfung, Widerstandsverdampfung und induktiver Verdampfer, Mehrkammer-Sputteranlagen für hochschmelzende Metalle, Platin und Aluminium, Ausheil- und Epitaxieanlagen für SiC

- MESC-kompatible Cluster-Plattform mit XPS-Messmodul, Messgeräte für Partikelmessung und Plasmadiagnose, Vertikalofen mit *in-situ* Schichtdickenmesstechnik
- Lithographie: Kontakt- und Proximity-Belichtung, vollautomatische Horde-zu-Horde-Lack- und Entwicklerstraßen
- Nanoimprint-Lithographie: Nano-Patterning-Stepper (NPS) 300; Strukturierung von Substraten mit Durchmessern bis 200 mm
- Feinfokus-Ionenstrahlanlagen (FIB)
- Ätztechnik: Plasma- und RIE-Trockenätzer für SiO<sub>2</sub>, Si<sub>3</sub>N<sub>4</sub>, Silicium, Aluminium, Lackveraschung, Naßätzbänke für alle wesentlichen Ätzschritte, automatische Reinigungsstationen
- Polieren: Doppelseitenpoliermaschine, Einseitenpoliermaschine (Chemical Mechanical Polishing)
- Siliciumscheibenbeschrifter
- Reinigung: Endreinigungsanlage
- Chipbonder (manuell, automatisch), Wafersäge, Verkapselung
- Al-Dickdraht-Bonder
- Vakuum-Dampfphasenlötanlage

**Messtechnik und Analytik**

## Elektrische Halbleiter- und Bauelementemesstechnik

- (Schicht-)Widerstandsmessung (Vierspitzenmessplatz, Spreading Resistance, Teststrukturen)
- Profile von Ladungsträgerkonzentration und -beweglichkeit (Hall-Messsatz, Spreading-Resistance)
- Hall-Effekt (15 K - 650 K)
- Diffusionslänge und Lebensdauer von Minoritätsladungsträgern (Electrolytical Metal Tracer (ELYMAT, bis 300 mm geeignet), Microwave Detected Photoconductivity Decay ( $\mu$ -PCD))
- Oxidladungs- und Grenzflächenzustandsdichte (hoch- und niederfrequente Kapazitäts-Spannungs-Messung, Thermo-Stress)
- Störstellen (Trap)-Konzentration (DLTS, C(U), DLTS, TSC und PICTS)
- I(U)- und C(U)-Messungen mit manuellen oder automatischen Scheibenproben
- Stressverfahren zur Untersuchung der Zuverlässigkeit dünner dielektrischer Schichten

---

*Fortsetzung: Messtechnik und Analytik*

- Elektronenstrahltester zur Analyse von Halbleiterbauelementen mittels Potentialkontrastmethode
- Solarzellenmessplatz
- Photolumineszenz (14 K, 300 K), IR-Absorption
- Photometer

## Prozessmesstechnik, physikalische und chemische Analytik

- Scheibendicke und -form (kapazitiv)
- Schichtdicken (optisch mit Ellipsometer oder Interferometer, mechanisch mit Profilometer, schnelles Interferometer für *in situ*-Messungen, Spektralellipsometer (*in situ*, *ex situ*), Möglichkeit zur Untersuchung von 300 mm-Substraten)
- Kontaktwinkelmessgerät
- Mechanische Spannungen in dünnen Schichten
- Strukturbreiten (Rasterelektronenmikroskop, Laserrasterelektronenmikroskop, AFM)
- Partikelkontamination (für strukturierte und nicht strukturierte Scheiben, flüssige und gasförmige Medien und zur Überwachung der Reinraumqualität), bis 300 mm geeignet
- Mikroskop mit digitaler Bildverarbeitung für Scheibengrößen bis 300 mm
- Elektronenoptische Untersuchungen (Transmissions- und Rasterelektronenmikroskop, Rasterelektronenmikroskop mit energiedispersiver Röntgenanalyse (EDX), Probenpräparation)
- Feinfokus-Ionenstrahlanlagen (FIB)
- Rasterkraftmikroskope (AFM) zur Topographie- bzw. Rauigkeitsbestimmung
- Rasterkraftmikroskop für elektrische Messungen: Tunnel- bzw. Leckstrombestimmung (TUNA), Bestimmung des Ausbreitungswiderstands (SSRM), Kapazitätsmessung (SCM)
- Sekundärionen-Massenspektrometer (SIMS)
- Neutralteilchen-Massenspektrometer (SNMS)
- Photoelektronen-Spektrometer (XPS)
- Atomabsorptionsspektrometer (AAS), Möglichkeit zur Probenpräparation auf 300 mm-Substraten
- Scheibenoberflächenpräparationssystem (WSPS), Möglichkeit zur Prozessierung von 300 mm-Substraten
- Pack Extraction Method (PEM)
- Totalreflexions-Röntgenfluoreszenz-Analyse (TXRF), Möglichkeit zur Untersuchung von 300 mm-Substraten
- Hochauflösende Röntgendiffraktometer (HR-XRD)
- UV- / VIS- / NIR- Spektrometer

---

*Fortsetzung: Messtechnik und Analytik*

- Atmosphärendruck-Ionisations-Massenspektrometer (APIMS)
- Optische Emissionspektroskopie (ICP-OES), Probenpräparation auf Substraten bis 300 mm
- Magnetsektorfeld-Massenspektrometer
- Flüssigchromatograph (LC)
- TOC- / DOC-Meßgeräte
- Thermowellenmesstechnik, Möglichkeit zur Untersuchung von 300 mm-Substraten
- optisches System zur Siliciumscheibeninspektion und Defektklassifikation, Defektinspektion auf unstrukturierten Scheibenoberflächen bis 300 mm
- Gaschromatograph-Massenspektrometer mit Thermodesorption (TD)-GC-MS, Probenpräparation auf Substraten bis 300 mm
- Kalometrie, Thermodynamik (DTA und DSC)
- Fouriertransformations-Infrarot-Spektroskopie (FTIR), Möglichkeit zur Untersuchung von 300 mm-Substraten

**Leistungselektronische Messtechnik**

- Oszilloskope bis 10 GS/s (Giga-Samples/Sekunde)
- IR-Thermographie
- $Z_{th}$ -Messplatz
- Normgerechte Burst / Surge-Generatoren, Load-dump, ESD
- Netzleistungs- und Oberwellen-Analysator
- Klimatestkammer
- Lastwechsellaststeinrichtung
- Impedanzanalysator
- Teilentladungsmessung
- DC-Quellen und elektronische Lasten bis 60 kW
- Motorprüfstand (bis 40 kW)
- Schaltmessplatz zur dynamischen Charakterisierung von Leistungsbau-elementen

**Softwareausstattung**

- Schaltungssimulatoren Pspice, Simplorer
- Flotherm (3D thermische Finite Elemente-Analyse)
- Ansoft PEMAG
- Verschiedene Programme (sowohl kommerzielle Programme als auch Eigenentwicklungen) für Geräte-, Prozess- und Bauelementesimulation, z. B. ICECREM, TRIM, DIOS, DESSIS, FLOOPS, SENTAURUS, SOLID, DEP3D, ANETCH, Dr.Litho, ENCOTION und Arena

---

*Fortsetzung: Softwareausstattung*

- Cadence Design Paket zur Synthese von Analog-Mixed-Signal ASICs
- Entwicklungswerkzeuge zur Gerätesteuerung
- Fuzzyentwicklungssystem

**Rechner**

- Leistungsfähiges Rechner-Netzwerk zur Durchführung von Simulationen, Arbeitsplatz- und Steuerrechner

**2.7. Arbeitsgebiete****2.7.1. Prozesstechnik**

Ansprechpartner: Prof. Dr. rer. nat. habil. Lothar Frey (beurlaubt seit 09/2005) und Dr.-Ing. Anton Bauer (Fraunhofer IISB)

Neue technologische Prozesse und Herstellungsmethoden für die VLSI-, ULSI- und Nanotechnologie und für moderne Leistungsbauelemente werden im Arbeitsgebiet Halbleiter- und Nanotechnologie entwickelt. Schwerpunkte liegen auf den Gebieten der Herstellung und Charakterisierung ultraflacher Dotierprofile und Silizidschichten durch ionenstrahlgestützte Prozesse, bei der Anwendung der Hochenergieimplantation und der Herstellung dünner isolierender Schichten sowie neuer dielektrischer Materialsysteme und Ferroelektrika. Modernste analytische Verfahren zur Charakterisierung von Oberflächen, Schichten, Grenzflächen sowie Flüssigmedien und Gasen erlauben es, störende Verunreinigungen in geringsten Konzentrationen sowie deren Ursachen und Wirkung auf die elektrischen Eigenschaften von Bauelementen zu erkennen.

**2.7.2. Mikrosystemtechnik**

Ansprechpartner: Prof. Dr. rer. nat. habil. Lothar Frey (bis 09/2005) und Dr.-Ing. Anton Bauer (Fraunhofer IISB)

Die Entwicklung und Herstellung von Sensoren und Aktoren auf Basis der Siliciumtechnologie sowie die Integration der Einzelkomponenten in komplexe Mikrosysteme sind die Kernaufgaben im Arbeitsgebiet Mikrosystemtechnik. Beispielhaft seien optische Sensor-Aktor-Systeme (Mikrolampen / Detektoren) für Echtzeitgasanalysesysteme in Medizintechnik und Gebäudetechnik, chemische Sensoren für Flüssigkeiten und Gase auf der Basis von Feldefekttransistoren sowie mikroelektromechanische Vibrationsmess-Systeme genannt. Die verwendeten Sonderprozesse, wie z.B. die anisotrope Ätztechnik oder der Einsatz von Ätzstopp-techniken und die zugehörigen Prozessgeräte, werden eigenständig entwickelt. Im Applikationslabor für Sensorik und Mikrosystemtechnik kann die Charakterisierung der Bauelemente vorgenommen werden.

**2.7.3. Leistungshalbleiter-Bauelemente, Smart-Power-IC-Technologien**

Ansprechpartner: Prof. Dr. phil. nat. Michael Stoisiek

Schwerpunkt: Konzeption und Entwicklung neuartiger diskreter und im Rahmen von Smart-Power-IC-Technologien integrierbarer Leistungshalbleiter.

Aktuelle Forschungsthemen stellen integrierbare Bauelemente für Smart-Power-IC-Prozesse mit einer Spannungsfestigkeit über 100 V für Produkte zum Einsatz in der Automobilelektronik sowie mit einer Spannungsfestigkeit von ca. 600 V für Anwendungen an 230 V Netzwechselspannung dar. Die Charakterisierung des Bauelementverhaltens und die Designoptimierung erfolgen durch numerische Device- und Prozess-Simulation sowie experimentelle Funktionsanalyse. Die Realisierung von Bauelementen und Teststrukturen erfolgt in einfachen Fällen mit den technologischen Einrichtungen des Lehrstuhls, bei komplexeren Bauelementstrukturen bzw. Gesamtprozessarchitekturen in Zusammenarbeit mit industriellen Partnern.

#### **2.7.4. Technologiesimulation**

Ansprechpartner: Dr.-Ing. Dipl.-Phys. Dipl.-Math. Jürgen Lorenz (Fraunhofer IISB)

Im Arbeitsgebiet Technologiesimulation werden leistungsfähige Simulationsprogramme zur Optimierung von Einzelprozessen und Prozessfolgen in der Halbleitertechnologie entwickelt. Zu diesem Zweck entwickelt und verbessert die Arbeitsgruppe Modelle für die Prozessschritte Ionenimplantation, Diffusion, Oxidation, Lithographie, Ätzen und Schichtabscheidung. Die benötigten Modelle und ihre Parameter werden aufgrund von experimentellen Untersuchungen aufgestellt und evaluiert. Daneben werden insbesondere für die dreidimensionale Prozess-Simulation benötigte spezielle Algorithmen entwickelt und zusammen mit den Modellen in leistungsfähige Simulationsprogrammen implementiert. Diese Programme werden von der Halbleiterindustrie sowie dem LEB, dem FhG IISB und anderen Forschungsinstituten zur schnellen und kostengünstigen Entwicklung von Technologieschritten und Bauelementen eingesetzt. Zunehmende Bedeutung kommt den Arbeiten zu nichtidealen Prozessen zu. Nachdem die Aktivitäten im Arbeitsgebiet, insbesondere hinsichtlich der Lithographiesimulation, erfolgreich ausgebaut wurden, war die wichtigste Entwicklung eine Erweiterung im Bereich der Simulation von Verbindungsstrukturen, den so genannten Interconnects.

#### **2.7.5. Halbleiterfertigungsgeräte und -methoden**

Ansprechpartner: Prof. Dr.-Ing. Lothar Pfitzner (Fraunhofer IISB)

Im Arbeitsgebiet Halbleiterfertigungsgeräte und -methoden werden Firmen bei der Entwicklung und Verbesserung neuer Fertigungsgeräte, Materialien und der damit verbundenen Prozesse bis hin zur Implementierung in die Produktion unterstützt. Dabei wird besonderer Wert auf Fragen der Prozesskompatibilität mit anderen Fertigungsschritten, der Reduzierung von Kontamination durch Medien, Werkstoffe und Prozesse sowie der Sicherheit gelegt. Der Verbesserung von Prozessreproduzierbarkeit und -zuverlässigkeit dienen Entwicklung und Einsatz von Verfahren der integrierten Messtechnik und Prozessautomatisierung, besser bekannt unter den Fachbegriffen *“Integrated Metrology”* und *“Advanced Process Control (APC)”*. Die Gerätevorqualifizierung oder das *“Equipment Assessment”* unter Nutzung von industrie-kompatiblen Prozessen und Charakterisierungsverfahren reduziert das Risiko beim Einsatz der neu entwickelten Geräte und Prozesse in den Fertigungslinien der Halbleiterindustrie. Neben den oben genannten Forschungsschwerpunkten dient auch das erfolgreich aufgebaute Arbeitsgebiet *“Wafer Reclaim”* besonders der Reduzierung der Kosten in der Halbleiterfertigung und erschließt ein attraktives neues Feld unter optimaler Nutzung von Synergieeffekten.

### **2.7.6. Leistungselektronische Systeme**

Ansprechpartner: Dr.-Ing. Martin März (Fraunhofer IISB)

Das Arbeitsgebiet "Leistungselektronische Systeme" befasst sich mit der Schaltungs- und Systementwicklung für alle Felder der Leistungselektronik mit Schwerpunkten auf den Anwendungsgebieten Automobil und Haushaltsgeräte. Unterstützt werden Firmen in der anwendungsorientierten Vorlaufforschung sowie bei der Entwicklung von Prototypen und Kleinserien.

Die Arbeiten umfassen "low-cost"-Systemkonzepte für Leistungselektronik in Massenanwendungen wie Haushalts- oder Klimageräten. Daneben auch Konzepte für Leistungswandler und Frequenzumrichter hoher und höchster Leistungsdichte von wenigen Watt bis zu 100 Kilowatt. Einen breiten Raum nehmen Fragen der mechatronischen Systemintegration ein, d.h. der Integration von Halbleiterbauelementen, passiven Komponenten, Sensorik und Mechanik. Beispielhaft hierfür sind hochintegrierte Hybridantriebe für verbrauchsarme Kraftfahrzeuge.

Einzelthemen sind z.B. Ansteuerlösungen für Leistungs-MOSFETs und IGBTs, digitalisierbare Steuerverfahren sowie die elektrische und thermische Systemcharakterisierung und Systemmodellierung. Für die Arbeiten stehen ein modernes Entwicklungslabor, modernste Mess- und Charakterisierungseinrichtungen sowie umfangreiche EDA-Tools zur Verfügung.



### 3. Veranstaltungen

#### 3.1. Chronik 2004 - 2006

Datum	Veranstaltung
06.02.2004	Schülerinformationstag des Instituts für Elektrotechnik, Elektronik und Informationstechnik
29.03.2004	Erlanger Techniktage 2004, Besuch von Studenten der Bayerischen Eliteakademie
20.04.2004 - 22.04.2004	Standbeteiligung des LEB auf der Fachmesse Semicon 2004 in München
11.05.2004	Informationsveranstaltung für Studierende der EEI im 4. Semester
30.06.2004	Verleihung des Jugendpreises des Förderkreises Mikroelektronik
05.07.2004	Abschlussveranstaltung zum Praktikum Mechatronische Systeme (Organisation durch LEB)
06.07.2004 - 07.07.2004	Stipendiatentreffen der Bayerischen Forschungsstiftung
08.07.2004	Betriebsausflug des Fraunhofer IISB und des LEB nach Iphofen
12.07.2004	Exkursion des LEB zur Firma Osram in Regensburg
06.09.2004 - 10.09.2004	Praktikum Mädchen und Technik
20.09.2004 - 03.10.2004	Ferienakademie der Uni Erlangen, Uni Stuttgart und TU München im Sarnatal / Südtirol
15.10.2004	Habilitation von Prof. Dr. rer. nat. habil. Lothar Frey
11.11.2004	EEI-Kontaktnachmittag am LEB für Studierende im 1. Semester
12.11.2004	Nachtreffen der Kursteilnehmer an der Ferienakademie mit Lehrstuhl- und Laborbesichtigung
26.11.2004	EEI-Kontaktnachmittag am LEB für Studierende im 1. Semester
09.12.2004	Besuch von Studenten der FH Aschaffenburg an LEB und IISB
04.12.2004 - 10.12.2004	Indo-German Winter Academy, Haldia, Indien
17.01.2005	Exkursion des LEB zum Fraunhofer IISB
04.03.2005	Schülerinformationstag des Instituts für Elektrotechnik, Elektronik und Informationstechnik
14.03.2005	Erlanger Techniktage 2005, Besuch von Studenten der Bayerischen Eliteakademie
08.04.2005	Festkolloquium zum 20jährigen Bestehen des Lehrstuhls für Elektronische Bauelemente

*Fortsetzung: Chronik*

- 12.04.2005 Workshop des Bayerischen Forschungsverbunds Nanoelektronik (FORNEL) an der TU München
- 26.04.2005 Tagung der PR-Referenten staatlicher und kommunaler Einrichtungen im Raum Nürnberg - Besuch der Reinraumhalle des LEB
- 28.04.2005 Girls Day - Mädchen-Zukunftstag 2005
- 07.06.2005 Lehrstuhlpräsentation für Studierende im 4. Semester
- 08.06.2005 Informationsveranstaltung für Studierende der EEI im 4. Semester
- 20.06.2005 Exkursion des LEB zur Firma Infineon, Regensburg
- 27.06.2005 Abschlussveranstaltung zum Praktikum Mechatronische Systeme
- 27.06.2005 Verleihung des Jugendpreises des Förderkreises Mikroelektronik
- 30.06.2005 - 20-jähriges Jubiläum des Fraunhofer IISB  
02.07.2005
- 20.07.2005 Betriebsausflug des Fraunhofer IISB und des LEB zum Tiergarten Nürnberg
- 26.07.2005 Besuch von Kooperationspartnern des Siemens-Bereiches PTD am LEB und am Fraunhofer IISB
- 11.10.2005 Besuch einer Schülergruppe des Albert Schweitzer-Gymnasiums am LEB
- 22.10.2005 Lange Nacht der Wissenschaften. Beteiligung des LEB mit Posterausstellung, Videovorführung und Reinraumtour.
- 14.11.2005 Besuch der Erlanger Stipendiaten der Hanns-Seidel-Stiftung am LEB und am Fraunhofer IISB
- 16.11.2005 Besuch einer Forschergruppe der Zentralen Forschung und Entwicklung von Siemens am LEB und am Fraunhofer IISB
- 18.11.2005 EEI-Kontaktmesse für Studierende im 1. Semester
- 02.12.2005 EEI-Kontaktnachmittag am LEB für Studierende im 1. Semester
- 11.12.2005 - Indo-German Winter Academy, Jamshedpur, Indien  
18.12.2005
- 24.01.2006 - Semi Award Committee - Treffen in Erlangen, Reinraumführungen  
25.01.2006
- 30.01.2006 Exkursion des LEB zur Firma Semikron, Nürnberg
- 24.02.2006 Schülerinformationstag des Instituts für Elektrotechnik, Elektronik und Informationstechnik
- 29.03.2006 Besuch der Bauelementeexperten des Siemens-Bereichs MED am LEB und am Fraunhofer IISB
- 03.04.2006 Erlanger Techniktage 2006, Besuch von Studenten der Bayerischen Eliteakademie
- 04.04.2006 - Standbeteiligung des LEB auf der Fachmesse Semicon 2006 in München  
06.04.2006
- 27.04.2006 Girls Day - Mädchen-Zukunftstag 2006

*Fortsetzung: Chronik*

- 31.05.2006 Informationsveranstaltung für Studierende der EEI im 4. Semester
- 27.06.2006 Verleihung des Jugendpreises Mikroelektronik am Fraunhofer IISB
- 03.07.2006 Exkursion des LEB zur Firma Melexis, Erfurt
- 10.07.2006 Lehrstuhlpräsentation für Studierende im 4. Semester
- 17.07.2006 Abschlussveranstaltung zum Praktikum Mechatronische Systeme und Verleihung des Baumüllerpreises für die Beste Projektarbeit im Fach Mechatronik
- 19.07.2006 Betriebsausflug des Fraunhofer IISB und des LEB nach Bamberg
- 04.09.2006 - 08.09.2006 Praktikum Mädchen und Technik
- 13.09.2006 - 15.09.2006 Blockpraktikum Technologie der Silicium-Halbleiterbauelemente am LEB für Studenten der FH Aschaffenburg
- 26.09.2006 Besuch einer Gruppe des Europäischen Patentamtes München am LEB und am Fraunhofer IISB
- 27.09.2006 3. Treffen des DGM-Arbeitskreises "Materialien für nichtflüchtige Speicher" am LEB
- 17.11.2006 EEI-Kontaktmesse für Studierende im 1. Semester
- 08.12.2006 EEI-Kontaktvormittag am LEB für Studierende im 1. Semester
- 11.12.2006 Exkursion des LEB zur Firma Renesas, Landshut
- 09.12.2006 - 16.12.2006 Indo-German Winter Academy, Digha, Indien

### **3.2. Bayerische Eliteakademie**

Im Rahmen der Bayerischen Elite-Akademie werden herausragende Studenten auf ihre Rolle als zukünftige Führungskräfte vorbereitet. Entscheidungsträger für technologieorientierte Firmen sollten nicht nur über betriebswirtschaftliche Kenntnisse, sondern auch über Ingenieurwissen verfügen, um am Markt bestehen zu können. Dieser Erkenntnis trägt die Bayerische Elite-Akademie Rechnung und veranstaltet seit 2004 die Erlanger Techniktage, um den nicht-technischen Studenten der Elite-Akademie im Sinne einer komplementären Ausbildung eine Einführung in die Technik und ihre wirtschaftliche sowie gesellschaftliche Bedeutung zu geben. Der Lehrstuhl für Elektronische Bauelemente und das Fraunhofer IISB beteiligten sich in den Jahren 2004 bis 2006 aktiv an Durchführung der Erlanger Techniktage, in dem den Teilnehmern ein anschaulicher Einblick in die Welt der Mikro- und Nanoelektronik vermittelt wurde.

Den Auftakt für die Besuche der Elite-Studenten bildeten Vorträge von Prof. Ryssel über die internationale und regionale Geschichte der Mikroelektronik und die große wirtschaftliche und gesellschaftliche Bedeutung von mikro- und nanoelektronischen Produkten sowie der zugrunde liegenden Technologien. Mikroelektronische Schaltungen sind etwa in der Unterhaltungsindustrie, in der Medizintechnik oder in der Automobilindustrie längst unentbehrlich.



**Abb. 3.1:** Teilnehmer der Erlanger Techniktage 2004 im LEB-Reinraumlabor

Eine nicht alltägliche Erfahrung war für die Teilnehmer das Arbeiten im Weißbereich des Reinraumlabor von LEB und IISB, wo unter strengsten Anforderungen an die Sauberkeit neue Materialien und Prozess-Schritte entwickelt und getestet werden. Unter fachkundiger Anleitung konnten die Studenten einige repräsentative Schritte der Prozessierung von Siliciumscheiben zu elektronischen Bauelementen und Schaltkreisen selbst vornehmen. Im Reinraumlabor wurden zudem mit Hilfe eines hoch auflösenden Lichtmikroskops die geometrischen Abmessungen von MOS-Transistoren, den Grundbausteinen moderner integrierter Schaltungen, auf einer Siliciumscheibe vermessen.

In einer zweiten Runde durch die Laboratorien des IISB wurden die Studenten in die Rolle von Leistungselektronik für High-Tech im Kraftfahrzeug, in der Antriebstechnik oder für moderne Haushaltsgeräte eingeführt. Beim Montieren einfacher Schaltungen und Baugruppen wurde speziell das große Potential moderner Technologien und Bauelemente aus diesem Bereich für die Einsparung von Energie deutlich gemacht – ein Gesichtspunkt, der für zukünftige Führungskräfte in Unternehmen von großer Bedeutung ist.

Als Abschiedsgeschenk erhielt jeder Teilnehmer jeweils eine fertig prozessierte Siliciumscheibe mit dem Schriftzug der Erlanger Techniktage 2004, 2005 bzw. 2006.

### 3.3. Ferienakademie im Sarntal

Im September 2004 war der LEB wieder an der Ferienakademie der Universität Erlangen-Nürnberg, der Universität Stuttgart und der Technischen Universität München beteiligt. Die Ferienakademie hat das Ziel, begabte und interessierte Studierende zu fördern und mit ihrem attraktiven Programm weiter zu motivieren. Von den Teilnehmern wird bei der Vorbereitung und der Durchführung eine rege Beteiligung erwartet. Die Ferienakademie findet jährlich mit wechselndem Kursprogramm im Sarntal in Südtirol statt. Weitere Informationen zur Ferienakademie einschließlich des aktuellen Programmes sind auf der Homepage des Instituts für Informatik der TU München unter der Internetadresse <http://www5.in.tum.de/FA/> zu finden.

Gemeinsam mit Prof. Dr. rer. nat. Wachutka vom Lehrstuhl für technische Elektrophysik der TU München wurde der Kurs 8 „Mikroelektronik und Mikrosystemtechnik: Schlüsseldisziplinen der heutigen Hochtechnologie“ durchgeführt. An diesem Kurs nahmen insgesamt 11 Studierende teil, davon 3 von der Universität Erlangen-Nürnberg. Jeder der Studierenden bereitete dafür einen Seminarvortrag vor.

Der Kurs war im Hotel Feldrand untergebracht und nutzte einen der Gasträume für die Seminarvorträge. Durch intensive Diskussionen dehnten sich die Vorträge oft auf mehrere Stunden aus. Ein abwechslungsreiches Rahmenprogramm mit Bergwanderungen, Heimatabend, Schach- und Tischtennisturnier, etc. und die heitere Atmosphäre des Gasthofes rundeten die Ferienakademie ab.



**Abb. 3.2:** Prof. Wachutka (ganz rechts) und Prof. Ryssel (Mitte) mit Ehefrau im Kreise der Teilnehmer des Kurses "Mikroelektronik und Mikrosystemtechnik"

### 3.4. Praktikum "Mädchen und Technik"

Vom 5. bis 9. September 2005 fand am Ende der Schulsommerferien zum 7. Mal das Praktikum "Mädchen und Technik" statt. Allgemeine Zielsetzung ist die Unterstützung des Trends steigender Zahlen von Studienanfängerinnen im technischen, mathematischen und naturwis-

senschaftlichen Bereich. Dadurch soll der Frauenanteil in traditionell männlichen Arbeitsgebieten langfristig gesteigert werden.

Viele der Teilnehmerinnen aus dem Vorjahr nahmen aus Begeisterung erneut teil. Wie in den vergangenen Jahren haben sich das Fraunhofer IISB und der Lehrstuhl für Elektronische Bauelemente in enger Zusammenarbeit mit fünf Versuchen als Mitveranstalter beteiligt. Die technisch interessierten Mädchen bekamen damit die Möglichkeit, neue und interessante Aufgabengebiete der Technologie der Halbleiterbauelemente kennen zu lernen.

Im Laufe des Versuches "Reinraumführung - wie sauber ist 'reinst'" (gemeinsam mit dem Fraunhofer IISB) haben die Schülerinnen beispielsweise erfahren, weshalb die extrem hohe Reinheit im Reinraumlabor während der Produktion von elektronischen Bauelementen erforderlich ist und mit welchem Aufwand bzw. mit welchen Mitteln sie erreicht wird.

Im Praktikumsversuch "Untersuchung von Solarzellen - Aus Licht Strom machen" des Lehrstuhls konnten die Mädchen im Detail nachvollziehen, wie eine Solarzelle funktioniert, wie sie hergestellt wird und welche Einflussfaktoren für eine effiziente Stromgewinnung wichtig sind.



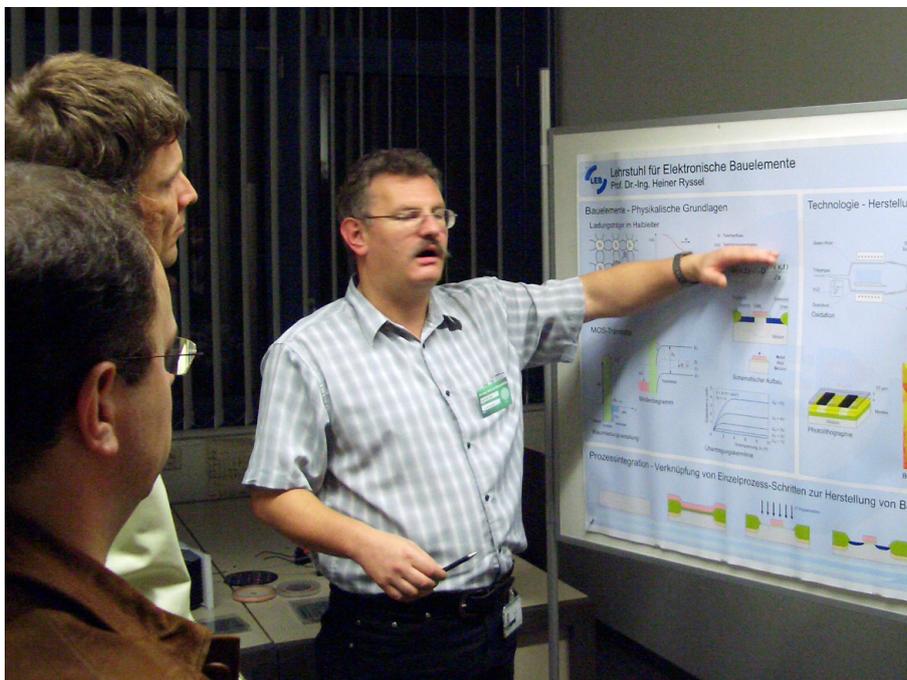
**Abb. 3.3:** Teilnehmerinnen des Praktikums "Mädchen und Technik" 2005 beim Aufnehmen der I-U-Kennlinie einer Solarzelle

Drei der Versuche wurden vom IISB angeboten, und zwar "Berührungslose Temperaturmessung mit der Wärmebildkamera und thermische Modellierung mit dem PC", "Simulation optischer Lithographiesysteme" sowie "Der MOS-Transistor - Ein Bauelement, das die Welt bewegt", wobei der erstgenannte Versuch den größten Zulauf hatte.

Auf der Internetseite <http://www.maedchen-technik.de> finden Sie weiterführende Informationen.

### 3.5. Die Lange Nacht der Wissenschaften

Nach dem großen Erfolg im Jahr 2003 fand am 22. Oktober 2005 zum 2. Male die Lange Nacht der Wissenschaften in Nürnberg, Fürth und Erlangen statt. Die 5 Hochschulen der Metropolregion Nürnberg und über 100 Einrichtungen aus den Bereichen Bildung und Forschung öffneten an diesem Abend ihre Pforten für insgesamt mehr als 20.000 Besucher. Auch der LEB nutzte wieder die einzigartige Gelegenheit zum Dialog zwischen den Wissenschaften und der Öffentlichkeit und beteiligte sich in Kooperation mit dem Fraunhofer IISB an der Veranstaltung. Auf dem Programm des Lehrstuhls standen eine Einführung in das Gebiet der Halbleitertechnologie und die beliebten Reinraum-Führungen. Mitarbeiter des Lehrstuhls erläuterten Schautafeln und standen den interessierten Besuchern Rede und Antwort. Als thematische Ergänzung fand halbstündlich eine Vorführung des Films "The Making of a Chip" statt.



**Abb. 3.4:** *Dr.-Ing. Anton Bauer aus der Abteilung Technologie des Fraunhofer IISB im Gespräch mit Besuchern*

Höhepunkte waren die bis auf den letzten Platz ausgebuchten Führungen durch den Graubereich des LEB-Reinraumlabor, für die wegen des großen Andrangs gesonderte Eintrittskarten vergeben werden mussten. Die Gäste konnten so aus nächster Nähe einen Einblick in die faszinierende Welt der Mikro- und Nanoelektronik erhalten. Abgerundet wurden die Führungen und Präsentationen durch eine Posterausstellung des Bayerischen Forschungsverbundes für Nanoelektronik FORNEL, an dem der Lehrstuhl maßgeblich beteiligt ist und dessen Sprecheramt von Prof Ryssel wahrgenommen wird.

Die Lange Nacht der Wissenschaften stieß auf eine überwältigende Resonanz in der Bevölkerung und das Fraunhofer IISB und der Lehrstuhl konnten zusammen über 1000 Besucher zählen.

### 3.6. 20-jähriges Lehrstuhljubiläum

Anlässlich des 20-jährigen Bestehens des Lehrstuhls für Elektronische Bauelemente von Prof. Dr.-Ing. Heiner Ryssel fand am 08. April 2005 eine Festveranstaltung im Hans-Georg-Waeber-Saal des Fraunhofer IISB statt. Als Gäste waren Vertreter aus Politik und Wirtschaft, Autoritäten der Friedrich-Alexander-Universität Erlangen-Nürnberg und anderer Hochschulen, Forschungskollegen und langjährige Freunde aus aller Welt sowie Ehemalige und nicht zuletzt die Mitarbeiter des Lehrstuhls und des Fraunhofer IISB herzlich eingeladen.

Nach der offiziellen Begrüßung der Anwesenden durch Prof. Ryssel überbrachte Prof. Dr. Karl-Dieter Gröske, Rektor der FAU Erlangen-Nürnberg, das Grußwort der Universität. Im Anschluss hielten Dekan Prof. Dr. rer. nat. Albrecht Winnacker das Grußwort der Technischen Fakultät und Prof. Dr.-Ing. Lorenz-Peter Schmidt als Vorstand der EEI das Grußwort des Instituts für Elektrotechnik, Elektronik und Informationstechnik. Der Vorsitzende des Förderkreises für die Mikroelektronik e.V., Dr. Dietrich Ernst, übernahm den Abschluss der Grußworte.



**Abb. 3.5:** Prof. Ryssel bei seinem Vortrag anlässlich des 20-jährigen Jubiläums des Lehrstuhls

Mit einigen einleitenden Worten zum LEB und zur Forschung auf dem Gebiet der Mikroelektronik in Erlangen begann Prof. Ryssel seinen Festvortrag "20 Jahre LEB!". In einem Abriss zur Geschichte der Mikroelektronik präsentierte Prof. Ryssel neben den wichtigsten Entwicklungsstationen der modernen integrierten Halbleiterbauelemente auch einige erstaunliche Daten und Fakten zu Erlangen und seiner unmittelbaren Umgebung. So dürften einige Gäste überrascht gewesen sein, die kleine Gemeinde Pretzfeld in der Fränkischen Schweiz als eine Wiege der heute verbreiteten Silicium-Technologie kennenzulernen. In unterhaltsamer Weise schilderte Prof. Ryssel die Vorgeschichte und die Entwicklung seines Lehrstuhls von der ersten regionalen Initiative zum Ausbau der Mikroelektronik im Jahre 1983 und der Besetzung seines Lehrstuhls am 25. März 1985, über die provisorische Unterbringung in einer ehemaligen Kaserne, die Einweihung der LEB-Reinraumhalle 1992 und des heutigen LEB-Instituts-

gebäudes 1993, bis hin zur 50. erfolgreichen Promotion am LEB. Einen besonderen Abschnitt widmete er dabei dem heute noch aktiven Förderkreis für die Mikroelektronik, der ursprünglich die Einrichtung des LEB als Stiftungslehrstuhl ermöglicht hat. Nach einem Überblick über die Aktivitäten des Lehrstuhls in der Ausbildung des wissenschaftlichen und technischen Nachwuchses und auf dem Gebiet der Hochschullehre ging Prof. Ryssel auf die vielfältigen Bereiche der Forschung und Entwicklung für die Mikro- und Nanoelektronik an seinem Lehrstuhl ein. Zum Ende des mit humorvollen Anekdoten gewürzten Vortrags bot Prof. Ryssel noch einen Ausblick auf zukünftige Unternehmungen.

Nach einer kurzen Kaffeepause folgten Vorträge von Ehemaligen und Kooperationspartnern des LEB. Den Auftakt bildete eine Rede von Prof. Mikio Takai von der Universität Osaka in Japan, ein langjähriger Weggefährte von Prof. Ryssel bei der Forschung zur Ionenimplantation. Ihm folgten Dr. Thomas Mikolajick, ehemaliger Lehrstuhlmitarbeiter, damals bei der Qimonda AG Dresden, heute Prof. an der TU Bergakademie in Freiberg, und Dr. Rudolf Berger, Mitarbeiter der Infineon AG Regensburg. Eine Präsentation zur Zukunft der Mikro- und Nanoelektronik von Prof. Dr. rer. nat. habil. Lothar Frey, Akademischer Direktor des LEB (derzeit in Beurlaubung), rundete den offiziellen Teil des Programms ab.

Das im Foyer des Fraunhofer IISB veranstaltete gemeinsame Abendessen bot allen Anwesenden neben kulinarischen Genüssen reichlich Gelegenheit für geselliges Beisammensein und anregenden Gedankenaustausch. Nach individueller Absprache konnten auch noch Führungen durch den LEB in Anspruch genommen werden.

### **3.7. Indo-German Winter Academy**

Wie bereits 2003 nahm Prof. Ryssel auch in den folgenden Jahren als Leiter des Kurses "Semiconductor Materials and Components" an den von Prof. Durst vom Lehrstuhl für Strömungsmechanik der Universität Erlangen veranstalteten indisch-deutschen Winterakademien in Indien teil. Nachdem Prof. Durst mit Ablauf des Sommersemesters 2006 in den Ruhestand getreten ist, zeichnete im Jahr 2006 erstmals Prof. Ryssel für die Organisation der Gesamtveranstaltung mit insgesamt 53 studentischen Teilnehmern und 13 Professoren verantwortlich.

Ziel der Winterakademie ist es, Kontakte zu den Indian Institutes of Technology und speziell zu deren besonders befähigten Studierenden zu knüpfen und für Studienaufenthalte an der Friedrich-Alexander-Universität Erlangen-Nürnberg zu werben.

Für die Akademie bereiten die Studierenden jeweils ein einstündiges Referat vor, dessen Inhalt anschließend mit den Kommilitonen und teilnehmenden Professoren diskutiert wird. Am Kurs Semiconductor Materials and Components nahmen bei den Winterakademien 2004 in Haldia (West Bengal) und 2005 in Jamshedpur (Jharkand) jeweils 15 Studentinnen und Studenten teil, 2006 in Digha (West Bengal) waren es 17 Teilnehmer. Die Inhalte der Vorträge spannen einen Bogen von der Bauelementephysik über die Halbleiterprozesstechnik bis hin zu speziellen Themen der Prozessintegration oder neuen Materialien und Bauelementearchitekturen. Einige ausgewählte Beispiele sind "Siliciumcarbid-Bauelemente", "Dotierung mittels Diffusion und Ionenimplantation", "Integration passiver Komponenten in Mikroelektromechanische Systeme", "Schichten hoher Dielektrizitätskonstante in der Mikroelektronik" oder "Skalierung von MOS-Transistoren".

Um die Möglichkeit zum interkulturellen Austausch und zur Präsentation und Diskussion forschungsrelevanter Themen in einem internationalen Umfeld zu nutzen, können an jedem der drei Kurse auch ein bis zwei ausgewählte Erlanger Studierende teilnehmen. Dies waren im Jahr 2004 Volker Koch ("Power Devices and their Integration into CMOS"), im Jahr 2005

Thomas Graf ("Future Memory Devices") und im Jahr 2006 Martina Ryssel ("Optische Lithographieverfahren") sowie Florian Hofmann ("Alternative MOS-Transistor-Strukturen"). Bewerbungen für die Veranstaltung im Jahr 2007 werden im Sommersemester 2007 von Prof. Ryssel entgegengenommen. Hierzu erfolgen rechtzeitig ein Posteraushang beziehungsweise die Ankündigung in den Lehrveranstaltungen des LEB.



**Abb. 3.6:** *Die Teilnehmer des Kurses "Semiconductor Materials and Components" der "Indo German Winter Academy 2006". Vorne rechts die Kursleiter Prof. Ryssel und Prof. Jacob*

Die Organisation vor Ort lag in den Händen von Prof. Jacko Jacob und Prof. Suman Chakraborty vom IIT Kharagpur. Ein Forschungsaufenthalt von Prof. Jacob in Erlangen (siehe Abschnitte "2.3 Gastwissenschaftler" und "6.4 Kooperationsbeziehungen") konnte auch für die Detailabstimmung bei der Planung der Winterakademie genutzt werden.

Seit 2004 hat der LEB im Anschluß an jede Winterakademie eine CD-ROM zum Kurs 3 "Semiconductor Materials and Components" mit Vorträgen und Bildern herausgegeben. Für 2006 wird eine CD-ROM mit Materialien zu allen Kurse veröffentlicht.

Weitere Informationen über die "Indo-German Winter Academy" finden Sie auch auf der Internetseite des Lehrstuhls (<http://www.leb.uni-erlangen.de>).

## 4. Lehre und Ausbildung

Die Veranstaltungen des LEB geben einen umfassenden Überblick über Physik und Technologie der Halbleiterbauelemente. Neben der Grundlagenvorlesung „Halbleiterbauelemente“, die in den Studiengängen Elektrotechnik, Elektronik und Informationstechnik (EEI) und Mechatronik als Pflichtveranstaltung angeboten wird, beteiligt sich der LEB im EEI-Studium an den Vertiefungsrichtungen Mikroelektronik, Leistungselektronik und allgemeine Elektrotechnik. Im Mechatronik-Hauptstudium bietet der LEB die Vertiefungsrichtung Elektronische Bauelemente und deren Zuverlässigkeit an und ist an den Vertiefungsrichtungen Mikroproduktionstechnik und Produktionssysteme beteiligt. Darüber hinaus bietet der LEB Studienschwerpunkte in den Fächern Computational Engineering und Werkstoffwissenschaften und eine Reihe von Wahlfächern für weitere Studiengänge an. Eine Übersicht der Belegungsmöglichkeiten bietet die Belegungsmatrix im Abschnitt 4.7.

Im Berichtszeitraum wurden zwei Vorlesungen neu in das Programm des LEB aufgenommen. Die Vorlesung Nanoelektronik behandelt, ausgehend von der Skalierung planarer MOS-Bauelemente, neue Bauelementekonzepte und Materialsysteme für die Realisierung höchstintegrierter Schaltungen. Die Vorlesung Automobilelektronik - Leistungselektronik liefert einen umfassenden Überblick über die praktischen Aspekte des Elektronikeinsatzes unter den rauen Umgebungsbedingungen des Motorraums, wobei insbesondere die Leistungswandlung zwischen Generator, Bordnetz und Verbrauchern im Vordergrund steht.

Der so genannte Bologna-Prozess erfordert den Ersatz der bisherigen Diplomstudiengänge durch das Bachelor- / Master-System bis zum Beginn des Wintersemesters 2007/2008. Als amtierender Vorsitzender der Studienkommission Mechatronik (10/2005-09/2007) ist Prof. Ryssel federführend an der Entwicklung des konsekutiven Bachelor- / Masterstudiengangs Mechatronik beteiligt.

### 4.1. Lehrveranstaltungen im Grundstudium

#### 4.1.1. Halbleiterbauelemente

Dozent: Prof. Dr.-Ing. Heiner Ryssel

Übung: Dr.-Ing. Tobias Dirnecker

Zeitraum: Elektrotechnik, Elektronik und Informationstechnik im Wintersemester

Mechatronik bis WS 2005/06 im Wintersemester

Mechatronik ab SS 2006 im Sommersemester

#### Inhalt

In der Vorlesung Halbleiterbauelemente werden den Studenten die physikalischen Grundlagen moderner Halbleiterbauelemente vermittelt. Nach einer Einleitung werden Bewegungsgleichungen von Ladungsträgern im Vakuum sowie die Ladungsträgeremission im Vakuum und daraus abgeleitete Bauelemente besprochen. Anschließend werden Ladungsträger im Halbleiter behandelt: Hier werden die wesentlichen Aspekte der Festkörperphysik zusammengefasst, die zum Verständnis moderner Halbleiterbauelemente nötig sind.

Darauf aufbauend werden im Hauptteil der Vorlesung die wichtigsten Halbleiterbauelemente, d.h. Dioden, Bipolartransistoren und Feldeffekttransistoren detailliert dargestellt. Einführun-

gen in die wesentlichen Grundlagen von Leistungsbau-elementen und optoelektronischen Bau-elementen runden die Vorlesung ab.

### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Grundstudium (3. Semester)	Pflichtfach
Mechatronik	Grundstudium (2.Semester)	Pflichtfach

#### 4.1.2. Ringvorlesung Mechatronische Systeme

Dozent: Prof. Dr.-Ing. Heiner Ryssel u.a.

Zeitraum: Sommersemester

### Inhalt

In der Ringvorlesung Mechatronische Systeme stellen 12 der am Studiengang Mechatronik beteiligten Lehrstühle den Beitrag ihres Spezialgebiets und die Vernetzung der Disziplinen Mechanik, Elektronik und Informationstechnologie zur Mechatronik dar. Als Demonstrator wird dabei das Automobil herangezogen. Die Vorlesungseinheit des LEB beschäftigt sich mit elektronischen Bauelementen und elektronischen bzw. leistungselektronischen Systemen.

### Einordnung

Mechatronik	Grundstudium (2.Semester)	Pflichtfach
-------------	---------------------------	-------------

#### 4.1.3. Praktikum Mechatronische Systeme

Betreuer: Dipl.-Ing. Alexander Hofmann (Fraunhofer IISB)

Dipl.-Ing Bernd Eckardt (Fraunhofer IISB)

Dipl.-Ing. Michael Jank (bis SS 2006)

Dr.-Ing. Tobias Dirnecker (SS 2004)

Thomas Richter, M.A. (ab SS2005)

Zeitraum: Sommersemester

### Inhalt

Seit dem Sommersemester 2003 werden zum Abschluss des Grundstudiums der Mechatronik im Praktikum Mechatronische Systeme einerseits die erlernten Grundlagen angewandt, andererseits bietet sich den Studierenden die Möglichkeit, potentielle Vertiefungsgebiete in der Praxis näher kennen zu lernen.

Im Praktikum entwickelt eine Gruppe von etwa 10 Studierenden gemeinsam ein selbsttätig agierendes Robotersystem, das eine vorgegebene Aufgabenstellung lösen muss.

Dabei beschäftigen sich die Teilnehmer(innen) mit allen Phasen der technischen Produktentwicklung. Auf Basis einer gemeinsam erarbeiteten Grundkonzeption werden die zu erledigenden Aufgaben separiert und die Arbeitspakete von je zwei bis drei Teilnehmer(innen) detailliert ausgearbeitet. Nach dem Test der Einzelkomponenten kann das System zusammengesetzt und die Funktion überprüft werden. In einem Wettkampf der Gruppen untereinander

werden am Ende der Veranstaltung die besten und günstigsten funktionsfähigen Konzepte ermittelt.

### Einordnung

Mechatronik	Grundstudium (4.Semester)	Pflichtfach
-------------	---------------------------	-------------

#### 4.1.4. Arbeitstechnik

Betreuer: Thomas Richter, M.A.

Zeitraum: Wintersemester

#### Inhalt

Die Lehrveranstaltung Arbeitstechnik besteht aus einer Einführungsvorlesung, drei sog. Workshops, der Kontaktmesse des IEEI für Studierende im 1. Semester und den Kontaktnachmittagen bzw. -Vormittagen an den Lehrstühlen. Initiator der Arbeitstechnik ist der apl. Prof. Dr.-Ing. Friedrich Oehme vom Lehrstuhl für Technische Elektronik (LTE). Seit dem Wintersemester 2005/2006 organisieren Prof. Dr. techn. Mario Huemer und Prof. Dr.-Ing. Jörn Thielecke, beide ebenfalls LTE, die Veranstaltung.

Die Arbeitstechnik wurde mit dem Ziel eingeführt, die relativ hohe Zahl von Studienabbrechern im Studiengang Elektrotechnik, Elektronik und Informationstechnik zu verringern. Sie dient als informelles Treffen und dem Kennenlernen der Studierenden. Ängste können angesprochen und abgebaut werden und die Studierenden erhalten Gelegenheit, ihren Studienwunsch zu reflektieren. Darüberhinaus sollen die Lernmotivation gefördert sowie Lern- und Präsentationstechniken vermittelt werden. Die Studierenden erhalten allgemeine Informationen zum Studium, zu den ersten bevorstehenden Prüfungen und Hinweise auf klassische "Stolpersteine". Die Themengebiete sind dabei selbständig in Gruppen- bzw. Kleingruppen zu erarbeiten. Die Kontaktmesse bietet die Gelegenheit, sich an zentraler Stelle über alle Lehrstühle des IEEI zu informieren. An den Kontaktnachmittagen können dann einzelne Lehrstühle besucht werden.

### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Grundstudium (1.Semester)	Pflichtfach
--	---------------------------	-------------

## 4.2. Vorlesungen im Hauptstudium

### 4.2.1. Produktion in der Elektrotechnik

Dozenten: Prof. Dr.-Ing. Heiner Ryssel (12 Einheiten, Wintersemester)

Prof. Dr.-Ing. Dr. h.c. mult. Manfred Geiger, Dr.-Ing. Michael Schmidt (LFT, 2+2 Einheiten Winter- + Sommersemester)

Prof. Dr.-Ing. Klaus Feldmann (FAPS, 12 Einheiten, Sommersemester)

#### Inhalt

Die Vorlesung Produktion in der Elektrotechnik wird interdisziplinär vom Lehrstuhl für Elektronische Bauelemente, vom Lehrstuhl für Fertigungstechnologie (LFT) sowie vom Lehr-

stuhl für Fertigungsautomatisierung und Produktionssystematik (FAPS) angeboten. Gegenstand der Vorlesung sind Geräte und Verfahren, die in der Produktion von elektronischen Bauelementen und -gruppen zum Einsatz kommen. Von der Halbleitertechnologie über die Aufbautechnik bis zur Bestückung von Schaltungsträgern werden dabei in erster Linie fertigungs- und gerätetechnische Aspekte dargestellt und mechatronische Ansätze zur Bewältigung der Anforderungen diskutiert.

Mechatronik	Hauptstudium (5. & 6. Semester)	Pflichtfach
-------------	---------------------------------	-------------

#### 4.2.2. Technologie integrierter Schaltungen

Dozent: Prof. Dr.-Ing. Heiner Ryssel (außer WS 2004/05)

Dipl.-Ing. Michael Jank (WS 2004/05)

Übung: Dipl.-Phys. Bálint Meliorisz (WS 2004/05)

Dipl.-Ing. Mikhail Lazarev (ab WS 2005/06)

Zeitraum: Wintersemester

#### Inhalt

Die Vorlesung Technologie integrierter Schaltungen behandelt die wesentlichen Technologieschritte und Geräte zur Herstellung elektronischer Silicium-Bauelemente sowie integrierter Schaltungen. Nach einer Darstellung von Kristallzucht, Reinraum und Reinigung werden die Prozess-Schritte Oxidation, Diffusion, Ionenimplantation sowie chemische und physikalische Schichtabscheidung behandelt. Es folgt ein Überblick über die Prozess-Schritte Lithographie, Ätztechnik und Chemisch-Mechanisches Polieren.

#### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „freies Fachstudium“	Pflichtfach
	Studienrichtung „Mikroelektronik“	Pflichtfach
	Studienrichtung „Leistungselektronik“	Wahlpflichtfach
Mechatronik	Vertiefungsrichtung „Mikroproduktionstechnik“	Pflichtfach
Werkstoffwissenschaften	Technisches Schwerpunktfach „Elektronische Bauelemente“	Wahlpflichtfach
Computational Engineering (Bachelor)	Technical Application Field „Microelectronics / Technology“	Pflichtfach
Informatik	Nebenfach EEI Modell „Mikroelektronik“	Pflichtfach

### 4.2.3. Prozessintegration und Bauelementearchitekturen

Dozent: Prof. Dr.-Ing. Heiner Ryssel  
 Übung: Dipl.-Phys. Bálint Meliorisz (bis SS 2005)  
 Dipl.-Ing. Jochen Kaiser (ab SS 2005)  
 Zeitraum: Sommersemester

#### Inhalt

In dieser Vorlesung werden die physikalischen Anforderungen an integrierte Bauelemente und deren Umgebung definiert und Lösungsansätze anhand von Prozess-Sequenzen vorgestellt. Insbesondere wird dabei dargelegt, wie durch die stetige Verkleinerung der Strukturen neue prozesstechnische Verfahren zur Einhaltung der an die Technologie gestellten Forderungen notwendig werden.

Nach der Einleitung werden kurz die Methoden der Herstellung (vgl. **Technologie integrierter Schaltungen**) vorgestellt. Die für Mikroprozessoren und Logikschaltungen wichtige CMOS-Technik wird im Anschluss daran ausführlich behandelt, gefolgt von der Bipolartechnik und der BiCMOS-Technik, bei der sowohl CMOS, als auch Bipolarschaltungen auf einem Chip integriert werden. Der nächste Vorlesungsabschnitt widmet sich den statischen und dynamischen Speichern, hier werden sowohl die wichtigsten Speicherarten (DRAM, SRAM, EPROM, Flash) vorgestellt, als auch die notwendigen Technologieschritte. Ein kurzes Kapitel befasst sich mit dem Aufbau von Leistungsbaulementen. Die Problematik der Metallisierung sowie die Aufbau- und Verbindungstechnik wird im Anschluss behandelt. Das letzte Kapitel beinhaltet Aspekte zur Ausbeute und Zuverlässigkeit von Bauelementen.

#### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Pflichtfach
	Studienrichtung „freies Fachstudium“	Pflichtfach
Mechatronik	Vertiefungsrichtung „Elektronische Bauelemente und deren Zuverlässigkeit“	Pflichtfach
Computational Engineering	Technical Application Field „Microelectronics / Technology“	Pflichtfach

### 4.2.4. Halbleiter- und Bauelementemesstechnik

Dozent: Prof. Dr.-Ing. Heiner Ryssel  
 Prof. Dr. rer. nat. habil. Lothar Frey  
 Dr.-Ing. Christine Dehm (Qimonda AG, Erlangen)  
 Übung: Prof. Dr. rer. nat. habil. Lothar Frey (SS 2004)  
 Dipl.-Ing. Mikhail Lazarev (ab SS 2005)  
 Zeitraum: Sommersemester

**Inhalt**

In der Vorlesung Halbleiter- und Bauelementemesstechnik werden die wichtigsten Messverfahren, die zur Charakterisierung von Halbleitern und von Halbleiterbauelementen benötigt werden, behandelt. Zunächst wird die nötige Messtechnik zur Charakterisierung von Widerständen, Dioden, Bipolartransistoren, MOS-Kondensatoren und MOS-Transistoren behandelt. Dabei werden jeweils die wichtigsten Eigenschaften der Bauelemente kurz wiederholt. Im Bereich Halbleitermesstechnik bilden die Messung von Dotierungs- und Fremdatomkonzentrationen sowie die Messung geometrischer Dimensionen (Schichtdicken, Linienbreiten) den Schwerpunkt.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtfach
Mechatronik	Vertiefungsrichtung „Elektronische Bauelemente und deren Zuverlässigkeit“	Pflichtfach
Werkstoffwissenschaften	Technisches Schwerpunktfach „Elektronische Bauelemente“	Pflichtfach

**4.2.5. Nanoelektronik**

Dozent: Prof. Dr. rer. nat. habil. Lothar Frey

Prof. Dr.-Ing. Heiner Ryssel

Dr.-Ing. Christine Dehm (ab SS 2006)

Übung: Dipl.-Ing. Michael Jank

Zeitraum: seit Sommersemester 2005

**Inhalt**

Ausgehend von der Skalierung planarer MOS-Transistoren hin zu Gatelängen deutlich unterhalb 100 nm wird aufgezeigt, wie durch die Verbesserung der Architektur und die Integration neuer Materialien die Leistungsfähigkeit kleinster Bauelemente gesteigert werden kann. Für nichtflüchtige Speicherzellen, die sich neben den MOS-Transistoren zum Technologietreiber der Hochintegration entwickelt haben, wird neben dem aktuellen Entwicklungsstand ein systematischer Überblick über Forschungsarbeiten zu neuen Konzepten präsentiert, die Lösungen für die weitere Erhöhung der Datendichte in Speicherkarten oder USB-Sticks versprechen.

Aufbauend auf dem aktuellen Entwicklungsstand werden die momentan diskutierten Ansätze für eine weitere Steigerung der Integrationsdichte besprochen und durch eine abschließende Betrachtung grundlegender physikalischer Grenzen für die Skalierung von Schalt- und Speicherfunktionen abgerundet. Themen sind dabei die spinbasierte Elektronik, Quanteneffekt-Bauelemente, wie Resonanz-Tunneldioden oder Einzelelektronentransistoren, und Bauelemente basierend auf Nanoröhrchen.

### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung "Mikroelektronik"	Wahlpflichtfach
Mechatronik	Hauptstudium	Wahlfach

#### 4.2.6. Ionenimplantation

Dozent: Prof. Dr. rer. nat. habil. Lothar Frey (WS 2004/05)

Prof. Dr.-Ing. Heiner Ryssel (ab WS 2005/06)

Übung: Prof. Dr. rer. nat. habil. Lothar Frey (WS 2004/05)

Dipl.-Phys. Bálint Meliorisz (WS 2004/05)

Dipl.-Ing. Jochen Kaiser (ab WS 2005/06)

Zeitraum: Wintersemester

### Inhalt

In der Vorlesung Ionenimplantation wird ein detaillierter Überblick über verschiedene Aspekte des Prozess-Schrittes Ionenimplantation gegeben. Nach einer Darstellung der physikalischen Grundlagen der Ionenimplantation sowie der Probleme bei der Implantation in Festkörper werden Ionenimplantationsapparaturen behandelt.

Ferner werden Messmethoden zur Untersuchung der erhaltenen Schichten sowie Eigenschaften ionenimplantierter Schichten und schließlich Bauelemente, die besonders vorteilhaft mit Hilfe der Ionenimplantation hergestellt werden können, besprochen. Ein Überblick über die wichtigsten Anwendungen der Ionenimplantation außerhalb der Herstellung von elektronischen Bauelementen rundet die Vorlesung ab.

### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Hauptstudium	Wahlfach
Mechatronik	Hauptstudium	Wahlfach
Physik	Hauptstudium	Wahlfach
Computational Engineering	Interdisciplinary Field	Wahlfach

#### 4.2.7. Zuverlässigkeit und Fehleranalyse integrierter Schaltungen

Dozenten: Prof. Dr. rer. nat. habil. Lothar Frey

Priv.-Doz. Dr.-Ing. Peter Pichler (Fraunhofer IISB)

Übung: Priv.-Doz. Dr.-Ing. Peter Pichler (Fraunhofer IISB)

Prof. Dr. rer. nat. habil. Lothar Frey (bis WS 2005/06)

Dipl.-Ing. Michael Jank

Zeitraum: Wintersemester

**Inhalt**

Wirtschaftlicher Erfolg beim Einsatz von elektronischen Bauelementen hängt unter anderem von deren Lebensdauer ab. Zu geringe Lebensdauern führen zu überproportionalen Garantieleistungen und Ansehensverlusten der Marke, zu hohe Lebensdauern deuten auf zu hohe Produktionskosten oder zu hohe Sicherheitsreserven hin. Neben einer Einführung in die mathematische Beschreibung von Zuverlässigkeitsbetrachtungen bietet die Vorlesung eine Diskussion der relevanten Ausfallmechanismen von elektronischen Bauelementen und eine Übersicht über die Fehleranalyse an ausgefallenen Bauelementen.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtfach
Mechatronik	Vertiefungsrichtung „Elektronische Bauelemente und deren Zuverlässigkeit“	Pflichtfach
Computational Engineering	Interdisciplinary Field	Wahlfach

**4.2.8. Leistungshalbleiterbauelemente**

Dozent: Prof. Dr. phil. nat. Michael Stoisiek

Übung: Prof. Dr. phil. nat. Michael Stoisiek

Zeitraum: Wintersemester

**Inhalt**

In nahezu allen Feldern der Elektrotechnik, von der Energieerzeugungs- und Übertragungstechnik über die Kfz- und Industrieelektronik bis hin zu Geräten der Konsumelektronik und Datentechnik, kommen heute leistungselektronische Systeme zum Einsatz. Dies ist nur möglich durch die Verfügbarkeit einer großen Palette unterschiedlicher aktiver Leistungshalbleiterbauelemente und Smart-Power-ICs für typische Leistungen von kleiner als 1 W bis größer 1 MW bei Spannungsfestigkeiten von 10 V bis 10 kV bzw. Stromtragfähigkeit der Bauelemente von 0,1 A bis größer 3 kA. In der Vorlesung werden die Grundlagen zum Verständnis dieser Bauelemente sowie die unterschiedlichen technischen Realisierungsformen behandelt.

Die Vorlesung beginnt mit einer detaillierten Darstellung der für alle Leistungshalbleiterbauelemente maßgeblichen bauelementphysikalischen Grundphänomene, die die Spannungsfestigkeit im ausgeschalteten Zustand, Spannungsabfall und Stromtragfähigkeit im eingeschalteten Zustand und Schaltdynamik beim Umschalten vom eingeschalteten in den ausgeschalteten Zustand und umgekehrt bestimmen. Darauf aufbauend werden Grundprinzip, technische Ausgestaltung, Herstellungsverfahren und typische Leistungsdaten der wichtigsten Bauelementklassen behandelt. Neben der Diskussion der „klassischen“ Leistungshalbleiterbauelemente Hochspannungsdiode, Thyristor, GTO und Bipolarer Leistungstransistor wird ausführlich auf moderne MOS-gesteuerte Leistungs-Halbleiterbauelemente, wie Leistungs-MOSFETs und IGBTs, eingegangen. Aktuelle Entwicklungstrends werden diskutiert.

Über Smart-Power-ICs, das sind monolithisch integrierte Schaltkreise, bei denen zusammen mit informationsverarbeitenden Schaltungen auch leistungselektronische Schaltungen auf einem Chip integriert sind, wird ein kurzer Überblick gegeben. Die ausführliche Behandlung von Technologien und Bauelementen zur Herstellung von Smart-Power-ICs ist Gegenstand der Vorlesung Smart Power Technologien im Sommersemester.

## Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Leistungselektronik“	Pflichtfach
	Studienrichtung „Freies Fachstudium“	Pflichtfach
	Studienrichtung „Allgemeine Elektrotechnik“	Wahlpflichtfach
	Studienrichtung „Elektrische Energie- und Antriebstechnik“	Wahlpflichtfach
Mechatronik	Hauptstudium	Wahlfach

### 4.2.9. Smart Power Technologien

Dozent: Prof. Dr. phil. nat. Michael Stoisiek

Übung: Prof. Dr. phil. nat. Michael Stoisiek

Zeitraum: Sommersemester

#### Inhalt

Smart-Power-ICs, das sind integrierte Schaltkreise, bei denen Teile oder die vollständige leistungselektronische Schaltung zusammen mit den signalverarbeitenden und Treiber-Schaltungen auf einem Silicium-Chip integriert sind, stehen heute in vielfältiger Form zur Anwendung zur Verfügung. Sie finden ihren Einsatz vornehmlich in der Kfz-Elektronik und in Haushalts- und Industrieelektronik kleiner Leistung (kleiner als ca. 300 W). Sie unterscheiden sich in der Topologie der integrierten Leistungsschaltung, der Spannungsklasse sowie der Komplexität der integrierten signalverarbeitenden Schaltungsteile. Zu ihrer Herstellung kommen abhängig von den Produkthanforderungen unterschiedliche Technologien zur Anwendung.

Die Vorlesung gibt eine umfassende Darstellung der heute üblichen Smart-Power-Produkte und der Technologien zu ihrer Herstellung. Die bauelementphysikalischen Grundprinzipien integrierbarer Leistungsbaulemente werden behandelt sowie die Isolationstechniken, mit denen unterschiedliche Bauelemente und Schaltungsteile auf einem Chip voneinander isoliert werden. Zentraler Gegenstand der Vorlesung ist die Behandlung der unterschiedlichen Prozessarchitekturen zur Herstellung von Smart-Power-Produkten: Prozesse auf CMOS-Basis, Prozesse auf Bipolar-IC-Basis, dielektrisch isolierende Prozesse sowie Prozesse auf Basis der Herstellungsprozesse vertikaler Einzeltransistoren. Darüber hinaus werden spezielle Probleme von Smart-Power-ICs, insbesondere thermische Aspekte, Gehäusefragen sowie typische Bauelementbeanspruchungen in integrierten leistungselektronischen Schaltungen behandelt. Den Abschluss der Vorlesung stellt die Zusammenstellung einer Produkt-Herstellungstechnologie-Matrix dar sowie die Diskussion der Frage: „Wann ist im Bereich der Leistungselektronik der Einsatz monolithisch integrierter und wann der Einsatz diskreter Halbleiterbauelemente bzw. hybrider Integrationstechniken die richtige Lösung?“

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Allgemeine Elektrotechnik“	Wahlpflichtfach
	Studienrichtung „Elektrische Energie- und Antriebstechnik“	Wahlpflichtfach
	Studienrichtung „Mikroelektronik“	Wahlpflichtfach
	Studienrichtung „Leistungselektronik“	Wahlpflichtfach
Mechatronik	Hauptstudium	Wahlfach

**4.2.10. Prozess- und Bauelementesimulation**

Dozent: Dr.-Ing. Dipl.-Phys. Dipl.-Math. Jürgen Lorenz (Fraunhofer IISB)

Übung: Dr.-Ing. Dipl.-Phys. Dipl.-Math. Jürgen Lorenz (Fraunhofer IISB)

Zeitraum: Sommersemester

**Inhalt**

In der Halbleitertechnologie wird eine Vielzahl von Prozess-Schritten zur Herstellung der Bauelemente verwendet. Aufgabe der Prozess-Simulation ist die Voraussage vor allem der Geometrien und Dotierungsverteilungen dieser Bauelemente, woraus dann mit Hilfe der Bauelementesimulation die elektrischen Eigenschaften abgeleitet werden können.

In dieser zweistündigen Vorlesung werden die zur Beschreibung der einzelnen Prozess-Schritte verwendeten physikalischen Modelle dargestellt, wobei sowohl auf die historische Entwicklung als auch auf den aktuellsten Stand der Forschung eingegangen wird. Zur Auswertung dieser Modelle in ein- und mehrdimensionalen Simulationsprogrammen benötigte Algorithmen werden zusammengefasst. Anhand von Anwendungsbeispielen werden spezielle technologische Effekte und ihre simulationsmäßige Beschreibung diskutiert. Des Weiteren werden die Grundlagen der Bauelementesimulation dargestellt. Die Vorlesung schließt mit einer Bestandsaufnahme der in der Industrie verbreitetsten Prozess-Simulationsprogramme sowie einem Ausblick auf die weitere Entwicklung des Gebiets und seiner Anwendungen.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtfach
Mechatronik	Hauptstudium	Wahlfach
Computational Engineering	Interdisciplinary Field	Wahlfach

**4.2.11. Festkörperphysikalische Grundlagen der Halbleiterbauelemente**

Dozent: Prof. Dr. phil. nat. Michael Stoisiek

Übung: Prof. Dr. phil. nat. Michael Stoisiek

Zeitraum: Wintersemester

**Inhalt**

Die Vorlesung gibt eine vertiefende Darstellung der festkörperphysikalischen Grundlagen zum Verständnis der Funktion der Halbleiterbauelemente. Sie ist als Ergänzung zu den Vorlesungen „Halbleiterbauelemente“ und „Leistungshalbleiterbauelemente“ gedacht.

Die Vorlesung beginnt mit einer Behandlung der für die Dichte der freien Ladungsträger im Halbleitermaterial bestimmenden Effekte, sowohl für den Fall des thermischen Gleichgewichtes als auch für den Fall einer Störung des thermischen Gleichgewichtes (Bändermodell, Elektronen und Löcher, intrinsischer und extrinsischer (dotierter) Halbleiter, Fermi-niveau, Generation- und Rekombination von Ladungsträgern, Ladungsträgerlebensdauer).

Anschließend werden der Stromfluss unter Einfluss eines äußeren elektrischen Feldes sowie mit hohen elektrischen Feldstärken verbundene Phänomene diskutiert (Driftstrom, Ladungsträgerbeweglichkeit, heiße Elektronen, Stoßionisation). Die Halbleiter-Grundgleichungen, ein System von drei gekoppelten partiellen Differentialgleichungen, das, wenn es numerisch gelöst wird, die Beschreibung des elektrischen Verhaltens komplexer Bauelementstrukturen erlaubt, werden abgeleitet. Die Vorlesung schließt ab mit der Darstellung der elementaren Konstruktionselemente aller Halbleiterbauelemente, dem pn-Übergang, der Schottky-Barriere sowie des MOS-Kondensators.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtfach
Mechatronik	Hauptstudium	Wahlfach

**4.2.12. Technik der Halbleiterfertigungsgeräte**

Dozenten: Prof. Dr.-Ing. Heiner Ryssel

Hon.-Prof. Dr.-Ing. Lothar Pfitzner (Fraunhofer IISB)

Hon.-Prof. Dr.-Ing. Wolfgang Schmutz (Fa. ACR, s. Abschnitt 2.2)

Zeitraum: Wintersemester

**Inhalt**

Die Vorlesung befasst sich mit Halbleiterfertigungsgeräten, deren fertigungstechnischer Integration, der Reinraum-Infrastruktur und mit Materialien für die Halbleiterherstellung. In Teil I werden Geräte zur Scheibenherstellung, Anlagen zur Reinigung, Oxidation, Diffusion, Implantation, Niederdruckabscheidung, Strukturübertragung und Strukturierung, für Plasmaprozesse sowie zur Messtechnik und Qualitätskontrolle behandelt. Der Teil II befasst sich mit Maschinen- und Anlagenkonzepten, Scheibenhandhabung, Wafertrack-Anlagen, Partikelmesstechnik, Fertigungstechnik im Reinraum sowie Reinraumtechnik und Infrastruktur. Besonders berücksichtigt werden dabei mechanische und elektrische Anlagentechnik, Maschinenelemente, Subkomponenten, Maschinensteuerung, Anlagenverkettung bis hin zu Betriebsstoffen und Sicherheitstechnik. Fertigungstechnische und technologische Trends, Produktivitätsaspekte, Defektkontrolle, Cost-of-Ownership-Betrachtungen und Computer-Integrated-Manufacturing sind weitere wichtige Bestandteile der Vorlesung.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Hauptstudium	Wahlfach
Mechatronik	Studienrichtung „Produktionssysteme“	Pflichtfach
Maschinenbau	Hauptstudium	Wahlfach

**4.2.13. Siliciumcarbid-Hochleistungsbauelemente - Grundlagen, Technologie und Systemaspekte**

Dozent: Hon.-Prof. Dr.-Ing. Dietrich Stephani (Fa. SiCED, s. Abschnitt 2.2)

Zeitraum: Sommersemester

**Inhalt**

Siliciumcarbid (SiC) ist ein Halbleitermaterial mit großer Bandlücke, hoher thermischer Leitfähigkeit, großer Härte und einer herausragend hohen elektrischen Durchbruchfeldstärke. Diese Eigenschaften prädestinieren SiC für seinen Einsatz bei der Herstellung von elektronischen Hochleistungsbauelementen.

Die Vorlesung behandelt zunächst wesentliche Grundlagen wie Kristallstrukturen, charakteristische Halbleitereigenschaften und abgeleitete Gütefaktoren, um einen spezifischen Vergleich mit anderen Halbleitermaterialien ableiten zu können. Anschließend werden Aspekte der Herstellung des einkristallinen Materials, seiner gezielten Dotierung, der weiteren Halbleiter-Prozesstechnologie sowie der Aufbau- und Verbindungstechnik angesprochen. Die Funktionsweise von unipolaren Hochleistungsbauelementen wie Schottkydioden, MESFETs, SITs, MOSFETs, JFETs, aber auch von bipolaren Bauelementen, wird eingehend erläutert. Erreichte und erreichbare Leistungsdaten werden diskutiert, auch in Hinblick auf künftige Forschungs- und Entwicklungsarbeiten. Abschließend werden die Auswirkungen von Siliciumcarbid Hochleistungsbauelementen auf die Eigenschaften von Systemen der Leistungselektronik angesprochen.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Hauptstudium	Wahlfach
Mechatronik	Hauptstudium	Wahlfach

**4.2.14. Bauelementmodelle für die Schaltkreissimulation**

Dozent: Prof. Dr. phil. nat. Michael Stoisiek

Übung: Prof. Dr. phil. nat. Michael Stoisiek

Zeitraum: Wintersemester

**Inhalt**

Im Rahmen des Entwicklungsprozesses für integrierte oder mit diskreten Bauelementen aufgebaute Schaltungen wird das elektrische Verhalten vor ihrer Realisierung üblicherweise durch eine Schaltkreissimulation vorausberechnet und optimiert, z.B. mit dem Netzwerksimu-

lationsprogramm "SPICE". Dabei müssen die in der jeweiligen Schaltung vorkommenden Halbleiterbauelemente durch Bauelementmodelle (Kompaktmodelle) beschrieben werden, die einer Reihe von Ansprüchen genügen müssen:

1. Genaue Beschreibung von Klemmenströmen und Klemmenspannungen für stationäres und transientes Verhalten.
2. Integrierbarkeit in ein Netzwerksimulationsprogramm mit passiven Komponenten und gesteuerten Strom- und Spannungsquellen.
3. Keine wesentliche Verschlechterung von Konvergenzverhalten und Rechenzeitbedarf.
4. Verfügbarkeit von Mess- und Rechenverfahren, mit denen in einfacher und eindeutiger Weise die ein konkretes Bauelement beschreibenden Modellparameter experimentell bestimmt werden können (Parameterextraktion).

Neben den seit langer Zeit eingeführten Modellen für Bipolartransistoren (Ebers-Moll-, Gummel-Poon-Modell u.a.) und MOS-Transistoren (Pao-Sah, SPICE-LEVEL1, -LEVEL2, -LEVEL3, usw.) werden heute weiterentwickelte Modelle verwendet, die einerseits immer komplexere "Sonderbauelemente", wie z. B. bipolare Leistungshalbleiter, und andererseits immer detailliertere Betriebszustände der Bauelemente realistisch simulieren lassen.

Gegenstand der Vorlesung ist die Darstellung der heute verwendeten Kompaktmodelle, sowohl für die Simulation von integrierten Schaltungen, als auch von Schaltungen mit diskreten Bauelementen. Es wird insbesondere auf ihre Begründung und den Zusammenhang mit den physikalischen Grundvorstellungen über das Bauelementverhalten eingegangen.

Die besondere Rolle der Temperatur bildet einen eigenen Schwerpunkt: Die Auswirkung der Temperatur auf das stationäre Bauelementverhalten und die Möglichkeit der transienten Schaltkreissimulation unter Einbeziehung der Temperaturerhöhung durch die eigene Wärmeentwicklung eines Bauelementes werden behandelt. Ein weiterer Schwerpunkt der Vorlesung bildet die Darstellung der Verfahren und Geräte zur Parameterextraktion.

Im Rahmen der Übungen zur Vorlesung werden u. a. typische Mess- und Parameterextraktionsaufgaben an einem kommerziellen Bauelement-Parameter-Mess-System durchgeführt.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Hauptstudium	Wahlfach
Mechatronik	Hauptstudium	Wahlfach

**4.2.15. Automobilelektronik - Leistungselektronik**

Dozent: Dr.-Ing. Martin März

Zeitraum: Sommersemester

**Inhalt**

Leistungselektronik ist aus modernen Kraftfahrzeugen nicht mehr wegzudenken. Ob in den Bereichen Fahrwerk, Antrieb oder Infotainment, bei Sicherheits- oder Komfortfunktionen – überall findet sich Leistungselektronik – sei es in Form einzelner Bauelemente oder komplexer Systeme. Leistungselektronik ermöglicht einen intelligenten Betrieb von Aktoren wie Elektromotoren, Ventilen oder Airbag-Zündern, von Beleuchtungs- und Heizelementen. Sie

ist für das elektrische Energiemanagement im Fahrzeug ebenso unverzichtbar wie für die Stromversorgung und den Schutz der elektronischen „Intelligenz“ an Bord, d.h. der Informations-, Kommunikations- und Steuerelektronik.

Im ersten Teil werden ausgehend von den spezifischen Eigenschaften des KFZ-Bordnetzes die elektrischen Anforderungen an Elektronik in Kraftfahrzeugen definiert.

Für den Betrieb vieler einfacher Lasten haben sich geschützte integrierte Leistungsschalter ("Smart-Power"-Schalter) weitgehend durchgesetzt. Die Grundfunktionen dieser Schalter und ihre anwendungsrelevanten elektrischen und thermischen Eigenschaften werden ausführlich erläutert, begleitet von einer Vielzahl an Applikationbeispielen.

Leistungselektronik ist in Kraftfahrzeugen nicht selten hohen thermischen Belastungen ausgesetzt, zugleich muss sie hohe Zuverlässigkeitsanforderungen zu möglichst geringen Kosten erfüllen. Vor diesem Hintergrund kommt dem Themenkomplex der Aufbau- und Entwärmungstechniken, bzw. dem thermischen Management, eine zentrale Bedeutung zu. Die entsprechenden Grundlagen werden vermittelt – abgerundet durch einen Einblick in die wesentlichen Ausfallmechanismen von Bauelementen unter hoher thermischer Belastung.

Der letzte Abschnitt der Vorlesung ist dem Thema Hybridfahrzeuge gewidmet. Besprochen werden die unterschiedlichen Fahrzeug- bzw. Bordnetzkonzepte sowie die dafür erforderlichen leistungselektronischen Fahrzeugkomponenten. Am konkreten Beispiel eines hybriden Serienfahrzeugs wird der Stand der Technik detailliert beleuchtet.

### Einordnung

Elektrotechnik, Elektronik und Informationstechnik	Hauptstudium	Wahlfach
Mechatronik	Hauptstudium	Wahlfach

## 4.3. *Praktika im Hauptstudium*

### 4.3.1. **Praktikum zur Technologie der Silicium-Halbleiterbauelemente**

Organisation: Dr.-Ing Tobias Dirnecker (Sommersemester)

Dipl.-Ing. Michael Jank (Wintersemester)

Betreuer: Assistenten

#### **Inhalt**

Das Praktikum zur Technologie der Silicium-Halbleiterbauelemente vermittelt einen praktischen Überblick zum Themengebiet Halbleitertechnologie. Im Verlauf des Herstellungsprozesses einer Solarzelle werden die Herstellungsschritte Oxidation, Implantation, Lithographie, Ätzen und Metallisierung durchgeführt. Darüber hinaus werden wichtige Messverfahren zur Prozesskontrolle wie Schichtdicken-, Dotierungsprofil- und Schichtwiderstandsmessverfahren vorgestellt. Zum Schluss werden die hergestellten Solarzellen an Hand ihrer Strom / Spannungs-Kennlinie elektrisch charakterisiert.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Allgemeine Elektrotechnik“	Wahlpflichtpraktikum
	Studienrichtung „Mikroelektronik“	Wahlpflichtpraktikum
	Studienrichtung „Leistungselektronik“	Wahlpflichtpraktikum
Mechatronik	Hauptstudium	Wahlpflichtpraktikum

**4.3.2. Praktikum zur Halbleiter- und Bauelementemesstechnik**

Organisation: Dipl.-Ing. Michael Jank

Dipl.-Ing. Mikhail Lazarev

Betreuer: Assistenten

Zeitraum: Bei entsprechendem Interesse in jedem Semester

**Inhalt**

Im Praktikum zur Halbleiter- und Bauelementemesstechnik werden einige der in der gleichnamigen Vorlesung besprochenen Messverfahren praktisch durchgeführt. Zu Beginn des Praktikums wird die Relevanz der Messtechnik zur Prozesskontrolle, aber auch in der Bauelementeentwicklung, anhand eines typischen CMOS-Prozesses erläutert. Im Bereich Halbleitermesstechnik werden dann Versuche zur Scheibeneingangskontrolle, zu optischen Schichtdicken- und Strukturbreitenmessverfahren sowie zur Profilmesstechnik durchgeführt. Im Bereich Bauelementemesstechnik werden MOS-Kondensatoren und MOS-Transistoren, Dioden, Widerstände und spezielle Teststrukturen elektrisch charakterisiert.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtpraktikum
Mechatronik	Hauptstudium	Wahlpflichtpraktikum

**4.4. Seminare im Hauptstudium**

**4.4.1. Hauptseminar über ausgewählte Kapitel der Silicium-Halbleitertechnologie**

Dozenten: Prof. Dr.-Ing. Heiner Ryssel

Dipl.-Ing. Michael Jank

Dipl.-Ing. Jochen Kaiser

Dipl.-Ing. Mikhail Lazarev

Zeitraum: findet in jedem Semester statt

**Inhalt**

Ziel des Seminars ist die selbständige Erarbeitung und schlüssige Darstellung eines Themas auf dem Gebiet der Silicium-Halbleitertechnologie. Als Grundlage dienen dabei Literaturvorgaben der Betreuer, die durch eigene Recherchen ergänzt werden sollen. Die Teilnehmer referieren im Rahmen eines 45-minütigen Vortrags über ihre Ergebnisse. Die Einzelthemen werden in jedem Semester mit einem anderen Schwerpunkt gewählt.

In den zurückliegenden Semestern wurden folgende Schwerpunktthemen behandelt:

WS 2003/2004:	Einzelprozesse für zukünftige Technologiegenerationen
SS 2004:	Germanium-Bauelementetechnologie
WS 2004/05:	Neue Technologien für die drahtlose Kommunikation
SS 2005:	Nanotechnologie
WS 2005/06:	Speicherbauelemente
SS 2006:	Geschichte der Mikroelektronik
WS 2006/07:	Solarzellen

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtseminar
Mechatronik	Hauptstudium	Wahlpflichtseminar

**4.4.2. Numerische Simulation grundlegender Vorgänge in Halbleiterbauelementen**

Organisation: Prof. Dr. phil. nat. Michael Stoisiak

Zeitraum: Wintersemester

**Inhalt**

Das Verhalten von Halbleiterbauelementen wird in guter Näherung durch drei gekoppelte partielle Differentialgleichungen, die Poisson-Gleichung sowie die Kontinuitätsgleichung für jeweils Elektronen und Löcher beschrieben. Zur Lösung dieses Gleichungssystems für komplexe Geometrien moderner Halbleiterbauelemente sowohl für stationären als auch transienten Betrieb stehen heute leistungsstarke und benutzerfreundliche kommerzielle Simulationsprogramme zur Verfügung. Diese werden vor allem bei der Entwicklung neuartiger Halbleiterbauelemente und ihrer Herstellungsprozesse eingesetzt. Durch die Möglichkeit solcher Programme, in einfacher Weise unterschiedliche Bauelementgeometrien und elektrische Klemmenspannungen eingeben und ändern zu können, einzelne physikalische Effekte bei der Berechnung ein- oder ausschalten zu können sowie als Ergebnis sich die detaillierte räumliche Verteilung von elektrischem Feld und Ladungsträgerdichten im Bauelement ansehen zu können, eignet sich ein solches Programm in idealer Weise zum Kennenlernen und Verstehen von Halbleiterbauelementen. Die Teilnehmer des Seminars werden ausgewählte, in allen Bauelementen immer wiederkehrende Grundvorgänge durch eigene Simulationen an Rechnern des LEB „erleben“ und eine visuelle Darstellung des entsprechenden Phänomens durch geeignete Simulationsergebnisse erarbeiten.

Der Ablauf des Seminars ist in drei Phasen aufgeteilt: In der ersten Phase werden in Form einer Vorlesung die implementierten physikalischen Grundgleichungen und physikalischen Modellvorstellungen erläutert sowie Struktur und Benutzeroberfläche des Simulationsprogramms (DESSIS). In Phase 2 werden die Seminarteilnehmer in Gruppen jeweils ein Thema bearbeiten und am Ende der Phase 2 darüber berichten.

Eine einheitliche Form der visuellen Darstellung der von den verschiedenen Gruppen bearbeiteten Themen wird zu Beginn der Phase 3 vereinbart und in Phase 3 von den Teilnehmern erarbeitet.

**Einordnung**

Elektrotechnik, Elektronik und Informationstechnik	Studienrichtung „Mikroelektronik“	Wahlpflichtseminar
Mechatronik	Hauptstudium	Wahlpflichtseminar

**4.5. Vorlesungsangebot bei der Virtuellen Hochschule Bayern**

**4.5.1. Technologie und Architektur mikroelektronischer Schaltungen**

- Dozent: Prof. Dr.-Ing. Heiner Ryssel
- Umsetzung: Thomas Richter, M.A.
- Tutor: Dipl.-Ing. Mikhail Lazarev
- Zeitraum: Kurs wird in jedem Semester angeboten

**Allgemeine Informationen zum Projekt „Technologie und Architektur integrierter Schaltungen“**

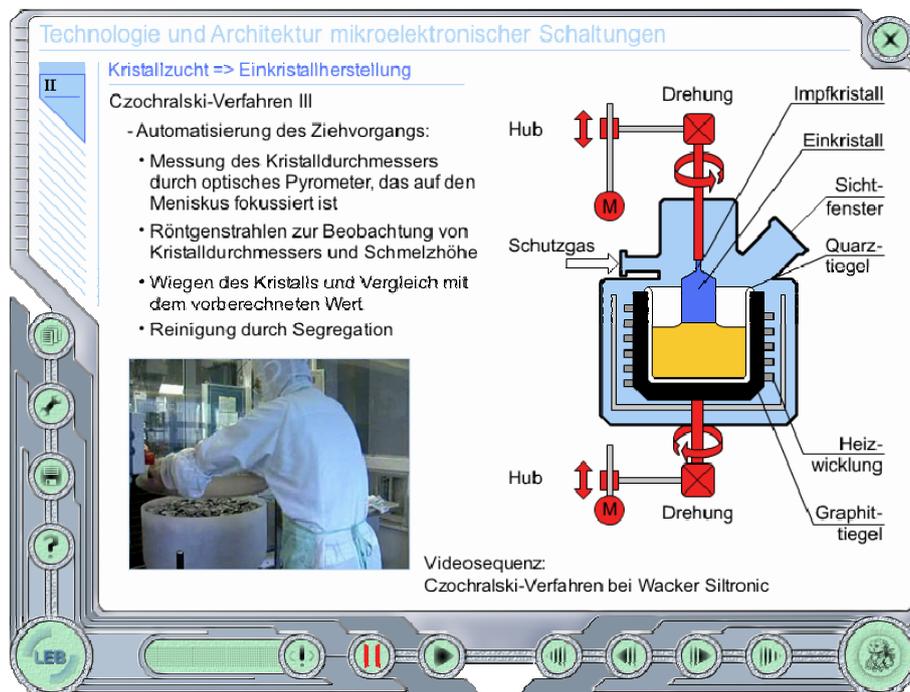
Im Rahmen der Virtuellen Hochschule Bayern (vhb) werden von verschiedenen Hochschulen und Fachhochschulen in Bayern Lehrveranstaltungen erarbeitet, die mittels neuer Medien den Lernenden angeboten werden. Genauere Informationen über die vhb finden sich unter <http://www.vhb.org>.

Die vhb gliedert sich in verschiedene Fachbereiche. Der LEB ist an der so genannten „School of Engineering“ beteiligt und bietet seit dem Wintersemester 2003/2004 die vollständig überarbeitete Lehrveranstaltung „Technologie und Architektur mikroelektronischer Schaltungen“ in Form einer virtuellen Vorlesung an, die als interaktive Selbstlernumgebung zu Verfügung gestellt wird. Aufgrund des Umfangs des Datenmaterials und der technischen Konzeption erfolgt die Distribution auf CD-ROM.

Der Kurs „Technologie und Architektur mikroelektronischer Schaltungen“ ist aus dem vhb-Pilotprojekt „Prozessintegration und Bauelementearchitekturen“ hervorgegangen. Bei seiner Entwicklung konnte nicht nur eine finanzielle Förderung, sondern auch die Betreuung durch das Projektmanagement der vhb in Anspruch genommen werden. Das Lehrangebot wendet sich an Studierende der Elektrotechnik, Elektronik und Informationstechnik, Studierende der Werkstoff- und Materialwissenschaften sowie Studierende der Physik und sonstiger verwandter Studienrichtungen, jeweils mit entsprechenden Vorkenntnissen (Vordiplom).

Ziel ist die anschauliche Darstellung komplexer Vorgänge bei der Herstellung von Halbleitern, die Erläuterung der zugrunde liegenden theoretischen Sachverhalte und angewendeten

Fertigungsverfahren sowie der technologischen Architektur von Bauelementen. Abb. 4.1 zeigt ein Beispiel aus der virtuellen Vorlesung.



**Abb. 4.1:** Beispiel aus der Selbstlernumgebung "Technologie und Architektur mikroelektronischer Schaltungen"

Für die Vorlesung sind zwei Semesterwochenstunden veranschlagt. Dazu werden auf der Internetseite des LEB Übungsblätter und Lösungsvorschläge (PDF-Format) im Umfang von 2 Semesterwochenstunden zur Festigung der vermittelten Inhalte zur Verfügung gestellt. Der Zugang erfolgt jeweils über entsprechende Verweise in der Lernumgebung. Benötigt werden eine Benutzerkennung und ein Passwort, welche vom LEB bei Zustellung des Lehrmaterials nach Anmeldung bei der vhb den Kursteilnehmern mitgeteilt werden. Es besteht die Möglichkeit zum Erwerb eines benoteten Leistungsnachweises durch Teilnahme an einer Klausur oder, bei nur geringer Teilnehmerzahl, durch eine mündliche Prüfung bei Prof. Ryssel. Es werden 5 ECTS-Punkte vergeben.

### Inhalt

Darstellung verschiedener Einzelprozesse der Silicium-Halbleitertechnologie sowie Prozessfolgen zur Herstellung elektronischer Bauelemente (CMOS-Technologie) in Form einer asynchronen virtuellen Vorlesung. Zur Ergänzung und Vertiefung stehen im Internet zusätzliche Seiten zur Verfügung. Übungsblätter inkl. eines 1D-Prozess-Simulationsprogrammes können ebenfalls im WWW abgerufen werden.

Die Vorlesungsinhalte gliedern sich wie folgt:

1. Einleitung
2. Kristallzucht
3. Reinraum
4. Reinigung

*Fortsetzung: Inhalt*

5. Oxidation
6. Diffusion
7. Ionenimplantation
8. Chemische Schichtabscheidung
9. Physikalische Schichtabscheidung
10. Lithographie
11. Strukturübertragung
12. Planarisierung
13. Aufbau- und Verbindungstechnik
14. Bauelemente-Architekturen

Für die Nutzung werden von den Kursteilnehmer keinerlei Gebühren erhoben. Voraussetzung zur Teilnahme ist eine ordnungsgemäße Registrierung für den Kurs „Technologie und Architektur mikroelektronischer Schaltungen“ bei der vhb unter <http://www.vhb.org> („Kursprogramm“ / „Ingenieurwissenschaften“ / „A-Kurse“). Ein Quereinstieg ist nach persönlicher Absprache möglich.

**Einordnung**

Der Kurs wird bei der Virtuellen Hochschule Bayern für Studierende aller bayerischen Hochschulen angeboten und kann nach Anerkennung durch den jeweiligen Studienfachberater als Wahllehrveranstaltung eingebracht werden. An der Universität Erlangen kann der erfolgreich abgeschlossene Kurs zudem im Studiengang Werkstoffwissenschaften die Vorlesung Technologie integrierter Schaltungen als Teil der technischen Schwerpunkt- bzw. Wahlfächer ersetzen.

**4.5.2. Halbleiterbauelemente**

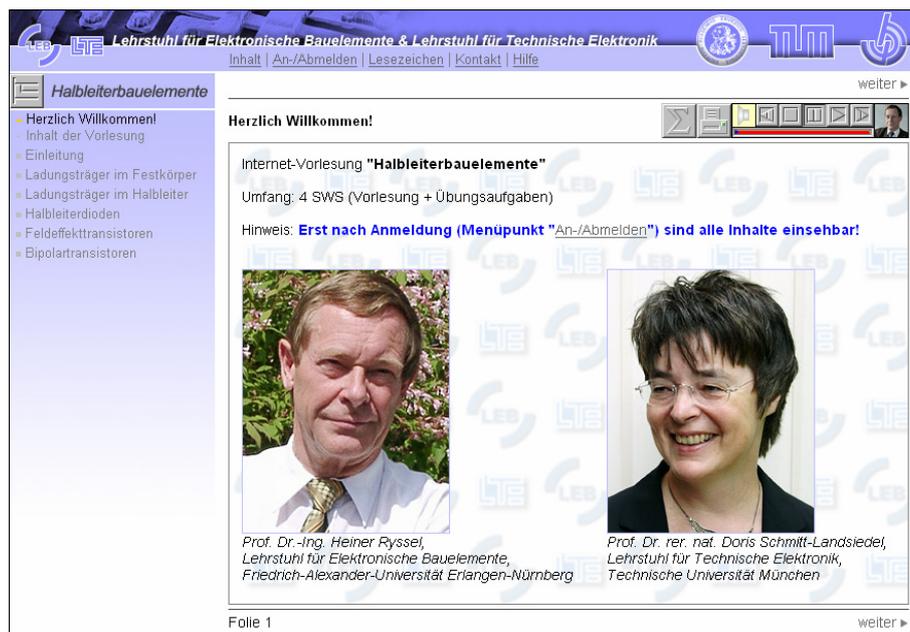
- Dozenten: Prof. Dr.-Ing. Heiner Ryssel  
Prof. Dr. rer.-nat. Doris Schmitt-Landsiedel
- Umsetzung: Thomas Richter, M.A.
- Tutor: Dr.-Ing. Tobias Dirnecker
- Zeitraum: Kurs wird in jedem Semester angeboten

**Allgemeine Informationen zum Projekt „Halbleiterbauelemente“**

"Halbleiterbauelemente" ist das Nachfolgeprojekt zu "Technologie und Architektur mikroelektronischer Schaltungen" im Sinne eines integrativen interaktiven Lehrangebotes des LEB. Es wurde in Kooperation mit Prof. Dr. rer. nat. Doris Schmitt-Landsiedel vom Lehrstuhl für Technische Elektronik der TU München verwirklicht. Die Umsetzung erfolgte als virtuelle Vorlesung in Form einer plattformunabhängigen Internet-Präsentation mit ergänzenden Übungsaufgaben. Den Studierenden wird dabei auch die Möglichkeit zur selbständigen Beschäftigung mit interaktiven Simulationen geboten. Das Lehrangebot wendet sich an Studierende der Elektrotechnik, Elektronik und Informationstechnik (EEI), Mechatronik, Computational Engineering, Werkstoff- und Materialwissenschaften, Physik sowie sonstiger verwandter Studienrichtungen und kann schon im Grundstudium belegt werden.

Für die Vorlesung sind zwei Semesterwochenstunden veranschlagt. Zusätzlich werden Übungsblätter und Lösungsvorschläge (PDF-Format) im Umfang von 2 Semesterwochenstunden zur Festigung der vermittelten Inhalte zur Verfügung gestellt.

Der Zugang erfolgt jeweils über entsprechende Verweise in der Lernumgebung. Benötigt werden eine persönliche Benutzererkennung und ein Passwort, welche vom LEB nach erfolgter Registrierung bei der vhb den Kursteilnehmern mitgeteilt werden. Es besteht die Möglichkeit zum Erwerb eines benoteten Leistungsnachweises durch Teilnahme an einer Klausur oder, bei nur geringer Teilnehmerzahl, durch eine mündliche Prüfung bei Prof. Ryssel. Es werden 5 ECTS-Punkte vergeben.



**Abb. 4.2:** Startseite der virtuellen Vorlesung "Halbleiterbauelemente" von Prof. Heiner Ryssel und Prof. Doris Schmitt-Landsiedel

## Inhalt

Im Online-Kurs "Halbleiterbauelemente" werden den Studierenden die physikalischen Grundlagen von Halbleiterbauelementen vermittelt. Dies umfasst die Grundlagen des Transportes von Ladungsträgern im Festkörper und im Halbleiter und weiter die Vermittlung des Verständnisses für die Funktion elektronischer Bauelemente, wobei der Schwerpunkt bei Dioden, Feldeffekttransistoren und Bipolartransistoren liegt. Die Umsetzung erfolgte als virtuelle Vorlesung in Form einer interaktiven Internet-Präsentation mit ergänzenden Übungsaufgaben. Dazu wurden Folieninhalte aus der Präsenzvorlesung aufbereitet, mit dem Audiokommentar von Prof. Ryssel bzw. Prof. Schmitt-Landsiedel versehen und durch interaktive Elemente (Animationen / Simulationen) ergänzt.

Die Vorlesungsinhalte gliedern sich thematisch wie folgt:

1. Einleitung
2. Ladungsträger im Festkörper
3. Ladungsträger im Halbleiter
4. Halbleiterdioden

---

*Fortsetzung: Inhalt*

5. Feldeffekttransistoren
6. Bipolartransistoren

Für die Nutzung werden den Kursteilnehmer keinerlei Gebühren erhoben. Voraussetzung zur Teilnahme ist eine ordnungsgemäße Registrierung für den Kurs „Halbleiterbauelemente“ bei der vhb unter <http://www.vhb.org> („Kursprogramm“ / „Ingenieurwissenschaften“ / „A-Kurse“). Ein Quereinstieg ist nach persönlicher Absprache möglich.

### **Einordnung**

Der Kurs bei der virtuellen Hochschule Bayern wird Studierenden aller bayerischen Hochschulen angeboten und kann nach Anerkennung durch den jeweiligen Studienfachberater als Wahllehrveranstaltung eingebracht werden.

### **4.6. Exkursionen**

Wie jedes Semester wurden vom LEB wieder Exkursionen zu verschiedenen Firmen der Halbleiterindustrie organisiert, wobei diesmal auch der Besuch einer reinen Forschungseinrichtung auf dem Programm stand.

Im Sommersemester 2004 besuchte der Lehrstuhl am 12.07.2004 die Firma Osram Opto Semiconductor in Regensburg. Nach einer Firmenvorstellung und einer Präsentation über die "Frontend"-Herstellungsprozesse wurden die 12 Teilnehmer durch die Fertigungslinie für optoelektronische Halbleiterbauelemente geführt. Während der Besichtigung des so genannten Showrooms konnten sich die Exkursionsteilnehmer von den vielfältigen Einsatzmöglichkeiten von optoelektronischen Bauelementen überzeugen. Fachvorträge über aktuelle Entwicklungsschwerpunkte sowie ausgewählte Fertigungsschritte rundeten den Besuch in Regensburg ab.

Getreu dem Motto "Warum denn in die Ferne schweifen, wenn das Gute liegt so nah!" stand im Wintersemester 2004/2005 ein Besuch beim hiesigen Fraunhofer Institut für Integrierte Systeme und Bauelementetechnologie (IISB) auf dem Programm. So bot sich am 17.01.2005 die Gelegenheit, auch einmal hinter die Kulissen der Forschungseinrichtung zu blicken. Zu Beginn begrüßte Prof. Ryssel die Studenten mit einem Vortrag über die Geschichte des Institutes, wichtige Daten und Kenngrößen und die Zusammenhänge zwischen seinem Lehrstuhl und dem IISB. Weiterhin gab er Auskunft über die einzelnen Abteilungen und die dort bearbeiteten Forschungsgebiete sowie die im Institutsgebäude ansässigen Firmen. Ausgehend von der geschichtlichen Entwicklung der Mikroelektronik speziell in Erlangen und Umgebung erläuterte Prof. Ryssel auch die regionale und landesweite Bedeutung von IISB und LEB, erklärte den Aufbau und die Ziele der Fraunhofer Gesellschaft sowie ihre Stellung in der europäischen Forschungslandschaft. Im Anschluss folgten Fachvorträge zu je einem ausgewählten Forschungsthema aus den Bereichen Technologie, Simulation und Halbleiterfertigungsgeräte, die von Gruppenleitern aus den jeweiligen Abteilungen des IISB gehalten wurden. Nach einem Mittagessen in der Cafeteria des IISB bekamen die im Institut angesiedelten Firmen Nanolay AG (vormals Isiltec AG) und Nanoworld Services GmbH die Gelegenheit, sich den Teilnehmern vorzustellen. Die Firma Nanolay beschäftigt sich mit dem sogenannten "Wafer Reclaim", also der Wiederaufarbeitung bereits gebrauchter Siliciumscheiben. Die Firma Nanoworld ist Weltmarktführer auf dem Gebiet von Abtastspitzen für Rasterkraftmikroskope, die Auflösungen im atomaren Bereich ermöglichen. Den Abschluss der Exkursion bildete eine Führung durch das LEB-Reinraumlabor und die dazugehörige Infrastruktur, wobei auch die Produktionseinrichtungen der Firma Nanoworld besichtigt werden konnten.

Am 20.06.2005 war der Lehrstuhl bei der Firma Infineon Technologies in Regensburg zu Gast. In einem Einführungsvortrag wurden die 11 Studenten und 4 Lehrstuhlmitarbeiter über die Entwicklung des Halbleiterstandorts Regensburg informiert. Den Schwerpunkt des Besuchs bildete die Besichtigung der Chip-Produktion. Mit einer Führung durch die automatisierte Montagelinie endete der offizielle Teil der Exkursion, die mit einem gemütlichen Biergartenbesuch ausklang.



**Abb. 4.3:** Teilnehmer der Exkursion im Sommersemester 2005 vor dem Gebäude der Firma Infineon am Standort Regensburg

Beim Besuch der Firma Semikron am 30.01.2006 im Westen von Nürnberg erhielten 19 Studierende einen Einblick in die dortige Fertigung von Leistungshalbleiterbauelementen. In einer Führung durch den Fertigungsbereich wurden die einzelnen Prozess-Schritte vorgestellt. Dabei wurde implizit auch auf die Bedürfnisse einer industriellen Fertigung eingegangen. Im Anschluss wurde die Gruppe durch den "Back End"-Bereich mit der Montage geführt. Dabei wurde unter anderem auf die Problematik von hohem Durchsatz und Ausbeute eingegangen. Abschließend gab es noch einen kurzen Vortrag über die Firma Semikron.

Im Rahmen der Exkursion im Sommersemester 2006 (03.06.2006) wurde ein etwas weiter entfernt liegendes Ziel ins Auge gefasst. 18 Studierende besuchten die Firma Melexis in Erfurt. Nach einer Vorstellung der Firma und ihrer Geschichte wurde die Gruppe durch die Messtechnik-Abteilung geführt, in der die Qualitätskontrolle im Mittelpunkt steht. Im Anschluss wurde der "Back End"-Bereich besucht. Während einer Grauraum-Tour rund um den in klassischer Fingerstruktur aufgebauten Reinraum wurden die Einzelprozess-Schritte der Halbleiterfertigung sowie ihre Organisation im Produktionsbetrieb vorgestellt.

Im Wintersemester 2006/2007 unternahm der Lehrstuhl für Elektronische Bauelemente eine Exkursion zur Firma Renesas in Landshut. Renesas wurde im Jahr 2003 als "Joint Venture" der japanischen Konzerne Hitachi und Mitsubishi gegründet. Der Standort Landshut (Renesas

Semiconductor Europe GmbH) ist strategisch auf die Belange des europäischen Marktes ausgelegt. Hier werden in erster Linie Bauelemente der Submicrontechnologie, wie z.B. Smart Card LSIs und Microcomputer, gefertigt. Insgesamt haben 11 Studenten aus 4 unterschiedlichen Studienrichtungen - EEI, ME, WW und CE - an der Exkursion teilgenommen. Nach einer einleitenden Firmenpräsentation konnten auf einer Führung durch den Besuchergang des Reinraums Produktionsanlagen und Prozessgeräte besichtigt werden. Ein Mitarbeiter stand dabei ausführlich Rede und Antwort.

#### **4.7. Belegungsmatrix**

Wie bereits den vorangehenden Abschnitten zu entnehmen ist, werden die Veranstaltungen des LEB nicht nur für Studenten der Elektrotechnik, Elektronik und Informationstechnik angeboten. Die Integration des aktuellen Lehrveranstaltungsangebots des LEB in das Curriculum verschiedener Studiengänge, die an der Technischen Fakultät der Universität Erlangen vertreten sind, soll die auf der folgenden Doppelseite angebotene Übersicht aufzeigen.

Darüber hinaus besteht für Studierende weiterer Studiengänge (z.B. Physik, Informatik) die Möglichkeit, Veranstaltungen des LEB in ihr Studium einzubringen. Bei Interesse stehen die Assistenten des Lehrstuhls gerne beratend zur Verfügung.

Lehrveranstaltung	Studienfach					
	Elektrotechnik, Elektronik und Informationstechnik					
	Grundstudium	SR Mikroelektronik	SR Allgemeine Elektrotechnik	SR Elektr. Energie- und Antriebstechnik	SR Leistungselektronik	Wahlfächer
<b>Vorlesungen</b>						
Halbleiterbauelemente	P					
Mechatronische Systeme (Ringvorlesung)						
Produktion in der Elektrotechnik						
Technologie integrierter Schaltungen		P			W	
Prozessintegration und Bauelementearchitekturen		P				
Halbleiter- und Bauelementemesstechnik		W				
Nanoelektronik		W				
Ionenimplantation						
Zuverlässigkeit und Fehleranalyse integrierter Schaltungen		W				
Leistungshalbleiterbauelemente			W	W	P	
Smart Power Technologien		W	W	W	W	
Prozess- und Bauelementesimulation		W				
Festkörperphysikalische Grundlagen der Halbleiterbauelemente		W				
Technik der Halbleiterfertigungsgeräte						
Bauelementmodelle für die Schaltkreissimulation						
Siliciumkarbid Hochleistungsbauelemente - Grundlagen, Technologie und Systemaspekte						
Automobilelektronik - Leistungselektronik						
Halbleiterbauelemente (vhb-Kurs)						
Technologie und Architektur mikroelektronischer Schaltungen (vhb-Kurs)						
<b>Praktika</b>						
Mechatronische Systeme						
Technologie der Silicium-Halbleiterbauelemente		W	W		W	
Halbleiter- und Bauelementemesstechnik		W				
<b>Seminare</b>						
Ausgewählte Kapitel der Silicium-Halbleitertechnologie		W				
Numerische Simulation grundlegender Vorgänge in Halbleiterbauelementen		W				

SR: Studienrichtung (Elektrotechnik, Elektronik und Informationstechnik)

P: Pflichtfach

W: Wahlpflichtfach

vhb: virtuelle Hochschule Bayern



#### 4.8. **Ausbildung zum Mikrotechnologen**

Für die Ausbildung im Ausbildungsberuf „Mikrotechnologe“ haben die Universität Erlangen-Nürnberg und das Fraunhofer IISB eine enge Zusammenarbeit vereinbart. Dadurch wird es möglich, die Zahl der verfügbaren Ausbildungsplätze für diesen zukunftssträchtigen High-Tech-Beruf in Erlangen zu erhöhen.

Die Forschung und Entwicklung für die Halbleitertechnologie ist die Grundlage für jegliche Anwendungen der Mikro- und Nanoelektronik, die aus unserem täglichen Leben nicht mehr wegzudenken sind und damit eine enorme wirtschaftliche Bedeutung haben. Entsprechend hoch ist der Bedarf an qualifizierten Fachkräften in der Industrie.

Bereits seit 1999 ist das IISB in der Ausbildung von Mikrotechnologen aktiv. Die in Erlangen ausgebildeten Mikrotechnologen werden dabei aufgrund ihrer breiten Fachkenntnis von der Elektronikindustrie äußerst gerne eingestellt. Durch die neue Vereinbarung von Universität und Fraunhofer-Institut wird die Zusammenarbeit in der Ausbildung neben Studenten und Doktoranden auf einen Ausbildungsberuf ausgeweitet, wodurch zusätzliche Ausbildungsplätze für Mikrotechnologen geschaffen werden können.

Die moderne, größtenteils gemeinsam betriebene Geräte- und Laborausstattung von LEB und IISB ermöglicht es, den Auszubildenden ihr Wissen in einer Umgebung zu vermitteln, wie sie sonst nur in der industriellen Fertigung zu finden ist. Herzstück der Einrichtungen ist dabei - an einer Universität einzigartig - das 1000 m<sup>2</sup> große Reinraumlabor des LEB.



**Abb. 4.4:** *Die Absolventinnen des Jahres 2005, Carmen Maier (links) und Barbara Kupfer (rechts)*

Besonders erfreulich ist die mehrfache Auszeichnung der Absolventin Barbara Kupfer (Abb. 4.4) für ihre herausragenden Leistungen. Sie erhielt die Kerschensteiner Medaille der Berufsschule II Regensburg, die Auszeichnung "Bester Berufsabschluss" der IHK Nürnberg-

---

Mittelfranken und als einer der 3 besten AbsolventInnen die "Ehrung der besten Auszubildenden" der Fraunhofer-Gesellschaft.

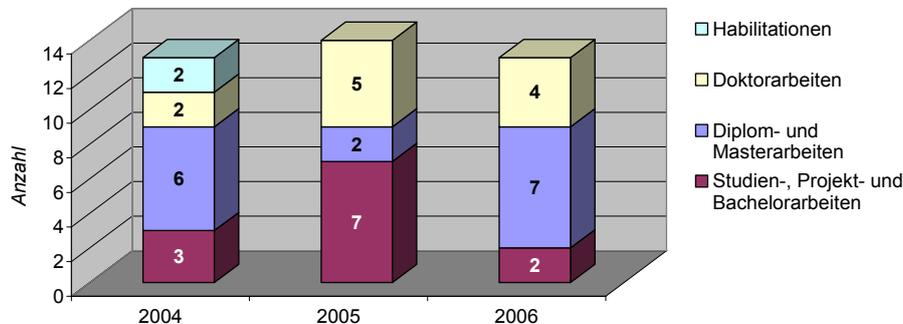
Die enge Kooperation zwischen der Universität Erlangen-Nürnberg und der Fraunhofer-Gesellschaft in Erlangen erhält durch diese Initiative für den Ausbildungsmarkt eine weitere Facette.

Der neue Ausbildungszeitraum von 3 Jahren begann im September 2006. LEB und IISB stehen allen Interessenten mit weiterführenden Auskünften gerne zur Verfügung.



## 5. Wissenschaftliche Arbeiten von Studenten und Mitarbeitern

Im Berichtszeitraum wurden am Lehrstuhl insgesamt 2 Habilitationen, 11 Promotionen, 15 Diplom- bzw. Masterarbeiten sowie 12 Studien-, Projekt- und Bachelorarbeiten erfolgreich abgeschlossen.



**Abb. 5.1:** Anzahl der wissenschaftlichen Arbeiten von Hochschullehrern, Mitarbeitern und Studenten am LEB, geordnet nach Jahreszahlen

### 5.1. Studien-, Projekt- und Bachelorarbeiten

#### 5.1.1. Anisotropes Ätzen von Silicium mit TMAH-basierten Lösungen

(Studienarbeit von Michael Angerer, 2004)

Bei der Herstellung neuartiger Hochvolt-Bauelemente und Hochvolt-ICs muss nach der Herstellung der aktiven Transistorstrukturen in einem modernen Hochvolt-CMOS-Prozess die Substratscheibe bereichsweise von der Scheibenrückseite her bis auf eine ca. 5 µm dicke verbleibende Membran abgeätzt werden. Dies geschieht bisher mit einem maskierten anisotropen Nassätzprozess in KOH-Lauge. Bislang muss dabei die Scheibenvorderseite mit einer geeigneten Halterung vor einem Ätzangriff durch die KOH-Lauge geschützt werden. Bei der dünnen verbleibenden Membran führt die hierbei auftretende unsymmetrische mechanische Belastung der Membran zu hoher Bruchgefahr und Ausbeuteproblemen. Als Alternative bietet sich die Verwendung einer Ätzlösung an, welche die auf der Scheibenvorderseite befindlichen Materialien (Al, SiO<sub>2</sub>, Si, Nitrid) nicht angreift. In diesem Fall kann die zu ätzende Scheibe vollständig in die Ätzlösung eingetaucht werden, so dass die Membranen während des Ätzvorganges symmetrisch belastet werden und einer geringeren Bruchgefahr ausgesetzt sind.

Im Rahmen der Studienarbeit wurde hierzu ein anisotropes Ätzverfahren auf Basis von TMAH (Tetramethyl-Ammonium-Hydroxid) entwickelt, mit insbesondere hoher Selektivität gegenüber Aluminium (-leiterbahnen). Es wurde aufgezeigt, dass TMAH ein anisotroper, reaktionsbegrenzter Ätzprozess ist und die Selektivität der Ätzung von Silicium zu Aluminium durch Zugabe von gelöstem Silicium auf ein gewünschtes hohes Maß einstellbar ist. Die Herstellung des mit Silicium versetzten Ätzmittels ist dabei nicht trivial, da die Auflösung des notwendigen Siliciumdioxid-Pulvers ein sehr zeitintensiver Prozess ist oder nur mit für die angestrebte Si-Ätzrate zu hohen TMAH-Konzentrationen zu realisieren ist. Die Verwendung einer nur mit Silicium versetzten Lösung erschien deshalb nicht sinnvoll. Zur Erhöhung der Ätzrate wurde ein oxidierendes Mittel (Ammoniumperoxodisulfat) zugesetzt. In ausführlichen

Versuchsreihen wurde eine Rezeptur für die Zusammensetzung und das Vorgehen beim Erstellen einer Ätzlösung entwickelt, die nicht nur eine gute Ätzrate bezüglich des Siliciums besitzt (15 bis 25  $\mu\text{m}/\text{h}$ ), sondern gleichzeitig auch eine hohe Selektivität der Ätzung zu Siliciumdioxid und Aluminium aufweist. Scheibenbruchstücke mit vollständig auf Si / SiO<sub>2</sub> / Si-Scheiben prozessierten ICs wurden mit dieser Lösung in einem Tauchätzbad geätzt. Auch nach der vollständigen Ätzung des Siliciumsubstrats von ca. 600  $\mu\text{m}$  war die während der Ätzung ungeschützte Scheibenvorderseite optisch unbeschädigt. Insbesondere ließ sich durch Dickenmessung nahezu kein Abtrag von Aluminium und Siliciumdioxid feststellen.

### **5.1.2. Elektrische Charakterisierung von bipolaren Leistungshalbleitern mit steuerbaren Emittern**

(Studienarbeit von Michael Groß, 2004)

Im Rahmen des Forschungsprojektes "Experimentelle Demonstration eines bipolaren Hochspannungsschalters mit beidseitig gesteuerten Emitterstrukturen" wurden Transistor-Teststrukturen hergestellt, die neben der experimentellen Untersuchung des endgültigen Bauelementes auch die Untersuchung kritischer Einzelaspekte des zugrundeliegenden Bauelement- und Herstellungskonzeptes zulassen. Aufgabe der Studienarbeit war die erstmalige elektrische Bewertung dieser Teststrukturen. Die Teststrukturen wurden direkt nach dem durchgeführten Scheibenprozess, noch vor der Substitution des Substrates durch einen Isolator auf der noch unzersägten Scheibe durchgeführt. Über die endgültige, nach dem Scheibentransferprozess erreichbare Spannungsfestigkeit konnte in diesem Stadium noch keine Aussage gemacht werden, jedoch über die grundsätzliche elektrische Funktionsfähigkeit der Bauelemente. Die durch das nicht substituierte Substrat bestimmte Durchbruchspannung lag für alle Bauelemente bei ca. 180 V, so dass der Einfluss von Parametern, die die endgültige Durchbruchspannung beeinflussen (Driftzonenparameter, Parameter der überführende Leiterbahn usw.) in diesem Stadium noch nicht bewertet werden konnten. Die bei Spannungen kleiner als ca. 180 V ermittelten stationären Kenndaten sollten jedoch schon im Wesentlichen denen der endgültig präparierten Bauelemente entsprechen, ebenso die Ergebnisse von Messungen des Schaltverhaltens in diesem Spannungsbereich.

Die DC-Messungen wurden an einem Hochstrom / Hochspannungs-Parametermessplatz (HP 4142) mit einem zugeordneten Waferprober durchgeführt. Im Rahmen der Studienarbeit wurde eine flexible Kontaktierungseinrichtung zur Nadelkartenkontaktierung aufgebaut sowie eine direkt an der Nadelkarte angeordnete Schaltung zur Charakterisierung des Schaltverhaltens. Typisch für die Messanordnungen war, dass ein Teil der Bauelemente nicht nur an der auf niedrigem Potential liegenden Seite angesteuert wurde (Low-Side-Ansteuerung), sondern gleichzeitig auch auf hohem Potential (High-Side-Ansteuerung).

Im Rahmen der Arbeit wurden DC-Charakterisierungen aller Designvarianten der hochsperrenden Basisdiode, der lateralen DMOS-Transistoren (LDMOS), der lateralen IGBTs (LIGBT) sowie der Thyristorstruktur mit beidseitig steuerbaren Emittern (UBS, Universeller Bipolarer Schalter) durchgeführt. Erste Messungen des Schaltverhaltens wurden für den UBS durchgeführt, wobei insbesondere die unterschiedlichen Abschaltmoden des UBS (Abschalten durch Kurzschließen des kathodenseitigen Emitters, Abschalten durch Kurzschließen des anodenseitigen Emitters und Abschalten durch gleichzeitiges Kurzschließen von anodenseitigem- und kathodenseitigem Emitter) erfasst wurden.

Abgesehen von der durch das noch nicht transferierte Substrat bestimmten Sperrspannung aller Hochspannungsbaulemente zeigten alle Bauelemente die vorgesehenen Funktionalität und lagen alle Messergebnisse im erwarteten Bereich. Insbesondere die UBS-Strukturen, deren Emittersteuerung mit Hilfe integrierter MOS-Transistoren möglich ist, wiesen die volle vorgesehene Funktionalität auf. Die Ergebnisse der ersten Abschaltmessungen des UBS in

den unterschiedlichen Ansteuermodi entsprachen voll den Ergebnissen von vor Realisierung der Transistoren durchgeführten Simulationen. Zum Beispiel beträgt die gemessenen Abschaltverlustenergie bei konventioneller Ansteuerung  $E_{\text{off}} = 7,5 \mu\text{J}$  (Low-Side-Ansteuerung, ohmsche Last, 100 V, 470  $\Omega$ ) und wird bei anodenseitiger Ansteuerung auf 2,5  $\mu\text{J}$  und bei gleichzeitiger, anoden- und kathodenseitiger Ansteuerung auf 1,3  $\mu\text{J}$  reduziert.

### **5.1.3. Effiziente Datenstrukturen für die Simulation von Lithographiemasken**

(Bachelorarbeit von Alexander May, 2004)

Diese Arbeit behandelt die Speicherstruktur für Lithographiemasken, deren Nahfelder mit Hilfe eines Simulators bestimmt werden sollen.

Ziel war es, die bisher verwendete Speicherstruktur zu optimieren. So sollte der Simulationsprozess beschleunigt werden und der Speicheraufwand der Maskenstruktur reduziert werden. Beide Ziele konnten verwirklicht werden. Beim Speicheraufwand wurde ca. 70 % Einsparung erreicht und bei den Berechnungsaufrufen wurde ca. 33 % eingespart.

### **5.1.4. Entwicklung eines 1 kVA-Low-Cost-Frequenzumrichters mit aktiver PFC zur Integration an einem Waschmaschinenmotor**

(Studienarbeit von Stephan Bode, 2005)

Frequenzumrichter finden heute weit verbreiteten Einsatz in der Industrie. Ein Frequenzumrichter ermöglicht es, die Drehzahl eines Asynchronmotors stufenlos von null bis über die Nenndrehzahl hinaus einzustellen. Somit können preisgünstige Normmotoren in vielen Bereichen der Antriebstechnik eingesetzt werden. Frequenzumrichter ohne aktive Leistungsfaktorkorrektur führen jedoch in der Regel zu einem verzerrten Netzstrom und zu einem schlechten Leistungsfaktor. Diese Verzerrungen sind seit einiger Zeit durch gesetzlich vorgeschriebene Normen begrenzt.

Dieses Dokument beschreibt die Entwicklung eines kostenoptimierten Frequenzumrichters mit aktiver Leistungsfaktorkorrektur der Leistungsklasse 1kVA. Zunächst werden allgemeine Betrachtungen zum Problem der Oberwellen von Netzströmen sowie zur Definition des Leistungsfaktors angestellt, um die theoretischen Grundlagen für eine Analyse von Schaltungskonzepten zur aktiven Leistungsfaktorkorrektur eines Frequenzumrichters zu schaffen. Als Ergebnis dieser Analyse wird sich im weiteren Verlauf der Arbeit die aktive Leistungsfaktorkorrektur mittels Hochsetzstellers gegenüber einem passiven Ansatz zur Reduktion von Oberwellen durchsetzen.

Ausgehend von dieser Entscheidung für die aktive Leistungsfaktorkorrektur mittels Hochsetzstellers werden gezielt die einzelnen Systemkomponenten des Frequenzumrichters dargestellt und ihre Funktionsweise erläutert. Dies erfolgt zunächst in Form eines groben Überblicks über ihre Wirkungsweise, dann anhand aussagekräftiger Formeln zur Darlegung der mathematischen Zusammenhänge. Zur Verbesserung der Anschaulichkeit werden zusätzlich die zeitlichen Verläufe der wichtigsten Systemgrößen dargestellt und erläutert sowie Dimensionierungsvorschriften für einige der Bauelemente gegeben.

Besonderes Augenmerk bei der Untersuchung der Systemkomponenten wird auf den Hochsetzsteller, den Regelkreis für die aktive Leistungsfaktorkorrektur, die Ansteuerung der Brückenschaltung, die Niederspannungserzeugung mittels SEPIC-Schaltregler sowie auf die Signalaufbereitung für den Mikrocontroller gelegt.

Den Abschluss dieser Arbeit bildet ein Kapitel über die Gestaltung des Platinenlayouts. Darin wird u.a. auf die normgerechte Einhaltung der Spannungsabstände zur Vermeidung von

Spannungsüberschlägen eingegangen, sowie eine innovative Möglichkeit zur passiven Entwärmung der Bauelemente aufgezeigt.

Um einer möglichst kostenoptimalen Realisierung des Frequenzumrichters nachzukommen, wurde bei der Wahl der einzelnen Schaltungskonzepte sowie der verwendeten Bauelemente versucht, Einsparpotentiale zu erschließen und nach Möglichkeit auszuschöpfen.

#### **5.1.5. Programmierung eines Pulsmustergenerators in VHDL zur Ansteuerung eines bidirektionalen isolierenden DC / DC-Wandlers**

(Studienarbeit von Jorge Gooding, 2005)

Der Entwurf eines Pulsmustergenerators, seine Beschreibung in VHDL und seine Implementierung in einem digitalen programmierbaren Baustein (CPLD) werden ausführlich beschrieben. Das programmierte CPLD findet seine Anwendung innerhalb eines Regelkreises und stellt die notwendigen in der Pulsbreite modulierten (PWM) Signale bereit, um die Leistungsschalter eines DC / DC-Wandlers zu steuern. Hierbei unterliegt es den Anforderungen für Kfz-Elektronik. Die entworfene Schaltung erzeugt die Steuersignale mittels Benutzereingaben sowie rückgekoppelter interner Signale. Sie kann in verschiedenen Modi betrieben werden und dient somit als Prototyp, um unterschiedliche Konfigurationen zu testen. Zusätzlich zeigt das Programm einige interessante Eigenschaften, wie die Selbsterzeugung des Taktsignals. Dies erlaubt die Implementierung eines GALS (global-asynchrones, lokal-synchrones) Designs. Die Schaltung kann somit zur Synchronisierung mehrerer parallel laufender DC / DC-Wandler, sowie zur Unterdrückung des durch das Abtasten des Eingangssignales entstandenen Jitters, verwendet werden. Die Funktionalität des implementierten Designs wird mit mehrfachen Simulationen und Messungen validiert.

#### **5.1.6. Organo-metallische Schichten für nicht-flüchtige Speicherzellen**

(Studienarbeit von Thomas Graf, 2005)

In der vorliegenden Arbeit wird die Herstellung von Schichten eines Ladungs-Transfer-Komplexes zwischen Kupfer und einem ausgewählten organischen Akzeptor mittels einer reaktiven Dampfphasenabscheidung für deren Einsatz in widerstandsmodulierten Speicherzellen untersucht.

Im ersten Teil werden dabei zunächst das Prinzip widerstandsprogrammierbarer Speicher sowie deren Eigenschaften und Vorteile erläutert. Anschließend wird auf den Aufbau und die elektrischen Eigenschaften organometallischer Ladungs-Transfer-Komplexe eingegangen. Der Schaltvorgang zwischen hoch- und niederohmigem Zustand bei diesen Stoffen und der nichtflüchtige Speichereffekt werden anhand eines Beispiels dargelegt. Im Weiteren wird auf die reaktive Dampfphasenabscheidung von Ladungs-Transfer-Komplexen eingegangen. Dabei werden deren Vorteile gegenüber anderen Herstellungsverfahren sowie das Prinzip der klassischen Dampfphasenabscheidung erläutert. Die Besonderheiten in der Reaktionskinetik bei der Abscheidung von Ladungs-Transfer-Salzen werden anschließend diskutiert.

Die Herstellung von Schichten des ausgewählten Komplexes erfolgt mit einer eigens dafür konstruierten, experimentellen Anlage, deren Aufbau detailliert beschrieben wird. Ebenso wird die Vorgehensweise bei der Durchführung der Abscheideversuche erläutert. Bei diesen werden zunächst Untersuchungen bezüglich der Abscheidebedingungen durchgeführt, um eine bestmögliche Homogenität der Schichtdicken zu erreichen. Da der Prozess durch den Transport der gasförmigen, organischen Komponente zur Substratoberfläche kontrolliert abläuft und die Anlage nur unzureichend für eine präzise Kontrolle des Gasflusses ausgelegt ist, erweist sich die Ermittlung der optimalen Abscheideparameter jedoch als schwierig. Trotz-

dem können Proben mit sehr homogener Schichtdicke hergestellt werden. Im weiteren Verlauf werden Prozessparameter wie Abscheidetemperatur, Druck, usw. variiert, um deren Einfluss auf die Schichteigenschaften zu charakterisieren.

Die schwierige Handhabung der organischen Komponente bereitet jedoch Probleme, wodurch eine reproduzierbare Schichtabscheidung sehr erschwert wird. Insbesondere verursachen die Verdampfung der organischen Lösung sowie organische Verunreinigungen in der Anlage Schwierigkeiten. Zwar können hierfür teilweise gute Lösungsansätze gefunden werden, durch die Verbesserungen möglich sind, allerdings zeigt sich, dass für eine vollständige Behebung dieser Probleme ein Umbau der Anlage erforderlich ist.

Zusätzlich werden in der Arbeit elektrische Messungen an Speicherzellen aus den hergestellten Schichten durchgeführt. Dabei lässt sich nur bei wenigen Zellen ein Schaltverhalten beobachten, ebenso erweist sich deren Speicherhaltezeit als äußerst kurz. Da zudem die Lebensdauer der Zellen sehr gering ist, bleibt fraglich, ob durch die Optimierung der Schichtherstellung überhaupt ein konkurrenzfähiger Speicher aus dem in dieser Arbeit untersuchten Ladungs-Transfer-Komplex erzeugt werden kann.

#### **5.1.7. Hydrierte amorphe Siliciumschichten für den Einsatz in widerstandsmodulierten Speicherzellen**

(Studienarbeit von Matthias Heinrich, 2005)

In dieser Arbeit werden die Eigenschaften von amorphen Siliciumschichten zum Einsatz in leitfähigkeitsmodulierten nichtflüchtigen Metall / amorphes Silicium / Metall-Speicherzellen und deren Herstellung untersucht.

Zunächst werden die theoretischen Grundlagen zu Dünnschichten aus amorphem Silicium erläutert, welche die Herstellung, die Eigenschaften und die Hydrierung umfassen. Desweiteren wird auf die Speicherzellen eingegangen und ihr Aufbau, der Vorgang der Formierung zur Initialisierung der Zellen und die Schalteigenschaften anhand von Erkenntnissen und Modellen aus der Literatur erklärt. Desweiteren wird die Herstellung von amorphen Siliciumschichten mittels Hochfrequenz-Kathodenzerstäubung beschrieben, wobei sich durch die Zugabe von Wasserstoff auch hydriertes amorphes Silicium herstellen lässt. Als chemisches Analyseverfahren zur Untersuchung des Wasserstoffgehalts der hergestellten Schichten kommt die Fouriertransformations-Infrarotspektrometrie (FTIR) zum Einsatz. Ebenfalls erklärt wird die Spektralellipsometrie, mit der die optischen Parameter der amorphen Siliciumschichten bestimmt werden. Abschließend werden die Messgeräte für die elektrische Charakterisierung der Speicherzellen beschrieben.

Versuche zur Variation des Wasserstoffgehalts der abgeschiedenen amorphen Siliciumschichten zeigen, dass dieser zunächst mit der Wasserstoffkonzentration im Prozessgas der Kathodenzerstäubung ansteigt, über einem H<sub>2</sub>-Gehalt von 5 % im Prozessgas aber kein weiterer Anstieg der mittels FTIR-Spektroskopie nachweisbaren Si-H-Bindungen mehr stattfindet. Die Hydrierung des amorphen Siliciums durch die Implantation von Wasserstoff ist ebenfalls erfolgreich gezeigt worden. Um allerdings eine vergleichbar hohe Konzentration wie bei der Hydrierung während der Kathodenzerstäubung zu erreichen, wäre eine sehr hohe Implantationsdosis erforderlich. In Untersuchungen zur thermischen Stabilität des hydrierten amorphen Siliciums konnte gezeigt werden, dass bis zu einer Temperatur von 250 °C für 30 Minuten keine nennenswerte Ausdiffusion von gebundenem Wasserstoff stattfindet. Bei Erhöhung der Temperaturbelastung auf 300 °C zeigt sich dann eine deutliche Effusion. Die Bestimmung der optischen Parameter zeigt eine Abnahme sowohl des Brechungsindex als auch des Absorptionskoeffizienten mit steigendem Wasserstoffgehalt der amorphen Siliciumschicht. In guter Übereinstimmung mit den Ergebnissen der FTIR-Spektroskopie findet keine weitere Verän-

derung der optischen Eigenschaften bei Schichten mehr statt, die mit mehr als 5% H<sub>2</sub>-Gehalt im Prozessgas abgeschieden wurden. Versuche, hydriertes amorphes Silicium mit einer Standard-Polysilicium-Ätzlösung zu ätzen, zeigen eine sehr starke Abnahme der Ätzrate mit steigendem Wasserstoffgehalt.

Darüber hinaus werden ebenfalls elektrische Messungen an bereits vorliegenden Speicherzellen durchgeführt, wobei generell eine sehr geringe Leitfähigkeit der Zellen festgestellt wird. Desweiteren zeigen die elektrischen Eigenschaften der Speicherzellen sowohl eine Abhängigkeit von der Schichtdicke als auch von den Herstellungsparametern des abgeschiedenen amorphen Siliciums. Speicherzellen mit hydriertem amorphen Silicium weisen eine niedrigere Leitfähigkeit und höhere Formierspannung zur Initialisierung der Speicherzellen auf als diejenigen Zellen mit funktioneller Schicht aus unhydriertem amorphen Silicium. Schaltversuche an erfolgreich formierten Zellen bilden den Abschluss der elektrischen Untersuchungen.

### **5.1.8. Herstellung von Wannenkontakten für einen CMOS-Prozess mit reduzierter Maskenzahl**

(Studienarbeit von Christoph Kandziora, 2005)

Die vorliegende Arbeit beschäftigt sich mit der Herstellung von Wannenkontakten in einem CMOS-Prozess mit reduzierter Maskenzahl. Die Einsparung bei der Maskenzahl kommt durch eine Umstellung der Prozessreihenfolge zustande. Im vorliegenden Fall bedeutet dies, dass vor der Herstellung der Wannendotierungen, der Wannenkontakte und der Source / Drain-Dotierungen bereits der strukturierte Gatestapel und die Feldisolation auf der Scheibe vorhanden sind. Bei den nachfolgenden Implantationen können dann Wannens- und korrespondierende Source / Drain-Gebiete mit nur einer Maske definiert werden. Da es hierbei jedoch offensichtlich nicht möglich ist, zum Beispiel hochdotierte n<sup>+</sup>-Gebiete in der n-Wanne zu platzieren, müssen Möglichkeiten zur Herstellung niederohmiger Wannenkontakte untersucht werden.

Im Rahmen dieser Arbeit wird mit Hilfe der Prozess-Simulation der Einfluss der Lackgeometrie und der Prozessparameter der Implantation auf die Dotierungsverteilung im Bereich der Wannenkontakte untersucht. Die Untersuchungen zum Einfluss der Geometrie beschränken sich auf den Einfluss des Winkels der Lackflanken und den Einfluss der Breite der Graben- und Stegstrukturen zur Herstellung der p- beziehungsweise n-Wannenkontakte. Bezüglich der Prozessparameter, deren Einfluss auf die Dotierungsverteilung im Bereich der Wannenkontakte untersucht werden soll, ist im Wesentlichen der Rotationswinkel der Implantationen in Lackgräben und -stege von Interesse

Dazu wurden zunächst in einer und zwei Dimensionen die simulierten Profile an gemessene Dotierungsprofile angepasst. Während die Anpassung der vertikalen Profile für die Implantation von Bor und Phosphor in Silicium sehr gut gelingt, lassen sich auch durch Photolack implantierte Borverteilungen durch die Prozess-Simulation zufrieden stellend wiedergeben.

Für die zweidimensionale Dotierungsverteilung zeigt sich, dass mit Hilfe der vorliegenden Messungen durch Verwendung eines Modells ähnlich dem Modell von Ryssel mit einer lateralen Streuung von 0,25 µm eine zufrieden stellende Anpassung der Bor- und Phosphor-Implantation erreicht wird.

Untersuchungen mit unterschiedlichen Rotationswinkeln der Implantationen zeigen jeweils, dass es maximale Strukturgrößen für Graben und Lacksteg gibt, unterhalb derer die Ausbildung niederohmiger Wannenkontakte bei gleichzeitiger Erhaltung einer hohen Sperrfähigkeit zwischen den Wannens beziehungsweise zum Substrat gewährleistet ist. Zusätzlich ergeben sich Vorzugsrichtungen für die Anordnung der Gräben und Lackstege.

### **5.1.9. Untersuchungen zum anisotropen und isotropen Leitkleben von aktiven und passiven Komponenten**

(Projektarbeit von Philip Krämer, 2005)

Im Rahmen dieser Projektarbeit werden grundlegende Versuche zum isotropen Leitkleben von passiven Bauelementen und zum anisotropen Leitkleben von Flipchips auf starren und flexiblen Schaltungsträgern durchgeführt.

Es zeigte sich, dass beim isotropen Leitkleben hauptsächlich die Klebermenge und die Oberflächenmetallisierung Einfluss auf den elektrischen Widerstand und die Zuverlässigkeit der Verbindung haben. Daher empfiehlt es sich schon bei der Entwicklung des Schaltungsträgers das Layout an den gewünschten Verbindungsprozess, z.B. durch Optimierung der Bauteilanchlussflächen anzupassen.

Anisotropes Leitkleben war bei Verarbeitung und Alterung dem Löten überlegen. Der Herstellungsprozess ist einfacher zu beherrschen und die Zuverlässigkeit der geklebten Flipchips lag wesentlich über der der gelöteten. Speziell auf flexiblen Schaltungsträgern war anfangs kaum ein Unterschied zwischen gelöteten und geklebten Verbindungen erkennbar, die geklebten Bauelemente zeigten jedoch eine weitaus höhere Zuverlässigkeit nach der beschleunigten Alterung.

### **5.1.10. Untersuchungen zur Herstellung von Metall-Isolator-Halbleiter-Feldeffekttransistoren mit Germanium-Kanal**

(Studienarbeit von Florian Schön, 2005)

Im Rahmen dieser Arbeit wurden vorbereitende Untersuchungen zur Herstellung von Metall-Isolator-Halbleiter-Feldeffekttransistoren mit Germaniumkanal durchgeführt.

Dazu wurden in einem ersten Schritt verschiedene Möglichkeiten zur Reinigung von Germaniumoberflächen untersucht. Zur Charakterisierung der Reinigungswirkung wurden die Probenoberflächen mit Hilfe der Atomabsorptionsspektroskopie untersucht. Für eine Reinigungssequenz mit Aceton und darauf folgender Ethanolreinigung ergab sich eine zufriedenstellende Entfernung von Alkali- und Erdalkalimetall-Kontaminationen. Eine Reinigungswirkung im Bezug auf Zink, Eisen, Aluminium und Kupfer konnte nicht nachgewiesen werden. Der Einsatz einer zusätzlichen so genannten Damageätzung zum Entfernen von Polierspuren, die von der Scheibenherstellung herrühren, hatte eine mit bloßem Auge sichtbare Schädigung der Scheibenoberfläche zur Folge. Die durch die Damageätzung entstandenen Defekte an der Scheibenoberfläche wurden mit dem Lichtmikroskop und dem Laserrastermikroskop näher untersucht. Anhand der Messung der Topographie der Scheibenoberfläche im Bereich eines repräsentativen Defekts konnte dessen Tiefe zu ca. 1 µm und dessen Breite zu ca. 20 µm festgestellt werden. Von einem Einsatz der Damageätze wurde in der Folge aufgrund der zahlreichen Defekte abgesehen.

In einem nächsten Schritt wurde mittels metallorganischer Gasphasenabscheidung (MOCVD) eine dielektrische Schicht abgeschieden. Ziel war die Abscheidung von Hafniumsilikat. Ein Teil der Scheiben wurde vor der Abscheidung mittels schneller thermischer Nitridierung in Ammoniakatmosphäre oberflächenbehandelt. Die Dicke der abgeschiedenen Schichten wurde mittels Ellipsometermessung bestimmt. Anhand einer Analyse des Querschnitts einer gefertigten Struktur mit dem Transmissionselektronenmikroskop (TEM) konnte ein Dreischichtaufbau des Dielektrikums festgestellt werden. Zur Charakterisierung der Schichtzusammensetzung wurde an dem Querschnitt der Struktur eine energiedispersive Röntgenstrahluntersuchung (EDX) am TEM (TEM-EDX) durchgeführt. Zusätzlich wurde eine Untersuchung der dielektrischen Schicht an der Oberfläche und in einer Tiefe von 6 nm durch Photoelektronen-

spektroskopie durchgeführt. Die oberste Schicht mit einer Dicke von ca. 2 nm konnte als Hafniumsilikat identifiziert werden. In 6 nm Tiefe konnten lediglich die Elemente Hafnium und Sauerstoff nachgewiesen werden. Anhand des gemessenen stöchiometrischen Verhältnisses von Hafnium zu Sauerstoff kann davon ausgegangen werden, dass es sich bei der Schicht um Hafniumdioxid handelt.

Neben der stöchiometrischen Untersuchung der Schichtzusammensetzung wurden elektrische Messungen an den gefertigten Metall-Isolator-Halbleiter-Kondensatoren durchgeführt. Scheiben, die vor der Abscheidung oberflächenbehandelt wurden, zeigten dabei geringere Leckströme und eine geringere Grenzflächenzustandsdichte im Vergleich zu Proben ohne Oberflächenbehandlung. Der ermittelte Wert 18 für die mittlere Dielektrizitätskonstante  $\epsilon$  stützte die Beobachtungen der analytischen Untersuchungen. Die elektrischen Parameter deuten ebenfalls darauf hin, dass bei der Abscheidung Hafniumdioxid entstand. Weitere Untersuchungen ergaben, dass der Stromfluss durch das Dielektrikum durch den Poole-Frenkel-Leitungsmechanismus erklärt werden kann.

### **5.1.11. Entwicklung eines USB-Interfaces für den Gate-Treiber in einem automatisierten Kennlinienmessplatz**

(Studienarbeit von Johannes Güntner, 2006)

Für die Charakterisierung von Leistungs-MOSFETs in einem automatisierten Kennlinienmessplatz wird ein Gate-Treiber eingesetzt, welcher Einschaltimpulse unterschiedlicher Spannung und Zeitdauer erzeugen kann. Zusätzlich kann ein variabler Gate-Vorwiderstand eingestellt werden. In älteren Messplätzen werden diese Werte digital über eine handelsübliche Messkarte im Steuerrechner eingestellt. Ziel der Studienarbeit war es, diese Ansteuerung über die "Universal Serial Bus" (USB)-Schnittstelle zu realisieren, so dass keine zusätzliche Hardware im Steuerrechner mehr nötig ist.

Dafür musste zunächst eine entsprechende USB-Adapterplatine entwickelt werden, die aus dem USB-Datenstrom die Steuersignale für den Gate-Treiber erzeugt. Wesentliche Komponenten dieses Adapters sind ein USB-Chip zur Ankopplung an den USB und ein Mikrocontroller, der die eigentliche Steuerung des Gate-Treibers realisiert. Zusätzlich war die Implementierung geeigneter Anwendersoftware für den Steuerrechner nötig. Für die Kommunikation der Anwendersoftware mit der Adapterplatine wurde ein eigenes Befehlsprotokoll entwickelt, welches den Anforderungen der Aufgabenstellung gerecht wird.

Die Arbeit umfasst zunächst eine Einführung in die Thematik und nötige Grundlagen über den USB. Anschließend folgt eine detaillierte Beschreibung der entwickelten Schaltung und der aufgebauten Adapterplatine.

Den zweiten Teil der Arbeit bildet die Beschreibung der implementierten Software auf dem Mikrocontroller, der Anwendersoftware für den Steuerrechner und des anwendungsorientierten Befehlsprotokolls. Zum Verständnis werden Kenntnisse der Programmiersprache C vorausgesetzt.

Zum Abschluss der Arbeit werden Messwerte aus dem Praxistest mit dem Gate-Treiber dargestellt und diskutiert. Zusätzlich werden Verbesserungsvorschläge angebracht und weitere Einsatzfelder für das entwickelte USB-Interface aufgezeigt.

Zusammenfassend vermittelt die Arbeit ausreichende Kenntnisse für die Realisierung einfacher Steuer-, Mess- und Regelaufgaben über den USB.

### **5.1.12. Prozessentwicklung, Herstellung und Charakterisierung von 3D-Kapazitäten**

(Studienarbeit von Dietmar Kissinger, 2006)

Bei der Integration von Kapazitäten in integrierte Schaltungen stellt der Flächenbedarf planarer Strukturen ein Problem dar. Die fortschreitende Miniaturisierung führt dazu, dass der Flächenanteil von Kondensatoren auf integrierten Schaltungen immer weiter steigt. Eine grundlegende Aufgabe ist die Realisierung eines möglichst hohen Verhältnisses von Kapazität zu verbrauchter Siliciumgrundfläche. Durch die Strukturierung der Scheibenoberfläche mit tiefen Lochstrukturen kann die Fläche, und damit die Kapazität eines Kondensators, um ein Vielfaches erhöht werden.

In der vorliegenden Arbeit wurde gezeigt, dass mit Hilfe eines anisotropen Trockenätzverfahrens Kondensatoren in durch Strukturierung erzeugten Poren hergestellt werden können. Dabei wurde für eine Durchbruchspannung von mehr als 400 V eine Vergrößerung der Kapazität bis zu einem Faktor von 16,1 erreicht. Dadurch konnten Strukturen mit einer spezifischen Kapazität von  $0,7 \text{ fF}/\mu\text{m}^2$  hergestellt werden. Es wurde ein Modell zur theoretischen Berechnung der Vergrößerung aufgestellt.

Die Kondensatoren besitzen eine geringe Spannungsabhängigkeit mit einer Abweichung von 0,1-0,6 %. Es wurde gezeigt, dass diese von parasitären Randeffekten bestimmt ist. Im Bereich bis 175 °C beträgt die Temperaturabhängigkeit 20-28 ppm/°C. Der Serienwiderstand liegt bei  $12,9 \pm 2,5 \Omega$ . Es wurden Grenzfrequenzen von 7,5 - 100 MHz erreicht. Ein verbessertes Modell zur Beschreibung des Hochfrequenz-Verhaltens der Kondensatoren wurde vorgeschlagen. Aufgrund der niedrigen parasitären Induktivität können die Kondensatoren zur Entkopplung auf integrierten Schaltungen verwendet werden.

Es wurden Möglichkeiten zur Verbesserung auf Technologie- sowie auf Layoutebene aufgezeigt. Dadurch kann der Serienwiderstand der Kondensatoren weiter verringert werden. Dielektrika mit einer höheren Durchbruchfeldstärke und größerer Dielektrizitätszahl können die spezifische Kapazität für eine bestimmte Spannungsfestigkeit erhöhen.

Abschließend wurden theoretische Berechnungen durchgeführt, um das Optimierungspotential dieser Technologie zu quantifizieren. Ein Vergleich mit veröffentlichten Werten verschiedener anderer On-Chip-Kondensatoren wurde durchgeführt. Das vorliegende Konzept bietet die Möglichkeit, Kapazitätswerte pro Silicium-Grundfläche zu erzielen, die den gegenwärtigen Stand der Technik verbessern.

## **5.2. Diplom- und Masterarbeiten**

### **5.2.1. Untersuchungen zum Einsatz amorpher Siliciumschichten in leitfähigkeitsmodulierten nicht flüchtigen Speicherzellen**

(Diplomarbeit von Tobias Erlbacher, 2004)

Im Rahmen dieser Arbeit wurden die Herstellung und Charakterisierung von leitfähigkeitsmodulierten nicht flüchtigen Metall / amorphes Silicium / Metall-Speicherzellen untersucht. Dabei wurden zunächst die theoretischen Grundlagen zum Aufbau der Speicherzellen und zu Leitungsmechanismen, Passivierung (Hydrierung) sowie Dotierung von amorphem Silicium an geeigneten Modellen erläutert. Im Anschluss daran wurden Modelle für die Funktionsweise der Speicherzellen auf Basis von amorphem Silicium, soweit diese aus der Literatur hervorgingen, aufgearbeitet. Insbesondere wurde auf die Initialisierung der Bauelemente (For-

mierung) und Schaltvorgänge sowie Leitungsmechanismen in den Speicherzellen eingegangen.

Für die Herstellung der Speicherzellen speziell benötigte Einzelprozesse, die bis dahin in der Halbleitertechnologielinie des Lehrstuhls für Elektronische Bauelemente nicht vorhanden waren, wurden durch Versuche erarbeitet. Dies beinhaltete die Abscheidung von Chrom und Vanadium durch Aufdampfen sowie deren Strukturierung mit nasschemischem Ätzen und der Schichtabhebetechnik. Auch die Herstellung von hydrierten amorphen Siliciumschichten mittels Hochfrequenz-Kathodenzerstäubung wurde realisiert und die so abgeschiedenen amorphen Siliciumschichten wurden mittels Röntgendiffraktometrie und Fouriertransformations-Infrarot-Spektrometrie charakterisiert. Dabei wurde der Einfluss sowohl von Wasserstoff im Prozessgas bei der Kathodenzerstäubung als auch einer Formiergastemperung auf die Wasserstoffkonzentration in amorphen Siliciumschichten untersucht.

Basierend auf diesen Ergebnissen wurden Teststrukturen zur Charakterisierung der elektrischen Eigenschaften von Metall / amorphes Silicium / Metall-Speicherzellen hergestellt, wobei die Strukturierung der aktiven Schichten einerseits mit Schattenwurfmasken und andererseits durch Photolithographie und nasschemisches Ätzen beziehungsweise Schichtabhebetechnik realisiert wurde. In den Teststrukturen wurden Dünnschichten aus amorphem Silicium verwendet, die sowohl durch chemische Dampfphasenabscheidung bei Niederdruck aus Silan als auch mittels Hochfrequenz-Kathodenzerstäubung durch Argon- beziehungsweise Argon / Wasserstoff-Plasma abgeschieden wurden.

Daraufhin wurden die so hergestellten Zellen an zwei verschiedenen Messplätzen elektrisch charakterisiert und die Messergebnisse diskutiert. Ergebnisse von Widerstandsmessungen an Teststrukturen im unformierten Zustand erlaubten Aussagen bezüglich der Leitfähigkeit und damit der Defektdichte des amorphen Siliciums in Abhängigkeit von der eingesetzten Herstellungsmethode. Des Weiteren wurde durch den Vergleich elektrischer Messungen der Einfluss verschiedener Herstellungsparameter auf die Formierspannung ermittelt. Untersuchungen bezüglich der Formierdauer und -spannung zeigten ferner, dass für die Erzeugung von Filamenten mit kleinem Durchmesser, die für funktionsfähige Bauelemente notwendig sind, Schalt- oder Formierimpulse kurzer Dauer verwendet werden müssen. Durch den Vergleich der elektrischen Eigenschaften von schaltenden Speicherzellen wurde deren  $R_{\text{ein}}/R_{\text{aus}}$ -Verhältnis ermittelt und erklärt. Schließlich ergaben Untersuchungen zur Zuverlässigkeit von schaltenden Bauelementen Anhaltspunkte bezüglich möglicher Ausfallmechanismen. Eine Diskussion in Hinblick auf die Prozessintegration von Metall / amorphes Silicium / Metall-Speicherzellen mit CMOS-Komponenten schließt die Arbeit ab.

### **5.2.2. Ermittlung der Oxidladung und der Grenzflächenzustandsdichte von Isolator / Siliciumgrenzflächen mit Hilfe des Elymat-Verfahrens**

(Diplomarbeit von Michael Groß, 2004)

Im Rahmen dieser Arbeit wurden Siliciumdioxidschichten von 20 nm, 5 nm und 3 nm Dicke auf p-Typ-Silicium mittels Trocken- bzw. Feuchtoxidationsprozesse aufgewachsen, um Untersuchungen der Grenzflächeneigenschaften mit einem neuen Messverfahren durchzuführen, welches auf der Elymat-Methode basiert. Bei diesem Verfahren wird die Grenzfläche über die maximale Grenzflächenrekombinationsgeschwindigkeit charakterisiert. Neben der Variation der Oxiddicke wurde durch verschiedene, aus der Literatur bekannte, technologische Behandlungen der Proben, wie z.B. eine unterschiedliche thermische Nachbehandlung, ein breites Spektrum an Proben mit unterschiedlichen Grenzflächeneigenschaften erzeugt. Für eine Bewertung der Messergebnisse wurden Vergleichsscheiben mit konventionellen Verfahren zur Grenzflächencharakterisierung gemessen. Hierfür wurde das Admittanz-Verfahren ausgewählt, bei dem die Charakterisierung der Grenzfläche über die Bestimmung von Grenzflä-

chenzustandsdichte und Einfangkoeffizient erfolgt. Bei der Probenpräparation wurde auf eine Vergleichbarkeit der Proben in Hinblick auf die Prozessfolge geachtet.

Anhand der Messergebnisse konnte eine Korrelation zwischen maximaler Grenzflächenrekombinationsgeschwindigkeit und Grenzflächenzustandsdichte gefunden werden. Ein Zusammenhang zwischen der Oxidladung, die aus der Flachbandspannung von Kapazitäts-Spannungs-Kennlinien ermittelt wurde, und der Spannung, bei der beim modifizierten Elymat-Verfahren maximale Grenzflächenrekombination auftritt, konnte dagegen nicht eindeutig festgestellt werden. Anhand von Proben mit sehr geringen Grenzflächenzustandsdichten konnte für das erweiterte Elymat-Verfahren bei den hier vorliegenden Proben eine untere Grenze für die Empfindlichkeit dieser Methode mit  $5 \cdot 10^9 \text{ cm}^{-2} \text{ eV}^{-1}$  angegeben werden. Des Weiteren konnte aufgrund der Messergebnisse für die hier untersuchten Proben bei dem erweiterten Elymat-Verfahren gezeigt werden, dass eine Schädigung der Grenzfläche bei Oxiden mit 20 nm Dicke, die durch einen zusätzlichen Plasmaätzschritt erzeugt wurde, durch eine anschließende Formiergasbehandlung nahezu vollständig rückgängig gemacht wird.

### 5.2.3. Charakterisierung rückwärtssperrender IGBTs

(Diplomarbeit von Michael Hufnagel, 2004)

IGBTs (Insulated Gate Bipolartransistors) werden üblicherweise mit positiver Kollektor-Emitter-Spannung betrieben. Aufgrund ihres inneren Aufbaus weisen IGBTs im Gegensatz zu Leistungs-MOS-Transistoren bei negativen Kollektor-Emitter-Spannung grundsätzlich sperrendes Verhalten auf (Rückwärts-Sperrfähigkeit). Da jedoch normalerweise der bei negativer Spannung spannungaufnehmende pn-Übergang nicht auf eine hohe Durchbruchspannung hin dimensioniert ist und insbesondere keinen spannungsfesten Randabschluss besitzt, sind die bisher hergestellten IGBTs für den Betrieb mit negativer Spannung nicht geeignet. Die in einer Reihe von Anwendungen insbesondere beim Einsatz am Wechselspannungsnetz geforderte Rückwärts-Sperrfähigkeit des IGBTs wird dann durch Serienschaltung einer geeignet gepolten, zusätzlichen Diode erreicht. Seit einiger Zeit sind nun Neuentwicklungen von IGBTs mit Rückwärts-Sperrfähigkeit erhältlich, bei deren Verwendung man ohne eine Seriodiode auskommt.

Im Rahmen der Diplomarbeit wurden die Eigenschaften, insbesondere die Schalteigenschaften eines solchen rückwärtssperrenden IGBT (IXYS, IXRH50N60) experimentell erfasst und mit denen der Serienschaltung konventioneller IGBTs mit einer Diode verglichen. Hierzu wurde ein vorhandener Messplatz so modifiziert, dass das Schalten einer induktiven Last mit Freilaufzweig im sogenannten Doppelpulsverfahren durchgeführt werden kann. Ein Zwischenkreiskondensator hoher Kapazität dient dabei während eines Messzyklus als Laststromquelle. Vor Beginn eines Messzyklus ist der Zwischenkreiskondensator auf die Spannung  $U_0$  aufgeladen und der Strom durch die Lastkreisinduktivität  $I_0$  ist Null. Ein Messzyklus beginnt damit, dass der Leistungsschalter eingeschaltet wird und der Strom in der Lastkreisinduktivität anzusteigen beginnt. Wenn der Strom den zum Abschalten vorgesehenen Wert erreicht hat, wird der Leistungsschalter abgeschaltet, wobei der Laststrom vom Leistungsschalter auf die Freilaufdiode umkommutiert (Ausschaltvorgang). Sobald der Umkommutierungsvorgang beendet ist, kann der Leistungsschalter wieder eingeschaltet werden. Der Laststrom kommutiert nun vom Freilaufzweig auf den Leistungsschalter zurück (Einschalten). Nach Abschluss des Einschaltvorganges kann dann der Leistungsschalter wieder abgeschaltet werden. Der Laststrom kommutiert wieder in den Freilaufzweig ab und klingt dann dort auf den Wert null ab. Typischerweise wird mit einer einzigen Doppelpulssequenz gemessen oder bei so geringer Wiederholfrequenz, dass während zweier Pulssequenzen der Zwischenkreiskondensator wieder auf den nominalen Spannungswert  $U_0$  aufgeladen werden kann. Die Aufladung erfolgt über die mit Hilfe eines Stelltransformatorseinstellbare, gleichgerichtete Netzwechselfre-

nung, so dass Messungen bis zu einer Zwischenkreisspannung  $U_0$  von ca. 300 V möglich sind. Die Dimensionierung von Zwischenkreiskondensator, Lastinduktivität und Freilaufdiode war darüber hinaus so gewählt, dass ein Laststrom  $I_0$  von ca. 20 A umkommutiert werden konnte. Mit dem Verfahren konnte das dynamische Verhalten sowohl des Leistungsschalters, als auch der im Freilaufzweig eingesetzten Diode charakterisiert werden.

Zur Charakterisierung des Schaltverhaltens des rückwärtssperrenden IGBTs im "konventionellen" Betrieb wurde dieser als Leistungsschalter in der Messanordnung verwendet, zum Abschalten durch Einschalten einer Rückwärts-Sperrspannung in der Position der Freilaufdiode. Zum Vergleich wurden IGBTs unterschiedlicher Bauelementstruktur (Herstellungstechnologie), jedoch der gleichen Strom / Spannungsklasse (ca. 20 A, ca. 600 V) sowohl als Einzelschalter als auch in Serienschaltung mit einer die Rückwärts-Sperrfähigkeit ermöglichenden Diode charakterisiert.

Zusammenfassend zeigten die Untersuchungsergebnisse, dass der rückwärtssperrende IGBT wegen seiner grundsätzlich niedrigeren Durchlassverluste einer Serienschaltung eines konventionellen IGBTs mit einer Diode bei niedriger Taktfrequenz überlegen ist. Da die Schaltverluste des rückwärtssperrenden IGBTs wegen seiner andersartigen Bauelementstruktur grundsätzlich größer sind als die einer Serienschaltung aus optimiert ausgewählten konventionellen Bauelementen, wird für hohe Taktfrequenzen ein rückwärtssperrender IGBT im allgemeinen die ungünstigere Lösung sein. Für das untersuchte Bauelement im untersuchten Strom- und Spannungsbereich wurde abgeschätzt, dass dies für eine Taktfrequenz größer ca. 10 kHz der Fall ist.

#### **5.2.4. Entwicklung von Systemlösungen zur Schadensbegrenzung beim Ausfall leistungselektronischer Bauelemente**

(Diplomarbeit von Thomas Schmidt, 2004)

Die vorliegende Diplomarbeit befasst sich mit dem Problem, dass es beim Ausfall elektronischer Bauelemente zu Fehlersituationen kommen kann, die mit üblichen Schutzeinrichtungen (z. B. Schmelzsicherungen) nicht beherrschbar sind. Ursache dafür ist die Begrenzung des Fehlerstromes durch die angeschlossene Last auf deren Nennstrom. Ausgehend von der Beurteilung verschiedener Lösungskonzepte, deren Wirkmechanismen mechanischer, chemischer, physikalischer oder elektrischer Natur sein können, wurden ausgewählte Lösungsansätze in Prototypen umgesetzt und diese umfassend charakterisiert. Dazu wurden Testleiterplatten entworfen, mit denen die verschiedenen Möglichkeiten zur Detektion und Beseitigung der Fehlfunktion realisiert werden konnten. Zur Durchführung und Dokumentation der Untersuchungen dienten vor allem zwei verschiedene Thermografiesysteme mit der dazugehörigen Software, die in Betrieb genommen werden mussten und nach Rücksprache mit den Herstellern für den Einsatz verifiziert wurden. Um immer gleiche Fehlerbilder zu erhalten, wurde der mögliche Fehlerfall nachgebildet und bezüglich der Messumgebung charakterisiert. Dann erst wurde anhand weiterer Untersuchungen beurteilt, ob die ausgewählten Lösungskonzepte zu realisieren sind. Eine der favorisierten Lösungen wurde mit Hilfe von Lebensdauertests in Form von Temperaturwechselprüfung weitergehend untersucht und die Ergebnisse interpretiert.

#### **5.2.5. Entwicklung eines bidirektionalen Sperrwandlers**

(Diplomarbeit von Dimitar Tchobanov, 2004)

Die vorliegende Arbeit zeigt die Entwicklung und den Aufbau eines bidirektional arbeitenden Sperrwandlers, der in der Lage ist, bis zu 500 W an elektrischer Leistung zwischen den Spannungsebenen 10-12 V und 250-400 V zu wandeln. Der Konverter wird als Bindeglied zwi-

schen dem 14 V-Bordnetz und der Starter-Generator-Einheit in einem Fahrzeug eingesetzt. Die Auswahl der Komponenten der Kommutierungszelle des Leistungsteils (Halbleiterschalter, Transformator und Kapazitäten) erfolgte anhand von Berechnungen und Simulationen mit "Mathcad<sup>TM</sup>" beziehungsweise "PSPice<sup>TM</sup>". Im Detail betrachtet wurden der Leistungstransformator, die Leistungs-MOSFETs, das Leiterplattenlayout und der Wirkungsgrad der Schaltung. Zur Minimierung der parasitären Induktivitäten wurden verschiedene Layoutentwürfe erstellt, Muster hergestellt und diese unter betriebsnahen Bedingungen vermessen. Die im Sperrwandler entstehende Verlustleistung sowie der Wirkungsgrad wurden bestimmt. Die zum Aufbau benötigten Leiterplatte sowie die dazugehörigen Schaltpläne wurden mit dem CAD-Programm "EAGLE<sup>TM</sup>" erstellt. Auf der Basis der geometrischen Daten des Layouts wurde die Kühlplatte gefertigt. Der Wandler wurde als aktiv geklemmter Sperrwandler realisiert. Die sich daraus ergebenden Besonderheiten und Betriebseigenschaften wurden untersucht.

### **5.2.6. Elektrische Charakterisierung von Isolationsschichten mit lateraler Auflösung im Sub-Mikrometerbereich**

(Diplomarbeit von Wolfgang Tiebel, 2004)

Die vorliegende Arbeit beschäftigt sich mit der elektrischen Charakterisierung von dielektrischen Schichten mit Hilfe einer leitfähigen Messsonde eines Rasterkraftmikroskops (AFM) und der Etablierung dieses Messverfahrens am Institut. Im Rahmen dieser Arbeit wurden die lokale elektrische Charakterisierung und die orts aufgelöste elektrische Charakterisierung von dünnen Siliciumdioxid- und Hafniumsilikatschichten näher betrachtet.

Zur lokalen elektrischen Charakterisierung wird eine Messspitze an einer Stelle des Dielektrikums positioniert und eine Strom-Spannungskennlinie gemessen. Zunächst wurden unterschiedliche Möglichkeiten zur elektrischen Rückseitenkontaktierung kleiner Probenstücke anhand von unterschiedlichen, leitfähigen Klebemitteln (Kleber mit Kohlenstoff, Kleber mit Silber und Klebeband mit Kohlenstoffpartikeln) untersucht. Außerdem wurde der Einfluss verschiedener Messparameter auf die Kennlinien analysiert. Neben der Polarität der Spannung wurde die Geschwindigkeit der Spannungsänderung betrachtet. Hierbei wurde ein additiver Stromanteil proportional zur Geschwindigkeit der Spannungsänderung beobachtet, der als Verschiebungsstrom identifiziert wurde. Weiterhin wurde der Anpressdruck der Spitze auf die Probenoberfläche variiert, wobei nur bei einer ungebrauchten Spitze signifikante Änderungen des Stromflusses beobachtet wurden. Daran anschließend wurde das Messverfahren auf Reproduzierbarkeit der Messergebnisse hin untersucht und der gemessene Kennlinienverlauf mit dem theoretischen Verlauf verglichen. Es wurde gezeigt, dass die Kennlinien mit der Fowler-Nordheim-Kennlinie beschrieben werden können. Abschließend wurden die Messungen mit konventionell gemessenen Strom-Spannungskennlinien (mit einer Metallkontaktfläche von  $10^{-4} \text{ cm}^2$ ) verglichen.

Zur orts aufgelösten elektrischen Charakterisierung wird eine Spitze über die Probe bewegt, während eine konstante Spannung zwischen Spitze und Substrat angelegt wird. Damit wird ein gleichzeitiges Messen von Topografie und Stromfluss ermöglicht. Zu Beginn der Arbeit wurden die Leckströme bei der orts aufgelösten elektrischen Charakterisierung mit denen der lokalen Strom-Spannungskennlinien verglichen und eine Möglichkeit zur Auswahl einer geeigneten Substratspannung für die Messung abgeleitet. Anschließend wurden Faktoren analysiert, die die Auflösung der Topografiemessung beeinflussen. Es wurden Ergebnisse präsentiert, die einen Zusammenhang zwischen der Topografie und dem Stromfluss zeigen. In einer weiteren Messung wurden Schwachstellen des Dielektrikums mit erhöhten Leckströmen reproduzierbar gemessen. Mit Hilfe eines Ionenstrahls wurden Schäden in einer Probe erzeugt. In einer anschließenden Messung an diesen Proben wurde gezeigt, dass ein unterschiedlicher

Schädigungsgrad quantitativ beschrieben werden kann. Abschließend wurden Effekte diskutiert, die zu scheinbaren topographischen Veränderungen mit erhöhten Leckströmen als Folge von hohem elektrischen Stress führen.

### **5.2.7. Regelungstechnische Charakterisierung und Optimierung von bidirektionalen DC / DC-Wandlern für Brennstoffzellenfahrzeuge**

(Diplomarbeit von Alexander Simon, 2005)

Ziel dieser Diplomarbeit war die regelungstechnische Charakterisierung und Optimierung von bidirektionalen Gleichspannungswandlern für Brennstoffzellenfahrzeuge mit einer Dauerleistung bis zu 35 kW. Wandler dieser Art werden in Fahrzeugen mit Elektromotor als Stellglied zwischen einer Brennstoffzelle oder einem Verbrennungsmotor als Primärenergiequelle und einem Pufferspeicher eingesetzt. Der Pufferspeicher gibt zur Deckung von Lastspitzen Energie an den Antriebsmotor ab und kann überschüssige Energie beim Abbremsen des Fahrzeugs speichern.

Neben Großsignalmodellen zur Beschreibung des stationären Zustands der Wandler wurden nichtlineare Modelle zur Simulation von Einschwingvorgängen entwickelt. Basierend auf Kleinsignalmodellen, die durch Linearisierung der nichtlinearen Modelle um einen vorgegebenen Arbeitspunkt hergeleitet wurden, sind verschiedene Konzepte zur Regelung von DC / DC-Wandlern untersucht worden. Neben der konventionellen Spannungsregelung wurde die stromgesteuerte Regelung im Detail betrachtet, wobei es zu berücksichtigen galt, dass beide Regelkonzepte digital zu realisieren waren.

Unter verschiedenen Gesichtspunkten wurden Reglereinstellungen für unterschiedliche Reglertypen mit Hilfe des Simulationsprogramms MATLAB / SIMULINK™ bestimmt und miteinander verglichen. Darüber hinaus wurden der Einfluss einer Energieflussumkehr und die Zuschaltung einer zusätzlichen Phase auf die Regeldynamik untersucht.

Die Simulationsergebnisse der hergeleiteten Modelle für den 35 kW DC / DC-Wandler wurden mit im Labor durchgeführten Messungen am existierenden Wandler verglichen. Es ergaben sich nur geringfügige Abweichungen zwischen Messung und Simulation.

### **5.2.8. High Resolution Electrical Characterization of High-k Layers using Atomic Force Microscopy**

(Diplomarbeit von Mikhail Yudichev, 2005)

Electrical characterization of high-k  $\text{Hf}_x\text{Si}_y\text{O}_z$  dielectric layers was performed with different techniques: Conductive atomic force microscopy (C-AFM) or so-called TUNA (tunneling AFM), which is an electrical characterization technique based on atomic force microscopy, and both, current- and capacitance-voltage measurements on conventional metal-insulator-semiconductor (MIS) structures. Two modes of the conductive AFM were used for high resolution characterization of the layers: local current-voltage characteristics and leakage current maps. A possible correlation between topography measurements and weak spots has been investigated. Also reproducibility of AFM measurements and measurements performed on MIS capacitors was analyzed.

For the comparison of all techniques, high-k dielectric layers were deposited with different process conditions. The main difference was the atmosphere for the post-deposition anneal, i.e. either nitrogen and oxygen annealing steps. Results obtained with the different methods were compared and correlated. Different characteristics due to different annealing conditions and layer thicknesses could be detected with all techniques and with good correlation. Due to the superior local resolution TUNA is a good candidate to cover the needs for characterizing

future technologies, what has been proven in this work by successful application of TUNA for high resolution electrical characterization of high-k dielectric layers.

### **5.2.9. Memetische Algorithmen in der globalen restringierten Optimierung von Lithographieprozessen - Hybridisierung von Genetischen Algorithmen mit einem analytischen lokalen Optimierer**

(Diplomarbeit von Christoph Dürr, 2006)

Für die Simulation von optischen Lithographieprozessen werden parametrische Modelle zur Beschreibung der physikalischen und chemischen Prozesse im Photolack eingesetzt. Ein wesentliches Problem beim Umgang mit diesen Modellen ist die Abstimmung der Parameter mit experimentellen Daten. Die entsprechenden Optimierungsprobleme sind nichtlinear und multimodal. Sie sind somit Methoden der mathematischen Optimierung, die sich im Allgemeinen mit konvexen Funktionen beschäftigen, nicht zugänglich. Deshalb bieten sich zu ihrer Lösung heuristische oder teilheuristische Verfahren an. Am Fraunhofer IISB wird für die Parameteroptimierung in der Mikrolithographie seit einiger Zeit ein Genetischer Algorithmus (GA) eingesetzt. So wie GAs als Modell darwinistischer Evolution betrachtet werden können, bietet sich kulturelle Evolution als Analogie für Memetische Algorithmen (MAs) an. Ein MA wird hierbei charakterisiert durch eine Kombination von individueller und interaktiver Suche. Von diesem sehr allgemeinen Modell können verschiedenartige Implementierungen abgeleitet werden. In dieser Arbeit wird eine hybride Methode vorgestellt, die einen GA mit einem SQP-Algorithmus (Sequential Quadratic Programming, ein mathematischer lokaler Optimierer) kombiniert. Dieser hybride Algorithmus wird zunächst ausführlich beschrieben und dann sowohl an Testfunktionen wie an einer Parameteroptimierung von Photolackmodellen aus der Mikrolithographie getestet. In diesen Versuchen erzielt der Memetische Algorithmus gegenüber dem reinen GA eine teilweise deutliche Verbesserung sowohl bei der Optimierung der Testfunktionen als auch bei der Parameteroptimierung aus der Mikrolithographie.

### **5.2.10. Optimierung der Prozesskontrolle für das Dickdrahtbonden**

(Diplomarbeit von Andreas Farny, 2006)

Die Zielsetzung dieser Arbeit war es, Methoden und Verfahren zu entwickeln, welche es erlauben, Fehler im Bondprozess schon während des Entstehens zu erkennen. Die aktuell angewandte Strategie des „gut Prüfens“ ist in einem Zeitalter, in dem die Kunden Fehlerraten von maximal 10 ppm fordern, nicht mehr zeitgemäß. Unabhängig davon, wie gut eine Kontrolle ausfällt, muss immer mit einem gewissen Fehlerschlupf gerechnet werden, insbesondere, wenn diese Kontrolle manuell durchgeführt wird.

Der Zielsetzung folgend, bestand der erste Teil dieser Arbeit in der Untersuchung, wie sich Kontaminationen auf das Ultraschallsignal und die Deformation des Bonddrahtes auswirken. Hierbei konnte gezeigt werden, dass unter optimalen Bedingungen an Hand dieser Messwerte Rückschlüsse auf die Bondqualität gezogen werden können. Insbesondere Kontaminationen, welche die Gleiteigenschaften des Drahtes auf dem Bondpad verstärken, konnten deutlich an Hand des Peaks im Ultraschallsignal erkannt werden.

Anschließend wurde versucht, diese Ergebnisse auf die in der Fertigung auftretenden Fehler zu übertragen. Hier stellte sich heraus, dass die realen Bondbedingungen weit von den idealen Laborbedingungen entfernt sind. Dementsprechend fällt die Information, die aus den Messwerten gewonnen werden kann, gering aus. Deutlich wurde, dass die Überwachungsfunktionen, die das Bondprozess-Monitoring der Bondautomaten bietet, nicht ausreichend sind, um mangelhafte Bonds auf Grund ihrer Bondkurven zu erkennen. Es wurde festgestellt, dass zur

Untersuchung der Korrelation zwischen Bondkurven und Bondergebnis aufwendigere Auswertalgorithmen als reine Toleranzfenster notwendig sind.

Die Analyse der Fehlerursachen bildete den zweiten Schwerpunkt. Hier zeigte sich, dass Verschmutzungen nicht ursächlich für die Bondprobleme sind. Das Schwingen der Bondpads konnte ebenfalls nicht als alleinige Ursache für die Bondprobleme identifiziert werden. Zusammenfassend konnte gezeigt werden, dass die fehlerhaften Bondverbindungen nicht in einer einzigen Ursache begründet liegen. Vielmehr ist die Qualität der Bondverbindungen von vielen Faktoren abhängig. Schon kleine Veränderungen in den Prozessparametern, bei den Zulieferteilen oder den Einstellungen des Bondkopfes können zu einer Häufung von Ausfällen führen.

Im letzten Teil dieser Arbeit wurde das Bonden nicht als isolierter Prozess betrachtet. Es wurden Konzepte entwickelt, welche sowohl die Qualität des Bondergebnisses verbessern als auch eine weitgehend automatisierte Kontrolle des Bondprozesses erlauben.

### **5.2.11. Modellierung und Simulation von NROM-Speicherzellen**

(Masterarbeit von Azinwi Fet, 2006)

Nichtflüchtige Halbleiterspeicher haben in den letzten Jahren durch den steigenden Absatz von Konsumelektronik zunehmend an Bedeutung gewonnen. Hierbei stellt die NROM-Technologie einen neuen Ansatz auf dem Weg zu noch höheren Speicherdichten dar. Im Rahmen dieser Arbeit wurde die Funktionalität von NROM-Speicherzellen durch Bauelementesimulationen und durch ein analytisches Modell nachgebildet.

Die NROM-Technologie basiert prinzipiell auf der MOSFET-Technologie. Die NROM-Speicherzelle ist eine Transistorzelle, deren Gatestapel aus einer Oxid-Nitrid-Oxid-Schichtfolge (ONO) besteht. Um die Speicherzelle zu programmieren, werden heiße Kanalelektronen nahe dem Draingebiet in die Nitridschicht injiziert. Durch die eingefangenen Ladungen ergibt sich eine Verschiebung der Einsatzspannung der Zelle. Da die injizierten Ladungen ortsfest in der Nitridschicht eingefangen werden, kann durch Vertauschen von Drain- und Sourcespannung ein zweites Ladungspaket nahe dem Sourcegebiet gespeichert werden. Durch eine genügend hohe Drainspannung kann beim Auslesen der Einsatzspannung der Einfluss des drainseitig gespeicherten Ladungspaketes ausgeblendet werden, so dass in diesem Fall die Zellcharakteristik nur sensitiv auf sourceseitig eingefangene Ladungen ist. Dieser Vorgang wird im Folgenden als Auslesen in Vorwärtsrichtung bezeichnet (engl. „Forward Read“). Durch Vertauschen von Source- und Drainspannung kann das drainseitig gespeicherte Ladungspaket ausgelesen werden, was als Auslesen in Rückwärtsrichtung bezeichnet wird (engl. „Reverse Read“). Somit ist es möglich, zwei Ladungsverteilungen unabhängig voneinander zu beschreiben und auszulesen, was der Speicherung von zwei Bits pro Zelle entspricht. Die Differenz zwischen den Einsatzspannungswerten in Rückwärts- und Vorwärtsrichtung einer drainseitig programmierten Zelle, wird als Programmierfenster bezeichnet. Dieses Fenster weitet sich für höhere Auslesespannungen aus, was die Separation der beiden Bits und damit die Funktion der NROM-Speicherzelle beschreibt. Die Verschiebung der Einsatzspannung und der Einfluss auf das zweite Bit hängen dabei stark von der Verteilung der eingefangenen Ladungen ab.

Um diesen Einfluss besser verstehen zu können, wurden Bauelementesimulationen der NROM-Speicherzelle mit verschiedenen Ladungsverteilungen durchgeführt. Diese zeigen, dass für sehr schmale, nahe am Drain- bzw. Sourcegebiet gelegene, Ladungsverteilungen die beiden Bits besser getrennt voneinander ausgelesen werden können als für breite Verteilungen. Außerdem ergibt sich für breitere Ladungsverteilungen zwar eine stärkere Verschiebung der Einsatzspannung, allerdings keine weitere Ausweitung des Programmierfensters. Für sehr

breite Verteilungen wird das Programmierfenster wieder schmaler, da der Einfluss auf das zweite Bit hier deutlich zunimmt.

Experimentelle Ergebnisse zeigen außerdem, dass neben der Einsatzspannung auch die Steigung der Übertragungskennlinie im Unterschwellenbereich durch den lokalisierten Ladungseinfang beeinflusst wird. Es ist zu erkennen, dass mit Erhöhung der Einsatzspannung diese Steigung abnimmt. Um dieses Verhalten nachzubilden, wurde - basierend auf einem Ausdruck aus der Literatur - für den Source-Drain-Strom im Unterschwellenbereich ein erstes analytisches Modell entwickelt. Eine zweidimensionale Poisson-Gleichung beschreibt hierbei das Oberflächenpotential in einer programmierten NROM-Speicherzelle. Diese wird durch die Annahme einer gaußförmigen Ladungsverteilung vereinfacht und auf eine Dimension reduziert. Die resultierende eindimensionale Poisson-Gleichung kann analytisch gelöst werden. Durch eine Näherung der bei der Integration der Gaußverteilung auftretenden Fehlerfunktion ist eine analytische Bestimmung der Ladungsverteilung möglich.

Die analytischen Ergebnisse für die Übertragungskennlinie im Unterschwellenbereich der NROM-Speicherzelle spiegeln dabei qualitativ das Verhalten der NROM-Speicherzelle sehr gut wieder. Durch die Wahl anderer Ladungsverteilungen oder besser geeigneter Näherungen bei der Integration sollte der Fehler in der quantitativen Betrachtung deutlich minimiert werden. Somit stellt das hier entwickelte analytische Modell einen sehr guten Ausgangspunkt für weitere Untersuchungen dar.

### **5.2.12. Gasphasensynthese nanoskaliger Siliciumpartikel**

(Diplomarbeit von Richard Körner, 2006)

In Zusammenarbeit mit dem Lehrstuhl für Feststoff- und Grenzflächenverfahrenstechnik.

Die Gasphasensynthese von Nanopartikeln mit halbleitenden Eigenschaften muss in nicht-oxidierender Atmosphäre unter Berücksichtigung der hohen Reinheitsanforderungen erfolgen. Ziel dieser Arbeit ist der Aufbau und die Inbetriebnahme eines Heißwandreaktors zur Herstellung von nanoskaligen Siliciumpartikeln und die numerische Simulation des Partikelentstehungsprozesses. Die Synthese der Siliciumpartikel erfolgt durch Pyrolyse von verdünntem Silan in einem Temperaturbereich von 700 °C bis 900 °C. Der Gasphasensyntheseprozess wird dabei durch die Schritte chemische Reaktion, Keimbildung, Agglomeration und Sintern bestimmt, welche zu Beginn der Arbeit detailliert beschrieben werden. Weiterhin wird die Modellierung dieser Prozess-Schritte im Hinblick auf die numerische Simulation aufgezeigt.

Die Charakterisierung der verschiedenen dispersen und chemischen Eigenschaften der synthetisierten Siliciumpartikel stellt einen ebenso wichtigen Aspekt dieser Arbeit dar. Zur Analyse der dispersen Partikeleigenschaften wird eine Vielfalt von Messtechniken, wie Gas-Adsorption zur Bestimmung der spezifischen Oberfläche, dynamische Lichtstreuung und Rasterelektronenmikroskopie eingesetzt. Die chemische Zusammensetzung der Siliciumpartikel kann durch Atomabsorptionsspektroskopie und Röntgenfluoreszenzanalytik bestimmt werden. Die Grundlagen der verwendeten Messtechniken werden ebenfalls kurz erläutert.

Nach einer ausführlichen Beschreibung des experimentellen Versuchsaufbaus werden die Versuchsbeobachtungen und die Ergebnisse dieser Arbeit präsentiert. Durch Variation der drei Prozessparameter Temperatur, Precursor-Konzentration und Verweilzeit können die dispersen Eigenschaften der entstehenden Partikel entscheidend beeinflusst werden. Die experimentellen Ergebnisse zeigen eine qualitativ sehr gute Übereinstimmung mit den Simulationsrechnungen und geben alle aus der Theorie bekannten Parameterabhängigkeiten richtig wieder. Die im Hinblick auf Verunreinigungen durchgeführten Untersuchungen zeigen nur geringe Spuren metallischer Kontaminationen.

In dieser Arbeit wurden die Grundlagen gelegt, um in der neu konzipierten Anlage Siliciumnanopartikel mit gezielt einstellbaren dispersen Eigenschaften in erforderlicher Reinheit herstellen zu können. Ebenso wurden die Voraussetzungen für eine oxidfreie Gewinnung der Siliciumpartikel gelegt; die experimentelle Umsetzung wird in naher Zukunft erfolgen.

### **5.2.13. Entwicklung, Simulation und Integration einer I<sup>2</sup>C / SMBus-kompatiblen digitalen Schnittstelle**

(Masterarbeit von Muhammad Assem Al-Rabbat, 2006)

Im Rahmen dieser Arbeit wurde ein energiesparender digitaler Schnittstellenschaltkreis entwickelt. Diese Schnittstelle wurde in einen DC / DC-Wandler-ASIC integriert, um dessen Zustand zu überwachen. Die Arbeit wurde in drei Teile gegliedert. Im ersten Teil wurde ein hierarchischer Designfluss erstellt, der auf der Design-Software der Firma "Cadence Design Systems Inc." basiert. Im zweiten Teil wurden für die "Inter-Integrated Circuit Bus"-Spezifikationen und die "Smart Battery Bus"-Spezifikationen die logischen, physikalischen und elektrischen Spezifizierungen entwickelt sowie die Schnittstelle definiert. Schließlich wurde die physikalische Implementierung der Schnittstelle als Layout vorgenommen und verifiziert. Es wurden nur Zustandsüberwachungsfunktionen in der Schnittstelle implementiert. In künftigen Entwicklungsaufgaben werden auch Steuerungsfunktionen in die Schnittstelle integriert. Außerdem müssen für die Kommunikation zwischen der digitalen Schnittstelle und dem DC / DC-Wandler noch "mixed-signal"-Bauelemente entwickelt werden.

### **5.2.14. Untersuchungen zur Integration eines alternativen Gatestapels in einen CMOS-Prozess**

(Diplomarbeit von Florian Schön, 2006)

Im Rahmen der Diplomarbeit wurden verschiedene Aspekte der Integration eines alternativen Gatestapels, bestehend aus einem hoch- $\epsilon$ -Dielektrikum und einer Metallelektrode, in einen CMOS-Prozess untersucht.

Zunächst erfolgten Prozess-Simulationen zur Integration eines alternativen Gatestapels in einen CMOS-Prozess mit den Möglichkeiten der Technologielinie des Lehrstuhls für Elektronische Bauelemente mittels Gatestapelaustausches. Dabei wurde die Öffnung eines Polysilicium-Gatestapels mit Siliciumdioxid-Passivierung mittels Lithographie untersucht, wobei eine maximale Fehljustage der Maske bei der Belichtung von 400 nm angenommen wurde. Fokus der Simulationen war die Optimierung der Schichtdicken für Polysilicium-Gate und Siliciumdioxid-Passivierung sowie der Ätzparameter zum Öffnen des Gatestapels. Die besten Ergebnisse zeigten sich bei Schichtdicken von 1  $\mu\text{m}$  für die Siliciumdioxidschicht und 500 nm für das Polysilicium-Gate, die beide nasschemisch strukturiert werden. Die Siliciumdioxidschicht wird dabei um 100 nm, das Polysilicium-Gate um 50 nm überätzt. Der Ätzvorgang zum Entfernen der Gateelektrode findet ohne Lackmaske statt. Mit den gewählten Parametern beträgt die Restdicke der TEOS-Passivierung nach den Ätzvorgängen 183 nm.

Neben den Prozess-Simulationen wurden Versuche zur Integration mittels eines selbstjustierenden Transistorprozesses durchgeführt. Dazu wurde die Temperaturstabilität von Tantalnitrid auf Siliciumdioxid und Hafniumsilikat untersucht. Eine Charakterisierung der Proben erfolgte mittels Kapazitäts-Spannungs- und Strom-Spannungs-Messung.

Nach einer Prozessierung von Kondensatoren mit Tantalnitrid auf Siliciumdioxid bei 900 °C für 30 s in Argonatmosphäre kommt es zu einer Verschiebung der Austrittsarbeit von 4,35 eV nach 4,49 eV. Bei einem möglichen Source- / Drain-Ausheilschritt (800 °C, 60s, Ar + 1070 °C, 10s, Ar) findet eine ganzflächige Reaktion der Tantalnitridschicht zu Tantalpentoxid statt,

was mittels Röntgenphotoelektronenspektroskopie nachgewiesen wurde. Wird Stickstoff als Prozessgas verwendet, so erfolgt die Reaktion teilflächig.

Im Gegensatz hierzu ist bei einer thermischen Prozessierung mit Hafniumsilikat als Dielektrikum keine direkte Veränderung an der Tantalnitridschicht festzustellen. Jedoch verschiebt sich die Flachbandspannung mit steigendem thermischen Budget deutlich von -1,18 V nach -0,12 V. Inwiefern an der Hafniumsilikat-Tantalnitrid-Grenzfläche eine Diffusion von Hafnium in das Elektrodenmaterial erfolgt, bleibt zu untersuchen.

Abschließend wurden Untersuchungen zur Veränderung der Austrittsarbeit von Tantalnitrid mittels Ionenimplantation von Stickstoff durchgeführt. Nach der Ionenimplantation wurden Proben bei unterschiedlichen Temperaturen ausgeheilt. Die Austrittsarbeiten wurden anhand von Kapazitäts-Spannungs-Messungen ermittelt. Entgegen der Erwartungen aufgrund von Simulationen findet bei der durchgeführten Ionenimplantation ( $\text{N}_2^+$ , 20 keV,  $1 \cdot 10^{16} \text{ cm}^{-2}$ ) eine Schädigung des Gateoxids statt. Dies macht einen anschließenden Ausheilvorgang notwendig. Nach einem Ausheilen bei 900 °C für 30 s in Argonatmosphäre ist eine Verschiebung der Austrittsarbeit von 0,2 eV hin zu 4,56 eV messbar.

### **5.2.15. Optimierung eines Quarzätzprozesses zur Herstellung von Prägeformen für die UV-Nanoimprint-Lithographie**

(Diplomarbeit von Martin Zeidler, 2006)

Ziel dieser Arbeit war es, in einem induktiv gekoppelten Plasma-System (ICP) den Quarzätzprozess für die Herstellung von Prägeformen für die ultraviolette (UV-) Nanoimprint-Lithographie zu optimieren. Zuerst wurden Chrom, Titan und Aluminium auf ihre Eignung als Maske für den Quarzätzprozess hin untersucht. Es wurde ein zur Maskenstrukturierung geeigneter Parametersatz ermittelt. Danach wurden für die Untersuchung des Quarzätzprozesses Chrom- und Titan-Ätzmasken mit Strukturbreiten im  $\mu\text{m}$ -Bereich hergestellt. Für die Optimierung des anschließenden Quarzätzprozesses wurden eine Versuchsplanung erstellt und zuerst die Prozessparameter Druck, Spulenleistung, Vorspannung und die  $\text{C}_4\text{F}_8$ -Flussrate über einen weiten Bereich getestet. Danach wurden die Parameter für den Quarzätzprozess mit Chrom als Maskierungsschicht modifiziert und um die  $\text{O}_2$ -Flussrate sowie die Temperatur der Helium-Rückseitenkühlung erweitert. Schließlich wurde in einer dritten Reihe die Parameter-einstellung optimiert. Es folgten Untersuchungen über das Verhalten der Quarzätzrate in Abhängigkeit von der Prozessdauer sowie von der Lage in der Ätzkammer.

Nach der Strukturierung im  $\mu\text{m}$ -Bereich erfolgte die Übertragung der Ergebnisse in den nm-Bereich. Hierzu ließ das Fraunhofer IISB extern Teststrukturen mit einem Elektronenstrahl direkt auf eine mit Chrom bedampfte Quarzscheibe schreiben. Die geschriebenen Strukturen wurden am IISB in die Chromschicht übertragen und danach in das Quarzsubstrat. Die Modifizierung der Prägeformen mit einer Antihafschicht wurde untersucht. Die Abscheidung erfolgte im Plasma in einer Lösung mit  $\text{C}_8\text{H}_4\text{Cl}_3\text{F}_{13}\text{Si}$  und "OPTOOL DSX™".

Die Experimente wurden mittels Stufenhöhenmessung und Rasterkraftmikroskopie ausgewertet. Die gewonnenen Informationen gaben Auskunft über den Einfluss der variierten Parameter auf den Ätzprozess sowie zusätzlich über den Einfluss auf die Beschaffenheit der Probenoberfläche. Die Untersuchung der Ätzprofile im nm-Bereich erfolgte mit einer fokussierten Ionenstrahlanlage (FIB). Die Charakterisierung der Antihafschichten erfolgte über die Oberflächenenergie, welche mittels Kontaktwinkelmessung bestimmt wurde. Zudem wurden Lebensdauertests der Antihafschichten durchgeführt.

Es konnten ein geeigneter Ätzprozess für die Übertragung von nm-Strukturen in Quarz etabliert und die Prägeformen mit einer Antihafschicht versehen werden.

### 5.3. Promotionen

#### 5.3.1. Optimierung der Stickstoffkonzentrationen in Gatedielektrika und -elektroden für fortschrittliche CMOS-Technologien

(Matthias Beichele, 2004)

Mit der fortschreitenden Verkleinerung der Strukturen in der Halbleitertechnologie werden auch die Schichtdicken für das Gateoxid immer weiter reduziert, um eine möglichst hohe Stromdichte im Kanal des Feldeffekttransistors zu gewährleisten. Die stetige Verringerung der Schichtdicken führte in den letzten Jahren zu immer höheren Anforderungen an die Homogenität, die Grenzflächeneigenschaften und die elektrische Stabilität der Gateoxide.

In der vorliegenden Arbeit werden die Einflüsse von grenzflächennahem Stickstoff auf die elektrischen, morphologischen und diffusionshemmenden Eigenschaften von ultradünnen Oxi(nitri)d-Schichten (zwischen 4,0 und 2,5 nm) untersucht. In die Grenzschicht zwischen Oxid und Substrat wurden mittels schneller thermischer Oxinitridation mit Distickstoffoxid unter reduziertem Druck geringe Stickstoffkonzentrationen eingebracht. Dabei wurden die Ergebnisse eigener Experimente zur Reaktionskinetik und zum Einbau von Stickstoff bei der Oxinitridation verwendet. An der Grenzfläche zwischen Oxid und der Polysilicium-Gateelektrode wurde eine weitere stickstoffreiche Schicht aufgebaut, indem eine hohe Dosis von Stickstoffionen ( $2 \cdot 10^{15} \text{ cm}^{-2}$ ) in die Gateelektrode implantiert wurde.

In der Arbeit wird gezeigt, dass durch den gezielten Einbau geringer Stickstoffkonzentrationen in die  $\text{SiO}_2$ -Si-Grenzfläche die Zuverlässigkeit ultradünner Oxide im Bereich von 4,0 bis 2,5 nm im Vergleich zu herkömmlichen Oxiden ohne Stickstoff verbessert werden kann. Die Stickstoffkonzentration muss dabei durch die Wahl des  $\text{N}_2\text{O}$ - $\text{O}_2$ -Verhältnisses in der Oxidationsatmosphäre und des Drucks während der Oxidation auf die gewünschte Oxiddicke optimiert werden. Im untersuchten Oxiddickenbereich entspricht die durch diese Optimierung erreichte Verbesserung gegenüber konventionellen Oxiden einer Verringerung der Oxiddicke um eine Atomlage bei gleicher Zuverlässigkeit.

Durch eigene Experimente wird das Wachstum von Oxidschichten in der Anfangsphase der schnellen thermischen Oxidation analysiert. Insbesondere wird dabei die Annahme bestätigt, dass die Oxidationsreaktion vornehmlich in einer reaktiven Schicht im Abstand von etwa 1,3 - 1,5 nm von der Oxid-Substrat-Grenzfläche stattfindet. Die Experimente wurden mit schneller thermischer Oxidation bei unterschiedlichen Drücken und unterschiedlichen  $\text{N}_2\text{O} / \text{O}_2$ -Verhältnissen in der Oxidationsatmosphäre durchgeführt. Es wird gezeigt, dass diese Parameter einen wesentlichen Einfluss auf die Zusammensetzung der resultierenden Oxidschichten besitzen.

Einen weiteren Teil dieser Arbeit bildet die Untersuchung der Bordiffusion in Bauelementen auf n-Substrat mit  $\text{p}^+$ -Polysilicium-Gate. Es wird gezeigt, dass die Ionenimplantation von Stickstoff in die Gateelektrode eine effektive Möglichkeit darstellt, die Diffusion von Bor durch Oxide im Dickenbereich zwischen 3,0 und 2,5 nm während eines typischen Hochtemperatur-Ausheilprozesses zu unterdrücken. Die Diffusion in das Substrat kann durch eine zusätzliche Oxinitridation der Oxid-Substrat-Grenzfläche weiter verringert werden. Ohne diese zweite Barriere können Boratome durch eine 2,5 nm-Oxidschicht in das Substrat gelangen. Andererseits findet durch die Anwesenheit von Stickstoff an dieser Grenzfläche eine Anreicherung von Bor in der Oxidschicht statt, die sich negativ auf das Durchbruchverhalten des Oxides auswirkt.

Die Arbeit trägt zum gegenwärtigen Verständnis des Schichtwachstums, der Morphologie und des Degradationsverhaltens von ultradünnen nitridierten Oxiden bei. Sie liefert darüber hinaus einen Beitrag zum Thema der Bordiffusion durch ultradünne Oxide. Damit werden die wichtigsten Fragestellungen im Zusammenhang mit der zeitgenössischen Generation ultradünner Oxide erläutert, durch eigene Experimente untersucht und in zusammenhängender Form diskutiert.

### **5.3.2. Herstellung, Untersuchung und Modellierung von Schottky-Dioden mit ionenimplantierter Randfeldbegrenzung auf Siliciumcarbid**

(Roland Weiß, 2004)

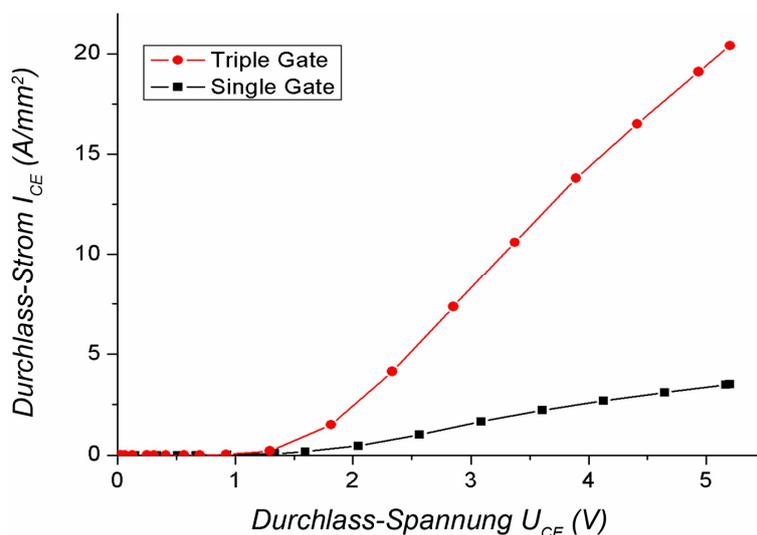
Die vorliegende Arbeit beschreibt die Herstellung, Charakterisierung und Modellierung von Schottky-Dioden mit unterschiedlichen Konzepten der Randfeldbegrenzung auf 4H-SiC. Es wird neben der Dimensionierung von Schottky-Dioden, wozu verschiedene Berechnungen und Simulationen durchgeführt wurden, auch auf die Wirkungsweise verschiedener Konzepte zur Randfeldbegrenzung eingegangen. Die verschiedenen Konzepte zur Randfeldbegrenzung werden mit der Prämisse einer fertigungsnahen, einzig auf handelsüblichen Fertigungsgeräten der Siliciumtechnologie durchführbaren Prozessführung experimentell untersucht. Dabei steht vor allem die Randfeldbegrenzung durch einen Widerstandsfeldring und durch einen gegen-dotierten Feldring im Vordergrund. Im Weiteren wird ein analytisches Modell zum elektronischen Transport an inhomogenen Schottky-Barrieren erarbeitet, mit Hilfe dessen das nicht-ideale Verhalten von Schottky-Dioden erklärt werden kann. Dieses Modell wird durch Simulationen mit dem Bauelementesimulationsprogramm DESIS verifiziert und zur Extraktion entsprechender Parameter aus Messergebnissen verwendet. Das in dieser Arbeit erstellte Modell wird mit weiteren Modellen und Theorien zum nicht-idealen Verhalten von Schottky-Dioden verglichen.

Die hergestellten Dioden mit unterschiedlichen Randfeldbegrenzungen werden miteinander verglichen. Dabei zeigt sich, dass zur Extraktion der relevanten Diodenparameter, um systematische, durch das nicht-ideale Verhalten hervorgerufene, Fehler zu vermeiden und die  $I(U)$ -Charakteristik richtig zu beschreiben, auf  $I(U)$ -Messungen bei unterschiedlichen Temperaturen zurück gegriffen werden muss. Darüber hinaus wird auf das zeittransiente Verhalten der Schottky-Dioden mit Widerstandsfeldring eingegangen und ein einfaches Modell über das Umladeverhalten von Haftstellen zur Erklärung des transienten Verhaltens erstellt. Die aluminiumimplantierten und ausgeheilten Schottky-Dioden, die bei erfolgreichem Ausheilprozess kein unerwünschtes zeittransientes Verhalten zeigen, wiesen die kleinsten Sperrströme auf. Neben einer breit angelegten Analyse der Durchlasskennlinienfelder in Abhängigkeit von der Messtemperatur wurde auch die Sperrcharakteristik der Dioden einer genaueren Untersuchung unterzogen. Dabei konnte festgestellt werden, dass ein Wachstum von Barriereinhomogenitäten durch Temperaturerhöhung unter Last sich sowohl auf die Sperr- als auch auf die Durchlasscharakteristik der Schottky-Dioden auswirkt. Es wird im Rahmen dieser Arbeit gezeigt, dass bei der Extraktion von Diodenparametern aus Kennlinienfeldern das nicht-ideale Verhalten bzw. die Wirkung von Barriereinhomogenitäten auf das elektrische Verhalten beachtet werden muss.

### 5.3.3. Entwicklung, Herstellung und Charakterisierung von integrierbaren Leistungsbau-elementen und einer Trench-Gate-Technologie

(Sven Berberich, 2005)

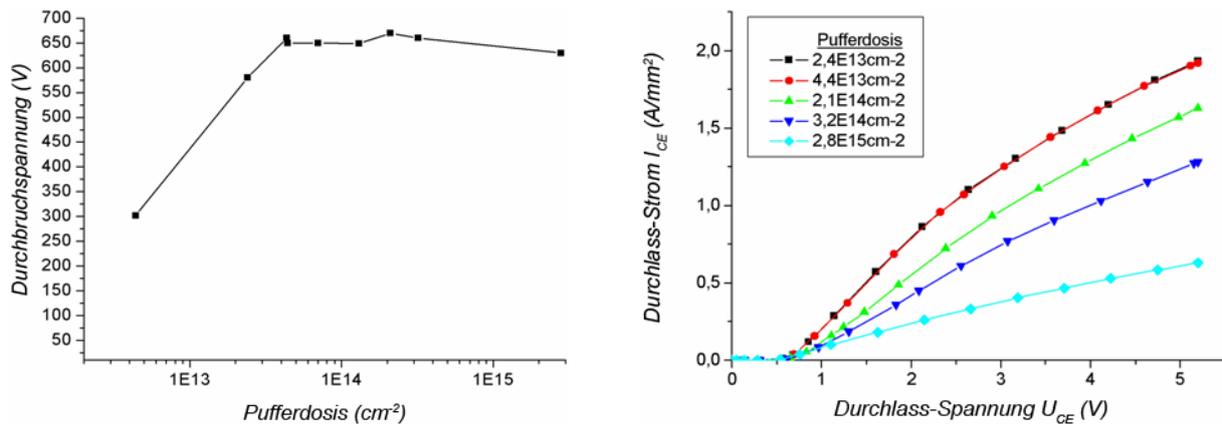
In der vorliegenden Arbeit wird die Modellierung, Herstellung und Charakterisierung integrierbarer lateraler Leistungsbau-elemente beschrieben. Diese Bauelemente, pin-Dioden, "Doppelt Diffundierte MOS"-Transistoren (DMOS) und "Insulated Gate Bipolar"-Transistoren (IGBT) wurden auf "Silicon On Insulator (SOI)"-Substratmaterial hergestellt. Die laterale IGBT-Struktur mit Trench-Gate wurde im Hinblick auf die Verbesserung ihrer Durchlasseigenschaften untersucht. Zu diesem Zweck wurde diese Struktur mit einem dreifachen Trench-Gate simuliert. Der Vergleich mit einem Oberflächen-Gate und einem einfachen Trench-Gate hat gezeigt, dass der IGBT mit der dreifachen Gate-Struktur einen mehr als vierfach höheren Durchlass-Strom aufwies. Der Vergleich der simulierten Durchlasskennlinien von Trench-Gates mit einer einfachen und einer dreifachen Struktur (Single und Triple Gate) aus Abb. 5.2 verdeutlicht dies.



**Abb. 5.2:** Vergleich der Durchlasscharakteristik zwischen Strukturen mit einer einfachen Trench-Gate-Struktur und einer dreifachen Trench-Gate-Struktur

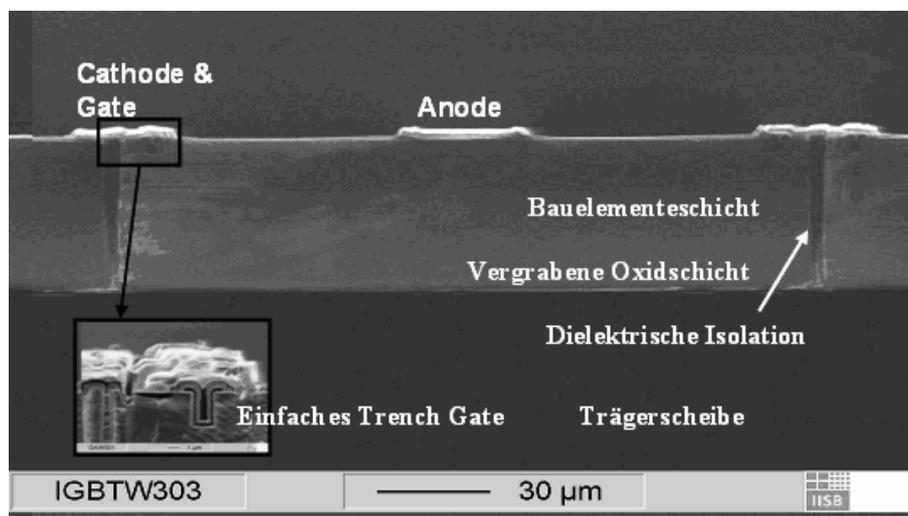
Die Anzahl der Trench-Gates pro Emitterbereich wird in erster Linie durch die gewählte Technologie begrenzt. Für diese Simulation wurde eine  $0,8 \mu\text{m}$  Technologie gewählt.

Ferner wurde anhand von Simulation und Experiment eine optimale Pufferstruktur sowohl hinsichtlich der Blockiereigenschaften als auch der Durchlasseigenschaften für den "Punch-Through (PT)"-IGBT gefunden. Wie anhand der Simulationsergebnisse aus Abb. 5.3 (links) ersichtlich ist, steigt die Durchbruchspannung mit steigender Pufferdosis bis zu einem Wert von  $4 \cdot 10^{13} \text{ cm}^{-2}$ . Eine weitere Erhöhung der Pufferdosis wirkt sich nicht auf die Durchbruchspannung aus. In Abb. 5.3 (rechts) sind verschiedene Durchlasskennlinien in Abhängigkeit von der Pufferdosis dargestellt. Aus diesem Vergleich geht hervor, dass eine Pufferdosis von  $4,4 \cdot 10^{13} \text{ cm}^{-2}$  ein Optimum darstellt.



**Abb. 5.3:** Simulierte Durchbruchspannung und Durchlasseigenschaften in Abhängigkeit von der Pufferdosis

Die optimale Pufferdosis liegt somit bei etwa  $4 \cdot 10^{13} \text{ cm}^{-2}$ , um möglichst hohe Werte für die Blockierspannung und den Durchlassstrom zu erreichen. Um die Funktion des Prinzips zu beweisen, wurden IGBTs mit einfachem Trench-Gate und mit Hilfe eines Designs, das auf dem "Reduced Surface Field (RESURF)"-Prinzip beruht, hergestellt. Ferner wurden pin-Dioden als Freilaufdioden und DMOS-Transistoren als Treiberstufen realisiert. Diese Bauelemente wurden im Reinraum der Universität Erlangen / Nürnberg hergestellt. In Abb. 5.4 ist der Querschnitt einer IGBT-Zelle dargestellt, dieses Bild wurde mit Hilfe eines Raster-Elektronenmikroskopes (REM) gemacht.



**Abb. 5.4:** REM-Aufnahme einer lateralen IGBT-Zelle mit Detailvergrößerung des Trench Gates

Zur Herstellung der lateralen IGBTs mit Trench-Gate in vollständig dielektrisch isolierenden Inseln wurden zwei unterschiedliche anisotrope Ätzprozesse entwickelt.

Einer dieser Trockenätzprozesse diente zur Erzeugung tiefer Grabenstrukturen, welche die Grundstruktur für die dielektrisch isolierten Inseln darstellen. Die wichtigsten Herausforderungen bei der Entwicklung dieses Prozessmoduls waren zum einen, tiefe Gräben ( $50 \mu\text{m}$ ) mit

hohem Aspektverhältnis (15:1) herzustellen, zum anderen mussten die Gräben einen hohen Anisotropiegrad ( $90^\circ \pm 0.5^\circ$ ) aufweisen. Als dritte Prozessbedingung musste der Ätzprozess auf der vergrabenen Oxidschicht der SOI-Scheibe mit möglichst geringer Unterätzung an den Grenzflächen der Grabenstruktur gestoppt werden. Die wichtigsten Prozessgrößen waren der Druck und das Zeitverhältnis von Ätz- zu Passivierungsvorgang. Da dieser Prozess für SOI-Substratmaterial mit einer dicken Bauelementeschicht von 50  $\mu\text{m}$  entwickelt wurde, wird es für zukünftige Anwendungen möglich, diese Technologie für die Entwicklung von lateralen Leistungsbaulementen mit Blockierspannungen über 600 V in vollständig dielektrisch isolierten Inseln zu nutzen.

Der zweite Trockenätzprozess dient zur Strukturierung der Trench-Gates. Dabei ist es besonders wichtig, einen hohen Anisotropiegrad ( $90^\circ \pm 0.5^\circ$ ) und eine geringe Seitenwandrauigkeit zu erzielen. Dies ist notwendig, um ein möglichst großes Verhältnis von Kanalweite ( $W$ ) zu Kanallänge ( $L$ ) zu erreichen, um den größtmöglichen Kanalstrom zu gewährleisten. Trench-Seitenwände mit einem Winkel, der stark von  $90^\circ$  abweicht, oder mit großer Rauigkeit, würden diesen Strom deutlich verringern. Die Seitenwandrauigkeit wurde im Rahmen der Prozessentwicklung von 150 nm auf 40 nm durch die Variation der Parameter Druck und Gasfluss reduziert.

Die Charakterisierung der IGBT-Strukturen ergab, dass Durchbruchspannungen von 600 V und Durchlass-Stromdichten von  $1 \text{ A/mm}^2$  bei einem Durchlass-Spannungsabfall von 2,9 V erzielt werden konnten.

Aufgrund der Verbesserungsmöglichkeit der Durchlasseigenschaften und der Möglichkeit, Leistungsbaulemente für Blockierspannungen über 600 V zu entwickeln, stellen diese Ergebnisse die Grundlage für die Entwicklung neuartiger integrierbarer Leistungsbaulemente für den Einsatz in Smart Power-Systemen dar.

#### **5.3.4. Kontaminationsprozesse in der Ionenimplantation**

(Volker Häublein, 2005)

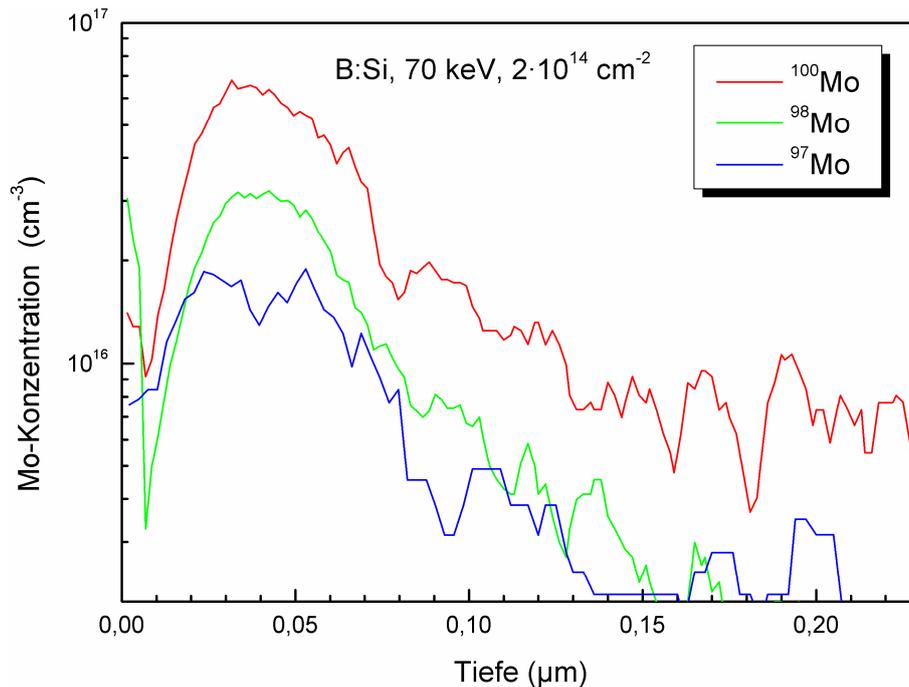
Die Ionenimplantation wurde bei ihrer Einführung in die Mikroelektronik als ein extrem sauberes und kontaminationsfreies Dotierungsverfahren angesehen. Diese Einschätzung beruhte vor allem auf der Verwendung eines Massenseparationsmagneten, welcher scheinbar die gewünschte Ionensorte von allen anderen Ionen trennen konnte. Es wurde jedoch bald erkannt, dass auch unerwünschte Ionen durch den Separationsmagneten gelangen und die Halbleiterscheiben energetisch kontaminieren können. Aber auch unabhängig von der Massenseparation ist Kontamination möglich, wie z.B. durch gesputterte Atome von Komponenten der Implantationsanlage, durch ausgasende Komponenten oder durch mechanischen Kontakt.

Die Hersteller von Implantationsanlagen haben einige Anstrengungen zur Vermeidung von Kontamination unternommen, so dass Kontaminationen mittlerweile zwar beträchtlich reduziert worden sind, aber nicht vollständig vermieden werden können. Tritt Kontamination auf, so ist die Kontaminationsursache häufig unklar. Wegen der hohen Anforderungen an die Reinheit bei der Herstellung elektronischer Bauelemente stellt die Untersuchung von Kontaminationsprozessen ein hochaktuelles Thema dar.

In der Arbeit wurden eine Reihe unterschiedlicher Kontaminationsprozesse behandelt. Schwerpunktmäßig wurden Kontaminationen infolge von Masseninterferenzen sowie nicht-energetische Kontaminationen, welche unter dem Einfluss des Ionenstrahls sowohl gesputtert als auch tiefer ins Substrat hineintransportiert werden, untersucht.

Für die Untersuchung von Masseninterferenzen wurde das Simulationsprogramm ENCOTION entwickelt. Die Hauptaufgabe des Programms besteht in der Simulation poten-

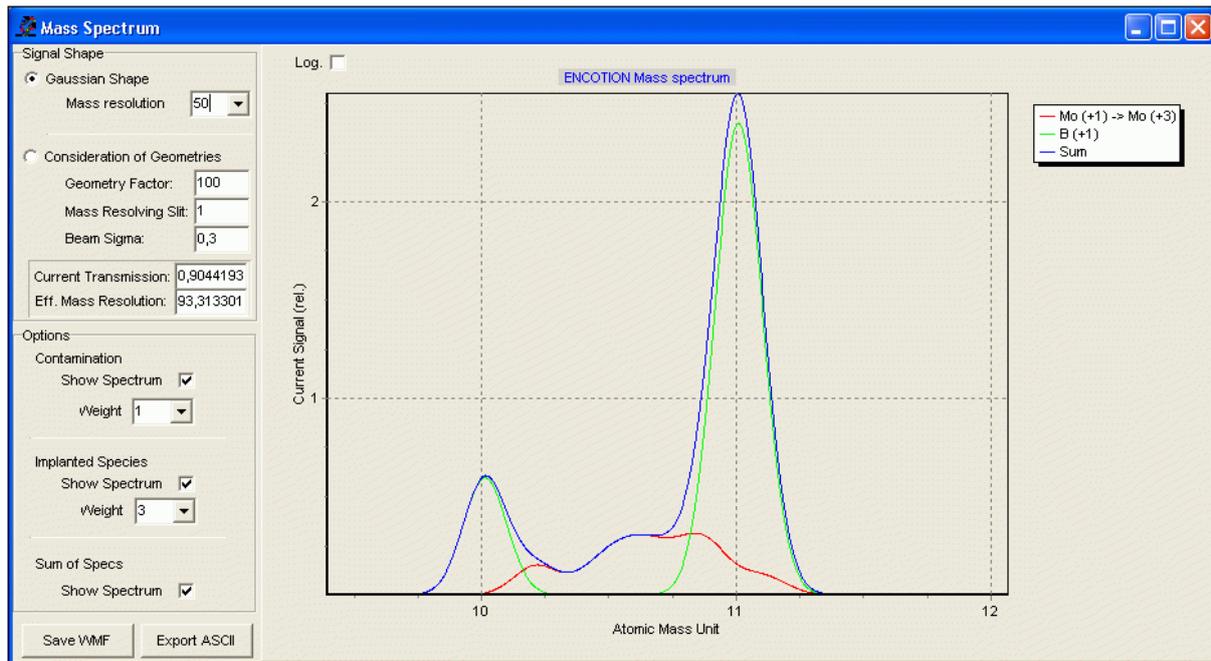
tieller Transportmechanismen, d.h. es findet Lösungen, wie ein bestimmtes, kontaminierendes Element durch den Massenseparator, welcher auf eine andere Masse eingestellt ist, transportiert und somit in die Scheiben implantiert werden kann. Dabei werden Umladungs- und Dissoziationsreaktionen zwischen der Ionenquelle und dem Magneten berücksichtigt. Darüber hinaus verfügt ENCOTION über zwei Module zur graphischen Darstellung von Massenspektren, so dass sich beispielsweise der Einfluss der Strahlfokussierung oder des Auflösungsvermögens der Massenseparation auf das Auftreten von Masseninterferenzen analysieren lässt. In Abb. 5.5 ist ein Ergebnisfenster von ENCOTION mit simulierten Molybdän- und Borsignalen im Bereich von 9,5 u bis 11,5 u gezeigt.



**Abb. 5.5:** Molybdänkontamination bei der Implantation von  $^{11}\text{B}^+$  ( $70\text{keV}$ ,  $2 \cdot 10^{14} \text{ cm}^{-2}$ )

Masseninterferenzen wurden mittels Analysen von Massenspektren sowie durch Messung und Auswertung von Kontaminationsprofilen implantierter Proben untersucht. Die Massenspektren wurden für die Gase  $\text{BF}_3$ ,  $\text{PH}_3$ ,  $\text{AsH}_3$  sowie  $\text{N}_2$  und  $\text{Ar}$  sowie für verdampftes Aluminium bei unterschiedlichen Extraktionsspannungen und Drücken aufgenommen. Das Vorhandensein von z.T. langen Ausläufern in den Massenspektren weist auf Umladungen und Dissoziationen hin, die bereits während der Extraktion stattfinden. Es konnte nachgewiesen werden, dass Ionen, welche eine Umladung oder Dissoziation erfahren, zwei Signale im Massenspektrum erzeugen. Das größere der beiden Signale kommt durch Umladung oder Dissoziation nach der Extraktion und vor der Massenseparation zustande. Das kleinere Signal wird erzeugt, wenn die Umladung oder Dissoziation bereits während der Extraktion stattfindet. In diesem Fall ist die scheinbare Masse nicht nur von den Massen und den Ladungszuständen der Ionen abhängig, sondern auch vom Verhältnis von Extraktions- zu Suppressionsspannung. Es wurde ein physikalisches Modell hergeleitet, welches die Abhängigkeit der scheinbaren Masse von den Ladungszuständen und den Massen der Ionen sowie von Extraktions- und Suppressionsspannung mit sehr guter Übereinstimmung beschreibt. Anhand dieses Modells konnte gezeigt werden, dass die Umladungen und Dissoziationen, die während der Extraktion auftreten, hauptsächlich an der Extraktionselektrode passieren.

Im Weiteren wurde speziell die Mo-Kontamination bei den Standardimplantationen von  $^{11}\text{B}^+$ ,  $\text{P}^+$ ,  $^{11}\text{BF}_2^+$  und  $\text{As}^+$  untersucht. Es konnte bei allen genannten Implantationen Mo-Kontamination nachgewiesen werden. In Abb. 5.6 sind gemessene Kontaminationsprofile der Molybdänisotope  $^{97}\text{Mo}$ ,  $^{98}\text{Mo}$  und  $^{100}\text{Mo}$  für den Fall der Implantation von  $^{11}\text{B}^+$  dargestellt. Anhand der unterschiedlichen gemessenen Konzentrationen der Mo-Isotope und deren Reichweiteparameter konnte auf die zugrunde liegenden Transportmechanismen geschlossen werden. Speziell am Beispiel der Mo-Kontamination bei der Implantation von  $\text{P}^+$ -Ionen hat sich gezeigt, dass neben einem dominierenden Transportmechanismus gleichzeitig weitere Transportmechanismen vorliegen können.



**Abb. 5.6:** Software ENCOTION: Simulation der Molybdänkontamination bei der Implantation von  $^{11}\text{B}^+$

Wie anhand von Simulationen gezeigt wurde, spielt das Auflösungsvermögen bei der Mo-Kontamination im Fall der  $^{11}\text{B}^+$ - und der  $^{31}\text{P}^+$ -Implantation eine große Rolle: Durch eine Erhöhung des Auflösungsvermögens von 50 auf 100 ließe sich die Mo-Kontamination in beiden Fällen um etwa einen Faktor 10 verringern. Anders sieht es bei der  $^{11}\text{B}^{19}\text{F}_2^+$ - und der  $\text{As}^+$ -Implantation aus. Hier liegen die scheinbaren Massen von implantiertem und kontaminierendem Ion jeweils so nahe beisammen, dass eine Erhöhung des Auflösungsvermögens auf etwa 400 bzw. 4000 nötig wäre, um die Kontamination um 50 % zu reduzieren. Am Beispiel der  $\text{P}^+$ -Implantation wurde gezeigt, dass Kontamination nicht reproduzierbar ist: Erhöht sich die Temperatur in der Ionenquelle, so steigt die Kontamination an. Aber selbst wenn die Ionenquelle stets unter den gleichen Bedingungen betrieben wird, kann es aufgrund von Toleranzen bei der Einstellung des Massenseparators auf die zu implantierende Ionensorte zu völlig unterschiedlichem Kontaminationsverhalten kommen.

Der Einfluss der Ionenstrahls auf nichtenergetische Kontamination wurde mit Hilfe von Monte Carlo-Simulationen untersucht. Hier war das Ziel, den Zusammenhang zwischen der implantierten Ionenspezies sowie deren Energie und Dosis zu den resultierenden Kontaminationsprofilen herzustellen. Die Simulationen wurden für die Standardimplantationen von  $\text{As}^+$ ,  $\text{P}^+$  und  $^{11}\text{B}^+$  durchgeführt, als kontaminierende Elemente wurden Aluminium, Eisen, Molybdän und Bor verwendet. Die Simulationsergebnisse zeigen, dass die Kontamination mit zu-

nehmender implantierter Dosis tiefer ins Substrat gelangt, wobei die Eindringtiefe neben der Dosis auch stark von der Ionenspezies und der Implantationsenergie abhängt. Je schwerer die Masse des implantierten Ions und je größer die nukleare Abbremsung an der Oberfläche des Substrats war, desto tiefer waren auch die Kontaminationsprofile. So ergaben sich die tiefsten Kontaminationsprofile für die  $\text{As}^+$ -Implantation bei einer Energie von 70 keV, während die Kontaminationsprofile bei der  $^{11}\text{B}^+$ -Implantation für alle simulierten Energien vergleichsweise geringe Eindringtiefen aufwiesen.

Ab einer bestimmten Dosis, die vom implantierten Element und dessen Energie abhängt, kann es zu einer Sättigung des Kontaminationsprofils an der Oberfläche kommen, wie es z.B. bei der Implantation von  $\text{As}^+$  mit 70 keV und  $\text{P}^+$  mit 10 keV beobachtet wurde. Mit weiter zunehmender Dosis breitet sich die Sättigung ins Substrat aus, bis sich schließlich das Kontaminationsprofil mit der implantierten Dosis nicht mehr ändert. Im Gegensatz dazu trat bei der Implantation von  $^{11}\text{B}^+$  mit 258 keV im simulierten Dosisbereich bis  $10^{17} \text{ cm}^{-2}$  keine Sättigung auf.

Die Kontaminationsprofile sind nahezu unabhängig vom kontaminierenden Element. So lagen die Kontaminationsprofile von Bor, Aluminium, Eisen und Molybdän, trotz der unterschiedlichen Massen, fast deckungsgleich übereinander.

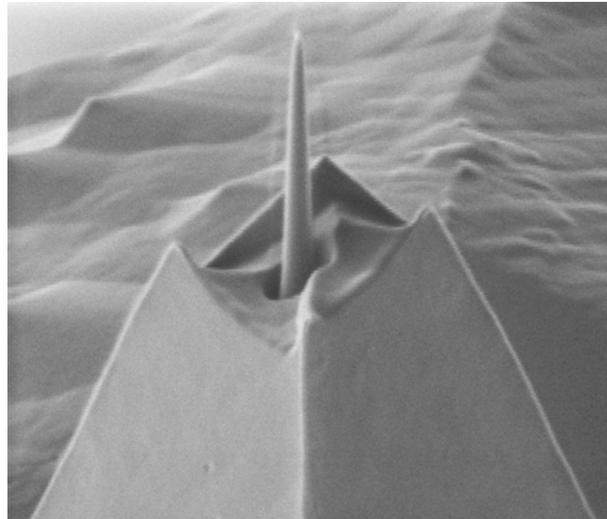
Die Kontaminationsprofile können näherungsweise durch Superposition zweier Exponentialfunktionen beschrieben werden. Ein entsprechendes Modell, welches die Sekundärimplantation und die Oberflächensättigung der Kontamination bei hohen Implantationsdosen berücksichtigt, wurde hergeleitet und an die Ergebnisse der Monte Carlo-Simulation angepasst. Das Modell kann jedoch die Sättigung im Inneren des Substrats nicht wiedergeben, so dass z.B. bei der Implantation von  $\text{As}^+$  mit 70 keV die Kontaminationsprofile nur bis zu einer Dosis von  $3 \cdot 10^{16} \text{ cm}^{-2}$  in Übereinstimmung mit den simulierten Profilen modelliert werden können.

### 5.3.5. Effekte bei der Nanostrukturierung mittels fokussierter Ionenstrahlen

(Christoph Lehrer, 2005)

Fokussierte Ionenstrahlensysteme werden seit einigen Jahren erfolgreich für die Materialbearbeitung eingesetzt. Im Vordergrund stehen besonders Anwendungen, die die Fähigkeit ausnutzen, durch physikalisches Sputtern, ionenstrahlinduziertes Ätzen oder durch die lokale Materialabscheidung direkt schreibend die Oberfläche einer Probe strukturieren zu können. Die heute zur Verfügung stehenden Systeme besitzen Ionenstrahlen mit einem minimalen Durchmesser von wenigen Nanometern und ermöglichen die Materialbearbeitung mit hoher lateraler Genauigkeit. Durch die Detektion von Sekundärelektronen oder -ionen, die bei der Wechselwirkung zwischen auf die Probenoberfläche auftreffenden Ionen und Substratatomem entstehen, kann die Oberfläche mit hoher Auflösung abgebildet werden. Dies ermöglicht es, die Position der zu bearbeitenden Gebiete präzise festzulegen und das Ergebnis der Materialbearbeitung in-situ zu überprüfen. Im Gegensatz zu anderen Strukturierungsmethoden sind bei der Anwendung fokussierter Ionenstrahlen keine aufwendigen Maskierungs- oder Lithographieverfahren notwendig. Durch die elektronische Steuerung des Ionenstrahles können Änderungen an der Form der Struktur mit großer Flexibilität und ohne durch die Herstellung neuer Masken hervorgerufener zeitlicher Verzögerung durchgeführt werden. Die digitale Rasterung des Ionenstrahles ermöglicht es, jeden der bearbeiteten Punkte einzeln zu adressieren und über die Variation der Verweilzeit des Ionenstrahles Tiefenprofile und somit dreidimensionale Strukturen zu erzeugen. Die Fähigkeit, auch Proben strukturieren zu können, die aufgrund ihrer ausgeprägten Topographie nicht mit konventionellen, auf optischer Lithographie basierenden Techniken bearbeitet werden können, machen die Materialbearbeitung durch fokussierte Ionenstrahlen zu einer sehr vielseitigen Technik, die in unterschiedlichen Arbeitsgebieten erfolgreich eingesetzt wird. Ein Beispiel für die Bearbeitung von Strukturen mit aus-

geprägter Topographie ist die Modifikation von Rasterkraftsonden durch die Materialbearbeitung mit fokussierten Ionenstrahlen. Abb. 5.7 zeigt eine Silicium Rasterkraftsonde (Aufnahme mit einem Rasterelektronenmikroskop), die durch Materialabtrag mit dem fokussierten Ionenstrahl „angespitzt“ wurde, d.h. deren Aspektverhältnis vergrößert wurde, um spezielle Oberflächentopographien besser vermessen zu können.

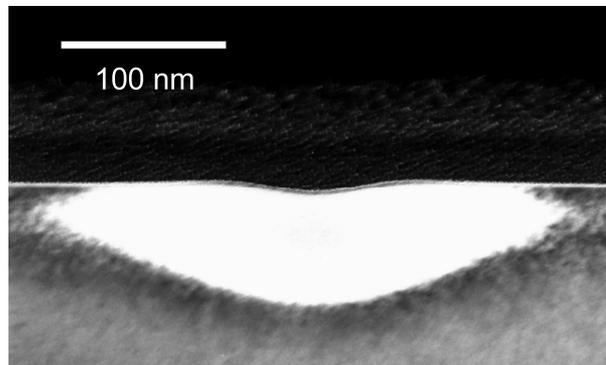


**Abb. 5.7:** REM Aufnahmen einer Silicium Rasterkraftsonde, die durch die Materialbearbeitung mit fokussierten Ionenstrahlen „angespitzt“ wurde, d.h. deren Aspektverhältnis vergrößert wurde

Der Materialabtrag durch fokussierte Ionenstrahlen basiert auf den gleichen Wechselwirkungsprozessen zwischen Ionen und Materie, die auch der Materialbearbeitung mit nicht fokussierten Ionenstrahlen zu Grunde liegen. Es existieren jedoch Unterschiede, die es notwendig machen, die Effekte zu untersuchen, die bei der Materialbearbeitung mit fokussierten Ionenstrahlen auftreten und deren Anwendung beeinflussen. Der größte Unterschied zu der Materialbearbeitung mit nicht fokussierten Ionenstrahlen liegt darin, dass die Form der Strukturen nicht durch eine Maskierung vorgegeben wird, sondern durch das wiederholte Abrastern eines definierten Oberflächenbereichs mit dem Ionenstrahl erzeugt wird. Hierbei ist zu beachten, dass der Ionenstrahl eine Stromdichteverteilung besitzt, die zusammen mit der Winkelabhängigkeit des Materialabtrages die Form der durch Sputtererosion erzeugten Strukturen bestimmt und die bei der Rasterung des Ionenstrahles berücksichtigt werden muss, um eine homogene Dosisverteilung zu erzielen. Während bei der Herstellung von Strukturen mit Größen im Bereich von einigen Mikrometern sekundäre Effekte, d.h. Einflüsse, die erst durch die Materialbearbeitung und die daraus resultierende Änderung der Proben topographie entstehen, bei der Materialbearbeitung größtenteils vernachlässigt werden, müssen diese um so genauer bei der Prozessierung von Strukturen berücksichtigt werden, deren Abmessungen die gleiche Größenordnung besitzen wie der Durchmesser des verwendeten Ionenstrahles. Für die erfolgreiche Anwendung fokussierter Ionenstrahlen ist es notwendig, die wichtigsten der die Materialbearbeitung beeinflussenden Effekte und ihre Auswirkungen auf die Form der durch Sputtererosion erzeugten Strukturen zu kennen.

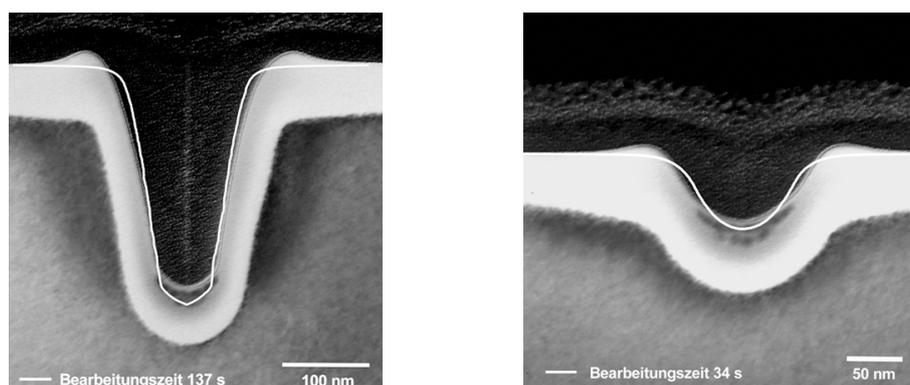
Am Beispiel der Bearbeitung von Silicium durch einen fokussierten Galliumionenstrahl wurde im Rahmen dieser Arbeit untersucht, welche Effekte sich auf die Materialbearbeitung auswirken und wie sie diese begrenzen können. Der Schwerpunkt lag hierbei auf Effekten, die bei der Herstellung von nanoskaligen Strukturen von Bedeutung sind, wie z.B. die durch die Implantation von Ionen oder durch die Veränderung der Probenstruktur hervorgerufene Do-

sisabhängigkeit der effektiven Abtragerate, deren Kenntnis für eine genaue Kontrolle der erzeugten Strukturiefen wichtig ist. Neben der Beeinflussung der Materialbearbeitung wurde die Schädigung und Kontamination untersucht, die durch die Anwendung fokussierter Ionenstrahlen verursacht wird (Abb. 5.8).



**Abb. 5.8:** TEM Aufnahme, die die Schädigung einer Silicium Oberfläche zeigt, die mit einem fokussierten Ionenstrahl bearbeitet wurde. Der Ionenstrahl (Galliumionen, Ionenstrom 70 pA) wurde linienförmig über die Oberfläche gerastert

Die Auswirkung eines einzelnen sekundären Effektes auf die Materialbearbeitung ist experimentell nicht zu bestimmen, da sich verschiedene Effekte überlagern und gegenseitig beeinflussen. Die Separation und Untersuchung der Auswirkung eines einzelnen Effektes ist mit Hilfe theoretischer Betrachtungen in Form einer Computersimulation möglich. Aus diesem Grund wurde ein Programm erstellt, das die Form einer durch Sputtererosion mit dem fokussierten Ionenstrahl erzeugten Struktur in zwei Dimensionen berechnet.



**Abb. 5.9:** Vergleich zwischen gemessenen Strukturformen (TEM Aufnahmen) und Ergebnissen von Simulationen (weiße Linie)

Die Simulation, die alle im Rahmen dieser Arbeit untersuchten sekundären Effekte berücksichtigt, die Form oder Tiefe einer durch Sputtererosion hergestellten Struktur beeinflussen, wurde verwendet, um über den Vergleich mit realen Strukturen die Stromdichteverteilung des Ionenstrahles zu ermitteln. Die Berechnung des Materialabtrages ermöglicht nicht nur die Bestimmung des Strahlprofils, das aufgrund der destruktiven Natur des Ionenstrahles experimentell nur schwer zu ermitteln ist und dessen Kenntnis bei der Nanostrukturierung mittels fokussierter Ionenstrahlen für die Wahl der geeigneten Bearbeitungsparameter von größter

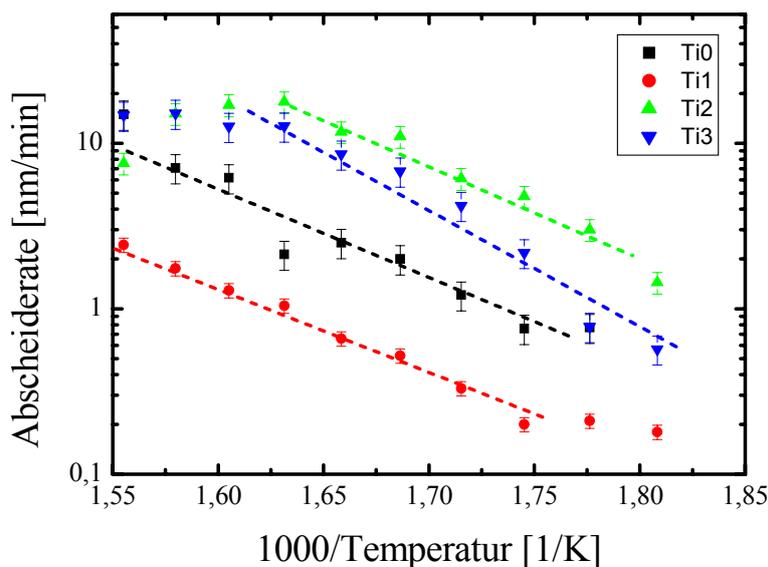
Bedeutung ist. Die Berechnung des Materialabtrages ermöglicht es ebenfalls, Bearbeitungsparameter theoretisch zu optimieren und somit die Prozessentwicklung zu vereinfachen und zu beschleunigen.

### 5.3.6. Charakterisierung von Titandioxidschichten abgeschieden aus neu entwickelten Precursoren mittels MOCVD

(Trixi Leistner, 2005)

Diese Arbeit beschäftigt sich mit der Charakterisierung von Titandioxidschichten, welche aus neu entwickelten Precursoren mittels Metall-Organisch-Chemischer Dampfphasenabscheidung (MOCVD) abgeschieden wurden.

Hintergrund ist der große Bedarf an Speicherdielektrika mit hohen Dielektrizitätskonstanten zur Steigerung der Kapazität von Kondensatoren für mikroelektronische Anwendungen. Als Material bot sich hier Titandioxid wegen seiner hohen Dielektrizitätskonstante von bis zu 110, seiner geringen Leckströme und seiner Integrierbarkeit in die CMOS-Prozessierung an. Als Methode für die Abscheidung sehr dünner Schichten eignete sich die Metall-Organisch-Chemische Dampfphasenabscheidung wegen ihrer hohen Abscheidehomogenität und der guten Kantenbedeckung auch bei dreidimensionalen Strukturen.



**Abb. 5.10:** Abscheideraten und Aktivierungsenergien der vier verschiedenen Precursoren T0, T1, T2 und T3 im Vergleich, aufgetragen als Arrhenius-Plot

Als Ausgangsmaterialien für die MOCVD werden im allgemeinen metallorganische Flüssigkeiten, unter anderem Titanisopropylat, verwendet, welche allesamt bei Kontakt mit Sauerstoff sehr leicht oxidieren. Als Ersatz für kommerziell erhältliche, mit diesem Nachteil behaftete Precursoren wurden in dieser Arbeit drei neue Flüssigkeiten entwickelt, bei denen es sich um  $\text{Ti}(\text{OC}(\text{CH}_3)_2\text{CH}_2\text{OCH}_3)_4$  (im Folgenden Ti1 genannt),  $\text{Ti}(\text{OC}(\text{CH}_3)_2\text{CH}_2\text{CH}_3)_4$  (Ti2) und  $\text{Ti}(\text{OC}(\text{CH}_3)_2\text{CH}_2\text{CH}_2\text{CH}_3)_4$  (Ti3) handelt. Die drei neuen Flüssigkeiten wurden auf ihre Eignung zur Herstellung von Titandioxidschichten getestet und mit dem kommerziell üblichen Precursor Titanisopropylat,  $\text{Ti}(\text{OiPr})_4$  (Ti0) verglichen.

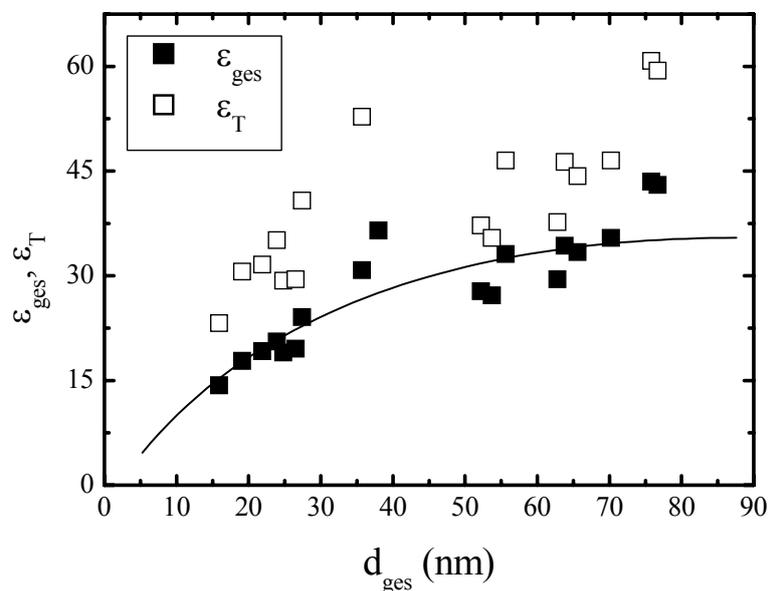
Als erster Schritt wurde für alle zur Verfügung stehenden Precursoren jeweils ein Abscheidprozess zur Herstellung von Titandioxidschichten mit geeigneten Parametern optimiert. Im

Anschluss daran wurden einfache Teststrukturen mit Titandioxidschichtdicken zwischen 25 nm und 150 nm erstellt und charakterisiert. Besonderer Schwerpunkt lag dabei auf der elektrischen Charakterisierung, zusätzliches Augenmerk wurde auf die kristallographische Analyse gelegt.

Es wurde festgestellt, dass die Aktivierungsenergien der Precursoren in einem Bereich zwischen 0,97 eV und 1,45 eV lag und dass mit Precursor Ti1 die homogensten Schichtabscheidungen möglich sind. Ti3 ist in dieser Beziehung in etwa mit dem kommerziellen Ti0 vergleichbar, während Ti2 deutlich schlechter abschneidet.

Die Schichten sind in allen Fällen polykristallin mit wechselnden amorphen Anteilen, den größten amorphen Anteil haben Schichten aus Precursor Ti1. Die Kristallstruktur entspricht bei allen Proben hauptsächlich der anatase Phase mit dem Hauptsignal (101), wobei vor allem bei Ti2 auch deutliche rutile Anteile, die eine säulenartige Struktur aufweisen, gefunden wurden. Die Oberflächenstruktur besitzt bei Ti0 und Ti3 bei niedrigen Abscheidetemperaturen eine Rauigkeit, die etwa der Schichtdicke entspricht, wird bei höheren Temperaturen bzw. höheren amorphen Anteilen (Ti1) in den Schichten weniger rau; die Oberfläche von Ti2-Schichten ist durch die rutilen Anteile von vorneherein glatter.

Der Sauerstoffanteil im Vergleich zum Titananteil in der Schicht liegt bei allen Precursoren mit etwa 2,28 bis 2,9 über der zu erwartenden Stöchiometrie, den höchsten Anteil haben Ti0-Schichten. Durch eine Temperung gelingt es, die Kristallinität der Schichten in geringem Maße zu erhöhen und den Kohlenstoff außer bei Ti2-Schichten zu entfernen. Die Temperung fördert jedoch das Wachstum einer Zwischenschicht zwischen dem Titandioxid und dem Siliciumsubstrat, was im Rahmen dieser Arbeit nicht vermieden werden konnte.



**Abb. 5.11:** Dielektrizitätskonstanten über verschiedene mit Precursor Ti3 abge-schiedene Substrate, wobei  $\epsilon_{ges}$  die Dielektrizitätskonstante von Ti-tandioxidschicht plus Siliciumdioxidschicht und  $\epsilon_T$  die Dielektrizi-tätskonstante der Titandioxidschicht alleine darstellt

Für elektrische Messungen wurden Metall-Isolator-Halbleiter-Kondensatoren als Teststrukturen verwendet. Als Halbleiter diente leicht p-dotiertes Silicium und als Metall-Elektrode wurden unterschiedlich große Platinflächen auf die Titandioxidschichten aufgebracht. Elektrische Messungen an ungetemperten Schichten zeigten ausschließlich Leckströme. Ti1 und Ti2 erwiesen sich wegen mangelnder Reproduzierbarkeit, wegen des hohen Kohlenstoffgehaltes und wegen weiterer Probleme wie OH-Gruppen und Wasserstoffatome in der Schicht als nicht geeignet. Ti3 hingegen erwies sich diesbezüglich als zumindest ebenbürtig zu dem kommerziell erhältlichen Ti0.

Für Ti3-Schichten wurden Dielektrizitätskonstanten im Bereich zwischen 25 und 80 für die gesamte Schicht gemessen; unter der Annahme, dass es sich bei der Zwischenschicht um eine Siliciumdioxidschicht handelt, wurde daraus eine Dielektrizitätskonstante von etwa 15 bis 60 errechnet. Zusätzlich wurde eine Abhängigkeit der Dielektrizitätskonstanten von der Schichtdicke beobachtet.

Es ergaben sich starke Abweichungen der theoretischen Flachbandspannung von den realen Flachbandspannungen. Ofengetemperte Schichten zeigten deutlich mehr positive Oxidladungen in der Schicht als RTP-getemperte Schichten. Außerdem wurden getrappte Ladungen in den Schichten und Grenzflächenladungen an den Grenzflächen gefunden, was auch anhand der Verschiebung der Flachbandspannung ersichtlich ist. Unter den gefundenen Stromtransportmechanismen finden sich im Bereich niedriger Spannungen vor allem Verschiebungsströme, im mittleren Spannungsbereich findet sich Poole-Frenkel-Leitung mit Barrierenhöhen zwischen 0,79 und 1,01 eV und im Bereich hoher Spannungen war Feldunterstützte Emission bzw. Fowler-Nordheim-Tunneln mit Barrierenhöhen bzw. Traptiefen von maximal 0,15 eV zu beobachten.

Insgesamt gesehen wurde festgestellt, dass der neuentwickelte Precursor Ti3 das Potential besitzt, als Ersatz für bereits handelsübliche Ausgangsmaterialien für MOCVD-Beschichtungen eingesetzt zu werden. In ihren elektrischen und kristallinen Eigenschaften sind aus Ti3 abgeschiedene Schichten zumindest vergleichbar zu aus Ti0 abgeschiedenen Schichten, Ti3 ist jedoch deutlich sauerstoffunempfindlicher und somit leichter handhabbar. Es sind allerdings noch einige Verbesserungen in der Prozessführung notwendig, um die Leckströme der Schichten zu reduzieren. Außerdem könnte es sinnvoll sein, anstelle der durch Abscheidung und Temperung entstehenden unkontrolliert aufwachsenden SiO<sub>x</sub>-Schicht vor der Abscheidung eine SiO<sub>2</sub>-Schicht mit kontrollierten Eigenschaften aufzuwachsen.

### **5.3.7. Strukturweitenbestimmung für die sub 100 nm-Lithographie mittels spektralellipsometrischer Beugungsmessung**

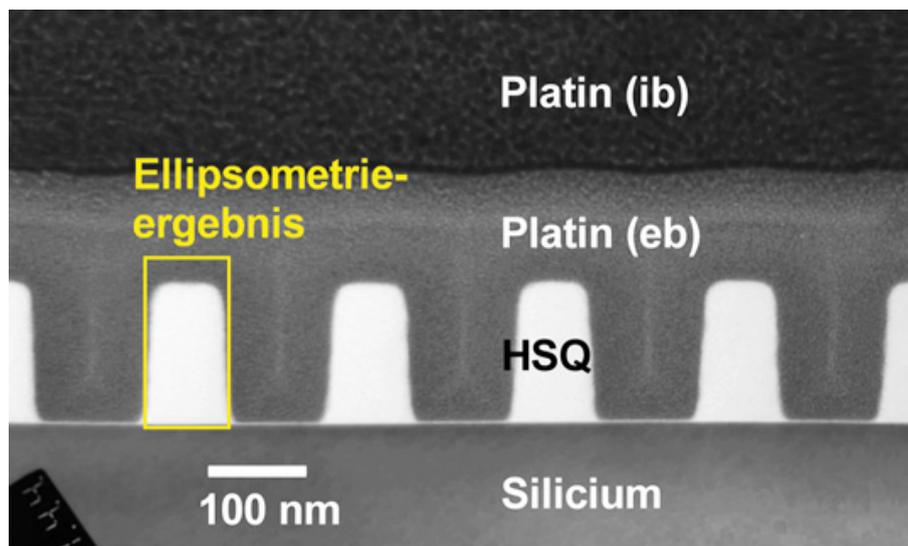
(Andrea Weidner, 2005)

In dieser Arbeit wird ein Näherungsverfahren zur Berechnung der Beugungseffekte von Gittern nullter Ordnung entwickelt und getestet, um die Linienbreitenbestimmung aus Beugungsmessungen für die Halbleiterindustrie zu vereinfachen und zu beschleunigen.

Ausgangspunkt der Arbeit ist die Problematik der Strukturweitenmessung in der Halbleiterindustrie. Bisher eingesetzte Elektronenmikroskope sind zu langsam, zu aufwändig und für weiter sinkende Strukturbreiten unter 100 nm nicht geeignet, alle Scheiben zu überprüfen. Deshalb hat sich die Beugungsmessung, im Englischen "scatterometry" genannt, als neues Messverfahren etabliert. Dabei werden die Beugungseffekte an Gittern interpretiert, um auf die Strukturparameter zurückzuschließen. Bisher entwickelte Methoden benötigen wegen der geringen Strukturbreiten allerdings sogenannte rigorose und deshalb zeit- und rechenintensive Simulationsmethoden, um die Beugungseffekte zu berechnen und aus den Messungen die Gitterparameter zu bestimmen.

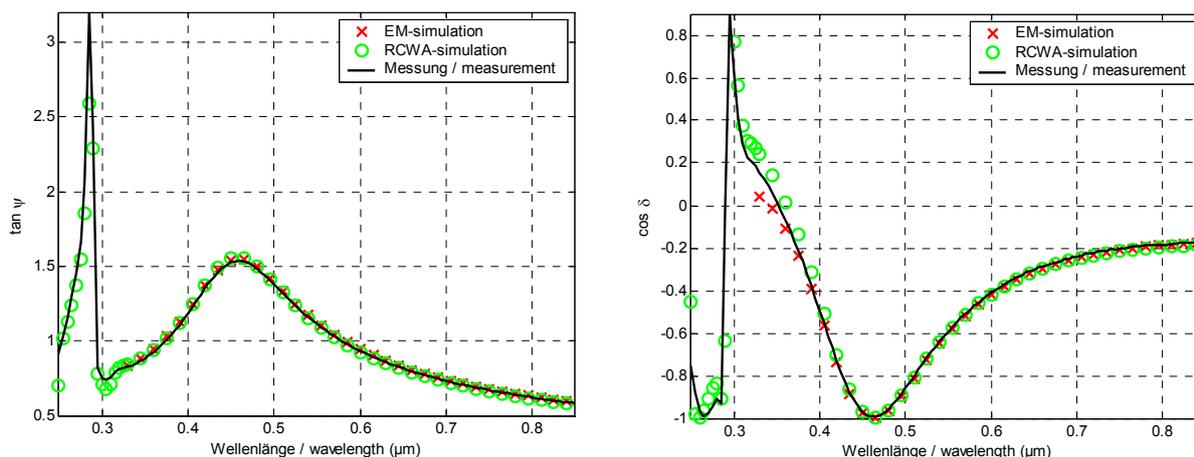
Deshalb wird in dieser Arbeit ausgenutzt, dass aufgrund weiter reduzierter Linienbreiten unter 100 nm die Perioden der hergestellten Strukturen so klein sind, dass in dem bei den meisten Messgeräten verwendeten sichtbaren Wellenlängenbereich keine höheren Beugungsordnungen auftreten. Die als Teststrukturen verwendeten Linien-Graben-Gitter verhalten sich optisch näherungsweise wie uniaxiale Kristalle, deren optische Konstanten mit dem entwickelten Effektiv-Medium(EM)-Modell schnell und einfach als Funktion der Gitterparameter berechnet werden können. Die ordentliche Dielektrizitätskonstante wird bis zur vierten Ordnung des Verhältnisses Periode zu Wellenlänge entwickelt, die außerordentliche bis zur zweiten Ordnung. Die Methode ist für lamellare Linien-Graben-Gitter mit rechtwinkligem Profil und für beliebige Einfallswinkel geeignet. Durch Verwendung eines 4 x 4-Matrixformalismus können beliebige Schichtfolgen von strukturierten und unstrukturierten Schichten simuliert werden.

Das entwickelte Modell wird sowohl theoretisch durch Vergleich mit rigorosen Simulationen als auch experimentell anhand von spektralellipsometrischen Beugungsmessungen getestet, deren Ergebnisse mit Atomkraftmikroskop- und Transmissionselektronenmikroskop-Messungen verglichen werden. Als Proben wurden Hydrogensilsesquioxan-Gitter mit einer Periode von 150 nm verwendet. Ein Vergleich der Ellipsometriemessung mit den Transmissionselektronenmikroskopmessung ist in Abb. 5.12 gezeigt.



**Abb. 5.12:** Vergleich der verschiedenen Messergebnisse: Transmissionselektronenmikroskopmessung (98000fache Vergrößerung) und Ergebnis der Spektralellipsometrie, ausgewertet mit dem entwickelten EM-Modell. Untersucht wurde ein elektronenlithographisch hergestelltes Gitter aus Hydrogensilsesquioxan (HSQ) mit einer Periode von 150 nm, einer nominellen Linienbreite von 70 nm und einer Schichtdicke von 150 nm

In Abb. 5.13 wird die Ellipsometriemessung mit den Simulationsergebnissen verglichen, basierend sowohl auf dem entwickelten EM-Modell als auch auf der rigorosen Methode RCWA (engl.: „rigorous coupled wave method“). Basierend auf der hervorragenden Übereinstimmung zwischen rigorosen und EM-Rechnungen werden die Konsequenzen für den Einsatz der Beugungsmessungen für weitere Anwendungsgebiete wie der Neigungsmessung bei weiter sinkenden Strukturbreiten theoretisch untersucht.



**Abb. 5.13:** Vergleich verschiedener Ellipsometriespektren: Messung am Gitter mit Schichtdicke 150 nm und Linienbreite 70 nm. Optimierungsergebnis mittels des neuen EM-Modells und rigorose Simulation mittels RCWA-Methode mit den gleichen Gitterparametern wie die EM-Simulation

### 5.3.8. Untersuchung von Aufladungseffekten bei der Ionenimplantation

(Tobias Dirnecker, 2006)

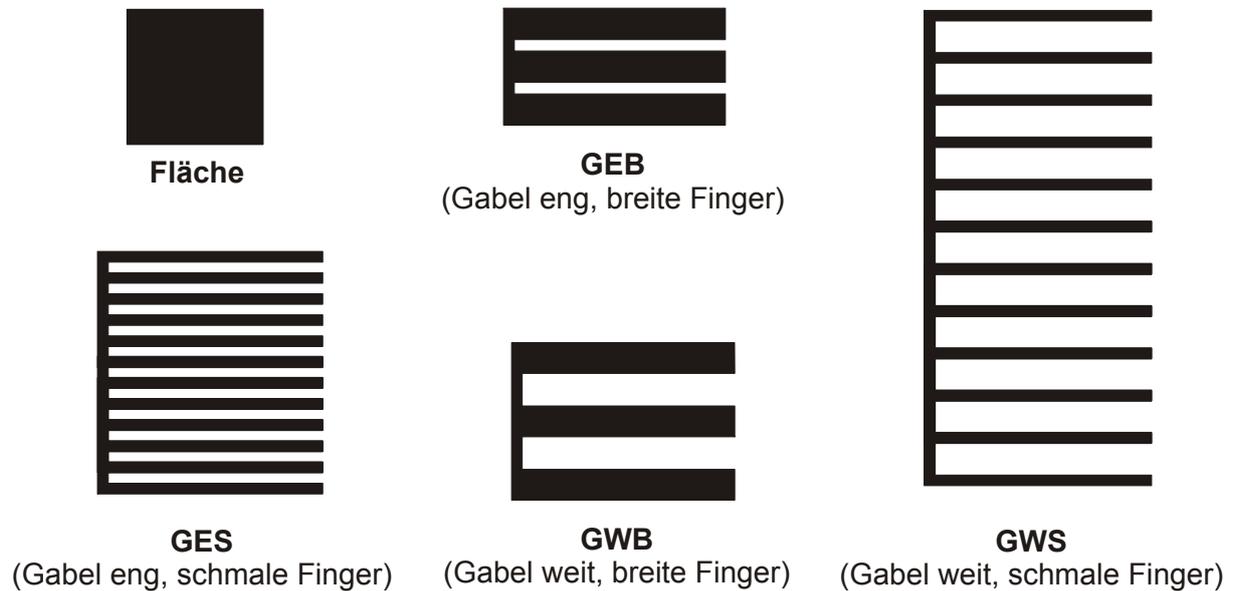
Während der Ionenimplantation werden Atome und Moleküle ionisiert und auf Halbleiterscheiben beschleunigt. Die durch diese Ionen zur Halbleiterscheibe transportierte Ladung kann vom Substrat isolierte Strukturen elektrisch aufladen und zum Aufbau unerwünschter Spannungen führen. Vor allem bei Metall-Oxid-Halbleiter (MOS)-Bauelementen können solche Aufladungseffekte zu Parameterschwankungen, Frühausfällen oder zur Zerstörung der Bauelemente führen.

Im Rahmen dieser Arbeit wurden Teststrukturen zur Bewertung von Aufladungseffekten bei der Herstellung integrierter Schaltungen entworfen und hergestellt. Die Strukturen bestehen aus MOS-Kondensatoren, mit deren oberer Elektrode ladungssammelnde leitende Flächen (Antennen) verbunden sind. Die Kondensatoren besitzen eine Gateoxidfläche von  $10 \mu\text{m}^2$  und eine Gateoxiddicke von 4,5 nm. Die Antennen bestehen aus Polysilicium über Isolationsgebiet und besitzen Antennenverhältnisse (Verhältnis der Flächen von Antenne und Gateoxid) von  $10^3$  bis  $10^5$ . In realen Bauelementen können sich Antennenflächen z.B. durch lange Leiterbahnen ergeben.

Gelangen während eines Prozess-Schrittes Ladungsträger unterschiedlicher Polarität zur Scheibenoberfläche, so kann sich ein Potentialunterschied zwischen der oberen Elektrode des Kondensators und dem Substrat ergeben. Ist der Potentialunterschied ausreichend groß, so setzt ein Stromfluss durch das Gateoxid ein. Je größer die Fläche der Antenne, desto mehr Ladungsträger werden durch das Gateoxid zum Substrat abgeleitet, die Schädigung des Oxids nimmt mit steigendem Antennenverhältnis zu. Die Auswertung der Teststrukturen erfolgt über die Bestimmung der verbleibenden Oxidqualität nach Beendigung des Prozessschrittes.

Um den Einfluss geometrieabhängiger Größen untersuchen zu können, wurden unterschiedliche Antennenformen (rechteckige Fläche, Gabelstrukturen) berücksichtigt (Abb. 5.14). Eine weitere Maskenebene zur Festlegung von Bereichen mit Photolack auf der Scheibe ermöglicht die Bewertung des Einflusses von Lackflächen auf die elektrische Aufladung während

der Ionenimplantation. Neben dem Einsatz bei der Implantation können die Strukturen bei weiteren Herstellungsschritten, z.B. Plasmaätz- und Plasmaabscheideschritten, zur Prozessüberwachung oder Anlagenqualifizierung verwendet werden.

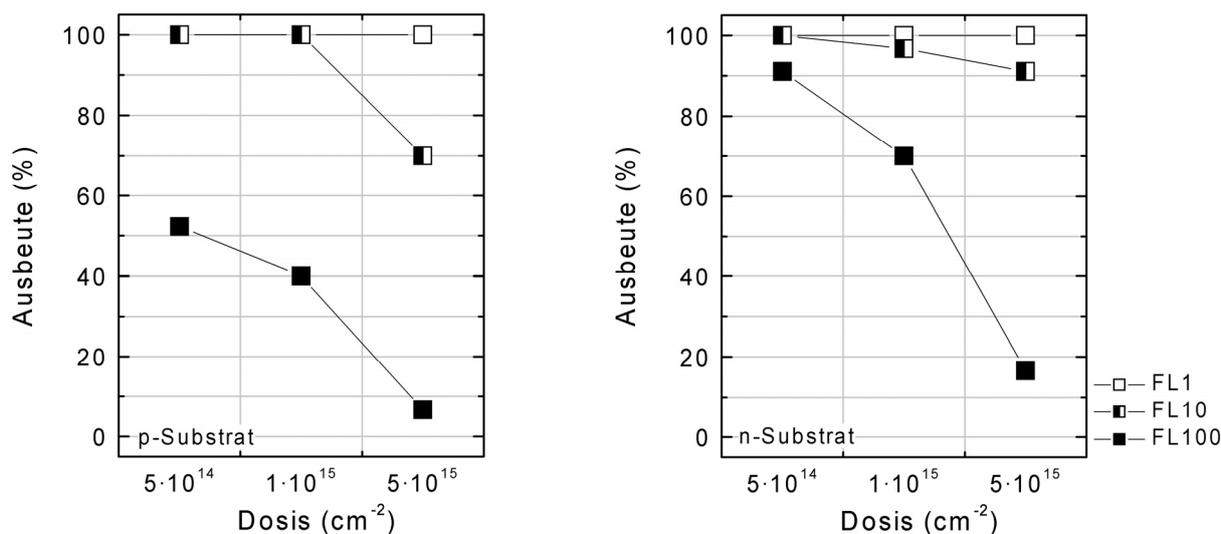


**Abb. 5.14:** Schematische Übersicht der Antennenformen in der Polysilicium-Ebene

Im Rahmen dieser Arbeit wurden erstmalig zahlreiche Einflussfaktoren auf die elektrische Aufladung mit Hilfe eines einheitlichen Satzes an Teststrukturen untersucht. Zu diesen Einflussgrößen zählen neben Prozessparametern, wie z.B. Implantationsstrom und implantierte Dosis, vor allem Parameter, die durch den Entwurf und den Aufbau der Strukturen festgelegt sind. Einen Schwerpunkt der Arbeit bilden Untersuchungen zum Einfluss von Photolackflächen auf die elektrische Aufladung.

Die Ergebnisse zeigen, dass die Strukturen empfindlich auf Veränderungen der Implantationsparameter reagieren. So wurde nachgewiesen, dass die Plasmaelektronendusche zur Ladungsneutralisation die elektrische Aufladung während der Implantation stark reduziert. Bei weiteren Versuchen ohne den Einsatz der Ladungsneutralisation zeigen die Strukturen für Arsen-Implantationen mit Implantationsdosen zwischen  $5 \cdot 10^{14}$  und  $5 \cdot 10^{15} \text{ cm}^{-2}$  und Implantationsströmen zwischen 4 und 16 mA im Wesentlichen das erwartete Verhalten, d.h. einen steigenden Anteil an geschädigten Bauelementen mit steigender Implantationsdosis (Abb. 5.15) und mit steigendem Implantationsstrom bei ansonsten konstanten Implantationsbedingungen.

Weitere Experimente ergaben, dass Strukturen mit weiteren Abständen zwischen den Antennenfingern und mit abnehmenden Fingerbreiten (bei gleicher Gesamtfläche der Polysiliciumantenne) zunehmende Schädigung aufweisen. Ausschlaggebend für dieses Verhalten können Oxidflächen sein, die sich zwischen den Stegen der Antennenstrukturen befinden und sich während der Implantation positiv aufladen. Niederenergetische Elektronen werden zu diesen Flächen abgelenkt und stehen auf den Polysiliciumantennen nicht mehr zur Ladungskompensation zur Verfügung. Je kleiner das Verhältnis von Polysiliciumfläche zur zwischen den Stegen befindlichen Oxidfläche ist, desto stärker werden die Strukturen durch elektrische Aufladungseffekte geschädigt.



**Abb. 5.15:** Abhängigkeit der Ausbeute von der implantierten Dosis (As, 80 keV, 12 mA, Elektronendusche aus) am Beispiel von Flächenantennen mit Antennenverhältnissen zwischen  $10^3$  (Struktur FL1) und  $10^5$  (Struktur FL100)

Hinsichtlich des Einflusses von Photolackflächen auf die elektrische Aufladung wurden einige in der Literatur diskutierte Modelle durch eine große Anzahl an Teststrukturen mit unterschiedlich ausgelegten Lackflächen untersucht.

Für die in dieser Arbeit durchgeführten Experimente konnte keine Schädigung von Bauelementen festgestellt werden, die während der Implantation vollständig mit Lack abgedeckt waren. Waren die Elektroden teilweise mit Photolack bedeckt, so nahm die Ausbeute der Strukturen linear mit der implantierten, nicht abgedeckten Antennenfläche ab. Modelle, nach denen die Oberfläche von Photolack durch den Beschuss mit Ionen leitfähig werden kann und Lackflächen auf diese Weise als zusätzliche ladungssammelnde Elektroden dienen können, wurden nicht bestätigt. Eine Blockade von Leckstrompfaden durch angrenzende Lackflächen konnte ebenso nicht nachgewiesen werden.

Die erzielten Ergebnisse zeigen dennoch, dass Photolackflächen die elektrische Aufladung von Teststrukturen in ihrer unmittelbaren Umgebung sowie über die gesamte Halbleiterscheibe beeinflussen können. So zeigen Strukturen mit Lackflächen der Größe von  $0,5 \text{ mm}^2$  in unmittelbarer Umgebung (Abstand zwischen Photolack und Antenne von 1 bzw.  $5 \text{ }\mu\text{m}$ ) deutlich stärkere Ausbeuteverluste als Strukturen mit identischen Abmessungen, die einen Abstand von über  $200 \text{ }\mu\text{m}$  zur nächsten Lackfläche während der Implantation besitzen. Bei Antennenstrukturen, die während der Implantation teilweise mit Photolack abgedeckt waren, hatte neben der Größe der implantierten Antennenfläche auch die Form der überlagernden Photolackstrukturen entscheidende Auswirkung auf die Schädigung der Bauelemente. Je geringer das Verhältnis zwischen der Weite der Implantationsöffnungen und den direkt angrenzenden Lackflächen war, desto stärker war die Schädigung der Strukturen. Ursache für dieses Verhalten ist die positive Aufladung der Lackflächen. Elektronen werden vom positiven Potential der Lackoberfläche angezogen und stehen nicht mehr zur Ladungsneutralisation der Antennenfläche zur Verfügung. Befanden sich große Lackflächen (Größe ca.  $2,5 \text{ cm}^2$ ) auf der Scheibe, so war der Einfluss der Photolackflächen über die ganze Scheibe festzustellen.

Die im Rahmen dieser Arbeit entworfenen Teststrukturen werden in der industriellen Fertigung von integrierten Schaltungen zur Prozesskontrolle und zur Anlagenqualifizierung ver-

wendet. Neben der Ionenimplantation können auch weitere Herstellungsschritte, z.B. Plasmaätz- und Plasmaabscheideverfahren oder Dotierung mit Ionen aus einem Plasma, hinsichtlich elektrischer Aufladungseffekte bewertet werden. Bei einer regelmäßigen Prozessüberwachung wurde mit Hilfe der Teststrukturen beispielsweise ein plasmaunterstützter Abscheideprozess als Ursache für elektrische Aufladungseffekte identifiziert.

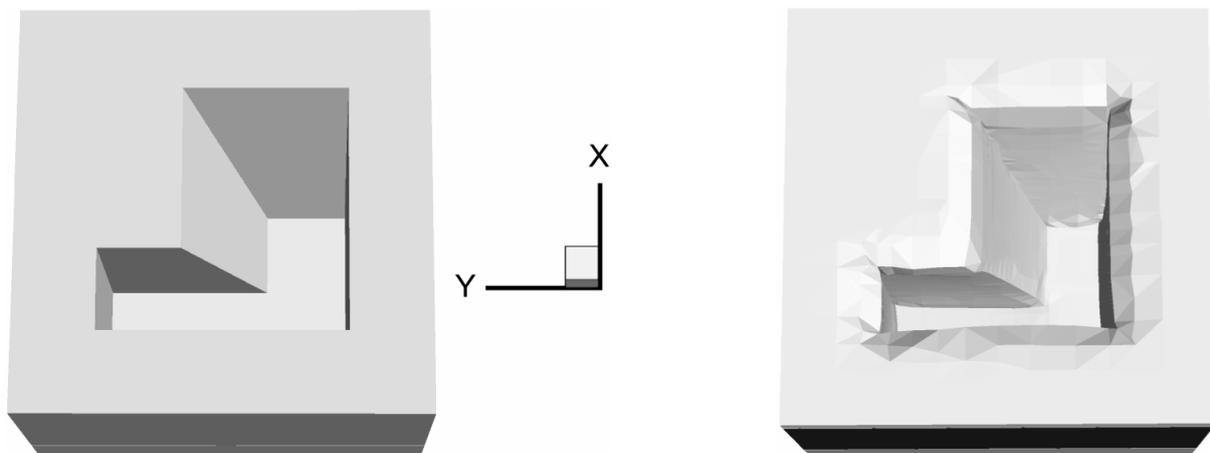
Aufgrund des einfachen Aufbaus der Strukturen können diese flexibel auch für zukünftige Technologien, z.B. bei veränderter Gateoxidstärke oder bei neuen Gatedielektrika, eingesetzt werden. Vor allem im Hinblick auf den Einsatz von hoch- $\epsilon$ -Schichten als neue Gatedielektrika können die Teststrukturen eingesetzt werden, um das Risiko einer Schädigung durch elektrische Aufladungseffekte für zukünftige Bauelemente abzuschätzen.

### 5.3.9. Dreidimensionale Topographiesimulation der ionisierten Metallplasma-Abscheidung in der Halbleitertechnologie

(Siegbert Kistler, 2006)

In der Halbleitertechnologie wird zur Herstellung von Kontaktierungsleiterbahnen und zur Abscheidung von Barrierschichten ein spezieller Prozess der physikalischen Schichtabscheidung benutzt, mit dem durch energetische Ionen eine gleichmäßige Schichtdicke verhältnismäßig dünner Schichten in schmalen und gleichzeitig tiefen Strukturen erreicht werden kann.

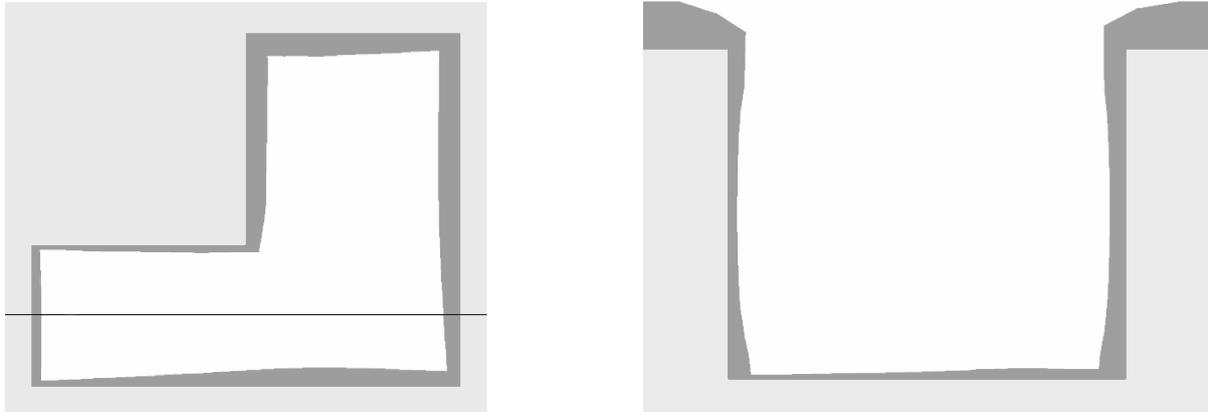
Die Anforderung, Metall- und Barrierschichten in solche Strukturen abzuschneiden, entsteht aus der zunehmenden Verkleinerung der Bauelemente. In dieser Arbeit wurde ein Simulationsprogramm entwickelt, das die dreidimensionale Form der Oberfläche von Strukturen nach einer physikalischen Schichtabscheidung - auch mit Rückspütern - vorhersagen kann.



**Abb. 5.16:** *Dreidimensionale Struktur ohne Symmetrieachse oder -ebene vor simulierter Abscheidung (links) und danach (rechts)*

Rückspütern bezeichnet den Prozess der Ablösung bereits abgeschiedenen Materials durch energetische Ionen und sorgt für eine Umverteilung von Material innerhalb der Struktur. Als Grundlage dient ein physikalisches Modell zur Beschreibung der Vorgänge an der Strukturoberfläche. Es berücksichtigt energiereiche Teilchen, wie sie gezielt bei der ionisierten Metallplasma-Abscheidung (IMPVD) erzeugt werden, um die Konformität der abgeschiedenen Schicht zu verbessern. Ohne die energiereichen Teilchen beschreibt das Modell herkömmliche physikalische Schichtabscheidung. Die Energie- und Winkelverteilung der auftreffenden Teilchen und deren Haftwahrscheinlichkeit sind Parameter des Modells. Die behandelten

Teilchensorten sind Atome und Ionen des sich abscheidenden Materials sowie Ionen des Trägergases. Die Ionen können durch Rückspütern wieder Material aus der Schicht entfernen und innerhalb der Struktur umlagern. Die Abhängigkeit dieses Vorgangs von der Energie und dem Einfallswinkel des Ions wird berücksichtigt.

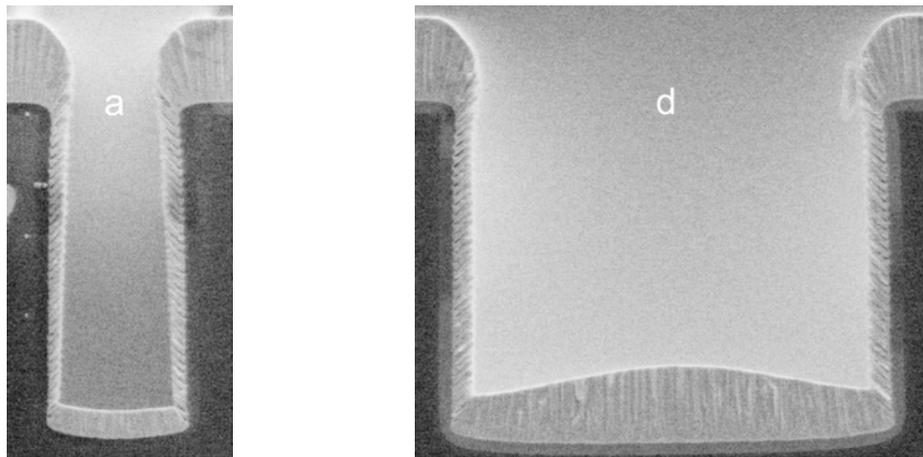


**Abb. 5.17:** *Querschnitte durch die Struktur aus Abb. 5.16 nach der Abscheidung. Links: Schnitt senkrecht zur z-Achse bei halber Tiefe. Rechts: Schnitt senkrecht zur y-Achse entlang des grabenähnlichen Bereichs (wie in der linken Abb. eingezeichnet)*

Die Topographie der Struktur wird durch Unterteilung in ebene Dreiecke diskretisiert. Dadurch kann eine Oberfläche bei geringem Speicherplatzbedarf vergleichsweise genau beschrieben werden. Basierend auf dem physikalischen Modell wurde für die 3D-Simulation ein lineares Gleichungssystem zur Bestimmung der Abscheideraten an verschiedenen Stellen der Oberfläche aufgestellt. Alle auftretenden Größen wie Teilchenaustausch, Abschattung und gegenseitige Sichtbarkeit von Oberflächenelementen werden in drei Dimensionen behandelt.

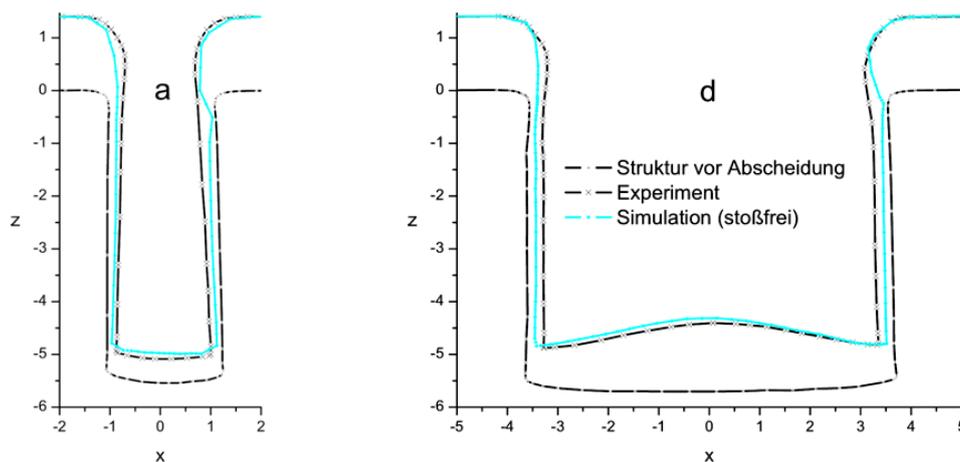
Die rechenzeitintensivsten Vorgänge sind dabei die Bestimmung des freien Raumwinkels für jedes Oberflächenelement - also die Abschattung durch andere Oberflächenelemente - sowie die Bestimmung der gegenseitigen Sichtbarkeit von Oberflächenelementen. Mit dem Programm lassen sich erstmals die Topographieänderungen dreidimensionaler Strukturen bei der ionisierten Metallplasma-Abscheidung simulieren. Zur Erzeugung der Struktur nach der simulierten Abscheidung wird ein bestehendes Programm benutzt, das die Dreiecke gemäß den Abscheideraten verschiebt.

Der 3D-Simulator wurde anhand von 2D-Simulationen aus der Literatur validiert, die wiederum mit Experimenten verglichen worden waren. Die 3D-Simulationen zeigen eine gute Übereinstimmung mit den 2D-Simulationen, sowohl mit als auch ohne Rückspütern. An einer nur dreidimensional behandelbaren Struktur wurden die Einflüsse verschiedener Modellparameter untersucht. Zur weiteren Validierung wurden eigene Experimente zur physikalischen Schichtabscheidung durchgeführt. Dazu wurden trocken geätzte Grabenstrukturen und quadratische Kontaktlöcher bei verschiedenen Argondrücken mit Titan oder Tantal beschichtet. Die Strukturen wurden danach präpariert und zur Anwendung des 3D-Simulators digitalisiert.



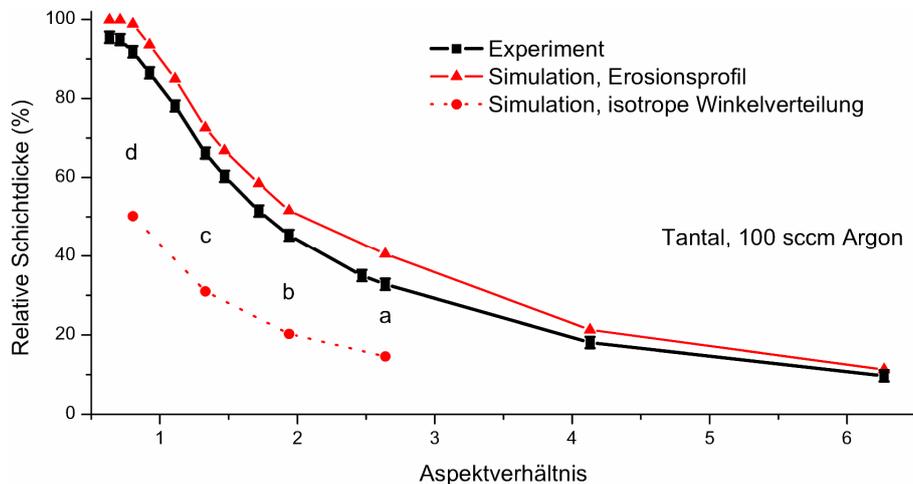
**Abb. 5.18:** Rasterelektronische Aufnahmen von Grabenquerschnitten nach Tantalabscheidung bei einem Argondruck von 595 mPA. Die Gräben besitzen ohne die Tantalschicht eine Tiefe von 5,55  $\mu\text{m}$  (a) und 5,7  $\mu\text{m}$  (d) sowie eine Breite von 2,10  $\mu\text{m}$  (a) und 7,10  $\mu\text{m}$  (d)

Für die Simulationen wurden die Modellparameter bestimmt, um die Experimente mit den 3D-Simulationen zu vergleichen. Der Einfluss der Streuung der gesputterten Atome im Reaktor wurde in dieser Arbeit durch die Bestimmung eines isotropen Anteils der Winkelverteilung aus den Simulationen abgeschätzt. Dazu wurden die gemessenen Bodenschichtdicken mit den Werten aus zwei verschiedenen Simulationen verglichen, die einerseits eine isotrope Winkelverteilung und andererseits eine ungestreute Winkelverteilung annahmen, wie sie sich aus der Reaktorgeometrie und dem Erosionsprofil des Targets ergibt. Auftretende Effekte, wie nicht massive Seitenwandschichten oder die verringerte Dichte von Metallatomen zum Rand des Reaktorvolumens hin, konnten zumeist quantitativ erfasst werden.



**Abb. 5.19:** Vergleich der digitalisierten Profile (schwarz) der bei einem Druck von 595 mPa abgeschiedenen Tantalabscheidungen aus Abb. 5.18 mit Simulationen (helle Linie) für eine ungestreute Winkelverteilung

Die Simulationen beschreiben konsistent die durchgeführten Experimente, aber eine genaue Nachbildung der Unebenheit der Oberfläche der Grabenseitenwände ist nicht möglich, ebenso kann die Bildung unregelmäßiger Strukturen im Nanometerbereich, wie sie bei den Titan-Seitenwandschichten beobachtet wurden, nicht nachgebildet werden.



**Abb. 5.20:** Relative Schichtdicke in der Grabenbodenmitte der bei einem Argondruck von 595 mPa abgeschiedenen Tantalschicht im Vergleich mit Simulationen, die eine ungestreute oder eine isotrope Winkelverteilung annehmen. Eine isotrope Winkelverteilung nimmt keine Vorzugsrichtung der auf die Oberfläche auftreffenden Teilchen an

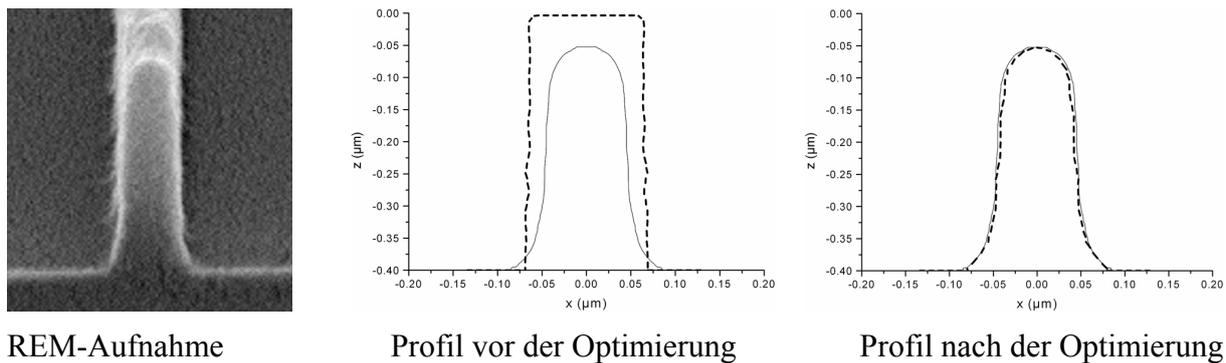
### 5.3.10. Neue Methoden zur automatischen Kalibrierung von Modellparametern für die Simulation optischer Lithographieprozesse

(Bernd Tollkühn, 2006)

Die Simulation ist für die Erforschung und Entwicklung optischer Lithographieprozesse unverzichtbar geworden. Auf Grund der Komplexität der betrachteten physikalischen und chemischen Prozesse müssen bis zu 40 Parameter bestimmt werden, bevor Simulationen durchgeführt werden können. In dieser Arbeit wurden neue Methoden zur automatischen Kalibrierung von Modellparametern für die optische Lithographiesimulation entwickelt. Neue Zielfunktionen wurden entwickelt, die für beliebige Modellparameter und Kombinationen zur Evaluation von Prozessgrößen wie Linienbreiten, Prozessfenster und Photolackprofile angewendet werden können. Des Weiteren wurden vereinfachte Photolackmodelle für eine schnelle Prozess-Simulation implementiert, kalibriert und erweitert.

Ein Verfahren zum automatischen Anpassen der Simulation an die Prozesse nicht chemisch verstärkter Photolacke wurde entwickelt. Ein lokaler Simplex-Algorithmus wurde verwendet, um die multiple Parameterkalibrierung zu automatisieren. Geeignete Startwerte wurden durch eine Vorkalibrierung bestimmt. Um mit dieser Methode einen optimalen Parametersatz zu erhalten, müssen weniger als 200 Fokus-Belichtungs-Matrizen simuliert werden.

Weiterhin wurde ein neues Verfahren entwickelt, um Modelle chemisch verstärkter Photolacke mit dem Simplex-Algorithmus zu optimieren. Die Modelle wurden für Fokus-Belichtungs-Matrizen mit verschiedenen Maskenstrukturen und Photolackprofilen kalibriert (Abb. 5.21).



REM-Aufnahme

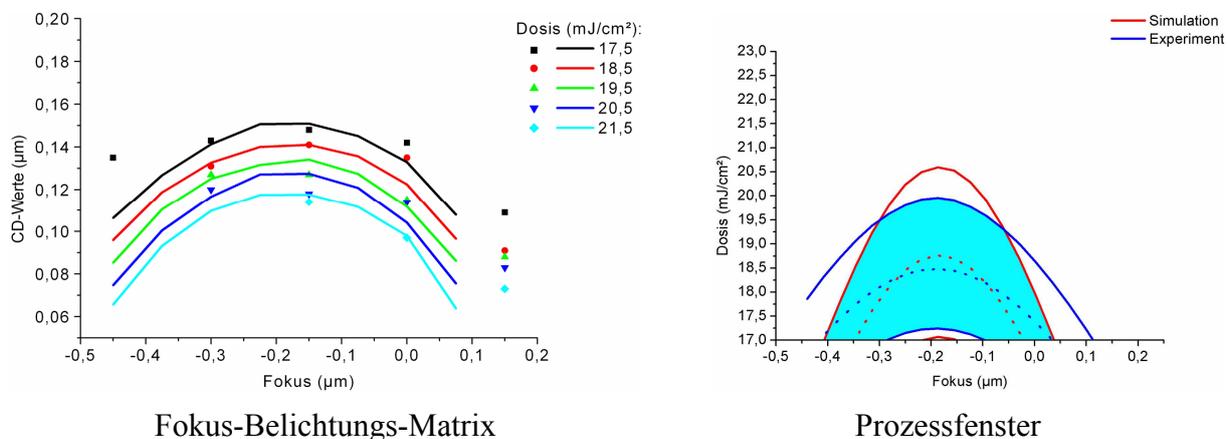
Profil vor der Optimierung

Profil nach der Optimierung

**Abb. 5.21:** Kalibrierung der Photolackmodelle mit einem Querschnittsbild eines Profils. Die kontinuierliche Linie visualisiert das gemessene, die gestrichelte Linie das simulierte Profil

Es zeigte sich, dass die Anwendung dieses Verfahrens für diese Modelle nicht komfortabel ist: Die komplexen physikalischen und chemischen Prozesse chemisch verstärkter Photolacke müssen mit verfeinerten Modellen und durch zusätzliche Parameter beschrieben werden. Deshalb wurde ein genetischer Algorithmus für die Kalibrierung von chemisch verstärkten 248 nm- und 193 nm-Photolacken verwendet, da mehr Parameter kalibriert werden müssen. Der genetische Algorithmus verbesserte die Genauigkeit der Kalibrierungsergebnisse. Dies ist darauf zurückzuführen, dass die Dimension des Parameterraumes - im Vergleich zur Optimierung mit dem Simplex-Algorithmus - um mehr als das Fünffache vergrößert werden konnte. Zusätzlich verbesserte eine Betrachtung der Messfehler die Ergebnisse der Kalibrierung signifikant. Die Modelle wurden gleichzeitig für eine Fokus-Belichtungs-Matrix, Daten für die optische Nahbereichskorrektur, den Maskenfehler-Verstärkungs-Faktor und die Linearität kalibriert.

Außerdem wurden neue Algorithmen für die Prozessfenster-Evaluierung entwickelt. Der erste Algorithmus erlaubt eine analytische Darstellung von Fokus-Belichtungs-Matrizen mit Polynomen. Die Polynome können für eine quantitative Bewertung der Gebiete sich überlappenden Prozessfenster von simulierten und experimentellen Daten verwendet werden. Der zweite Algorithmus erlaubt eine visuelle Bewertung der Prozessfenster. Unterschiedliche Darstellungen und die Analyse von Prozessfenstern erlauben verschiedene Anwendungen (Abbildung 2).



Fokus-Belichtungs-Matrix

Prozessfenster

**Abb. 5.22:** Vergleich zwischen gemessener (Punkte im linken Bild) und simulierter Fokus-Belichtungs-Matrix sowie das entsprechende Prozessfenster (Bild rechts) eines chemisch verstärkten Photolacks nach dem Anpassen der Prozessfenster

Es ist wichtig, den Einfluss der Modellparameter auf die Simulationsergebnisse zu kennen, um die Komplexität der Kalibrierung zu reduzieren. Deshalb wurde ein neuer Algorithmus entwickelt, der die Empfindlichkeit beliebiger Modellparameter in einem festgelegten Parameterraum automatisch analysiert. Der Algorithmus kombiniert verschiedene Methoden der Korrelationsanalyse mit der Simulation optischer Lithographieprozesse. Die Ergebnisse dieser Analyse zeigten, dass wesentliche Simulationseffekte mit 4 oder 5 Parametern beschrieben werden können. Auf Grund der Ergebnisse wurden vereinfachte Photolackmodelle implementiert und die Modelle wurden für 1D- und 2D-Maskenstrukturen kalibriert. Es wurde gezeigt, dass ein vereinfachtes 1D-Modell Fokus-Belichtungs-Matrizen für verschiedene Prozessbedingungen simulieren kann. Eine Erweiterung der Modelle wurde notwendig, um ein Modell für eine Fokus-Belichtungs-Matrix, Daten für die optische Nahbereichskorrektur, den Maskenfehler-Verstärkungs-Faktor und die Linearität zu kalibrieren. Das 2D-Modell wurde für isolierte Ketten und Felder von Kontaktlöchern für einen 193 nm-Photolack kalibriert. Für viele Beispiele konnten die vereinfachten Photolackmodelle die experimentellen Daten ebenso gut vorhersagen wie die auf chemischen und physikalischen Gesetzmäßigkeiten basierenden Modelle. Im Gegensatz zu den auf chemischen und physikalischen Gesetzmäßigkeiten basierenden Modellen sind die vereinfachten Modelle 100-mal schneller.

### **5.3.11. Entwicklung und Charakterisierung eines CMOS-Prozesses mit minimierter Anzahl an Lithographieebenen**

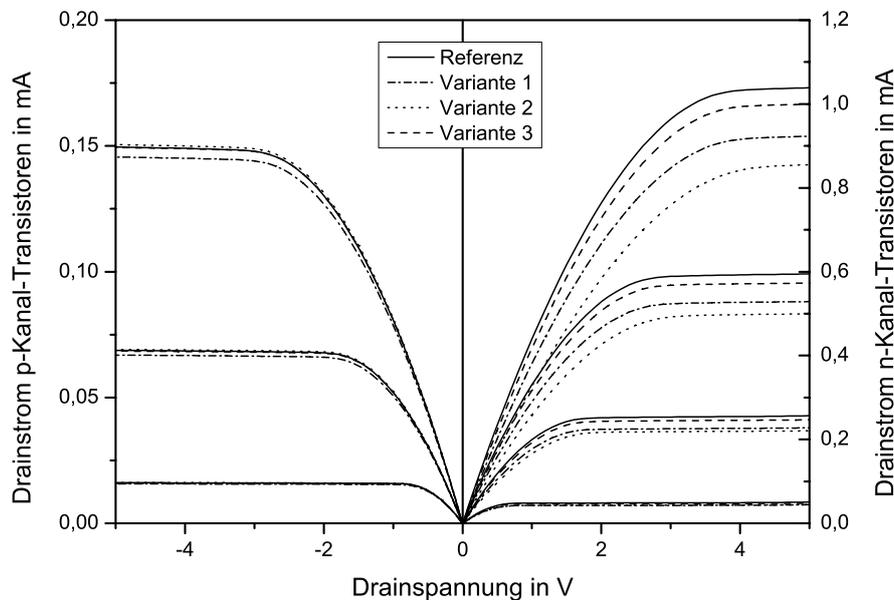
(Michael Jank, 2006)

Die Vereinfachung von Halbleiterfertigungsprozessen führt zur schnelleren und wirtschaftlicheren Herstellung von Bauelementen. Durch optimierte Prozessführung lassen sich Lithographieebenen und Einzelprozess-Schritte einsparen sowie Fertigungstoleranzen verringern.

In dieser Arbeit wird erstmals ein CMOS-Prozess auf Bulk-Silicium-Ausgangsmaterial demonstriert, der mit nur drei Maskenebenen für die Bauelementeprozessierung beziehungsweise fünf Maskenebenen bis zur ersten Metallebene durchgeführt werden kann. Hierfür werden bekannte Methoden zur Einsparung von Lithographieebenen in CMOS-Prozessen zu einem neuartigen Prozess-Konzept weiterentwickelt, dessen kritische Aspekte herausgearbeitet und durch Experimente sowie Prozess- und Bauelementesimulationen eingehend untersucht werden.

Ausgangspunkte für den neu entwickelten CMOS-Prozess sind ein Konzept zur selbstjustierten Hochenergie-Ionenimplantation beider Wannendotierungen über nur eine Photolackmaske und ein Konzept zur Definition der Wannens- und zugehörigen Source/Drain-Gebiete mit je einer Maskenebene pro Transistor-Leitungstyp. Beim ersten Konzept wird die n-Wannendotierung durch die geöffneten Wannengebiete eingebracht, die p-Wannendotierung wird durch den Photolack hindurch implantiert und bildet gleichzeitig unter der n-Wanne eine hochdotierte vergrabene p-Schicht. Der Ansatz, Wannens und korrespondierende Source/Drain-Gebiete mit je einer Maskenebene pro Leitungstyp zu implantieren, liegt prinzipiell auf der Hand, da beispielsweise dem Bereich der n-Wanne eindeutig eine p-Source/Drain-Dotierung zugeordnet werden kann. Allerdings muss berücksichtigt werden, dass gleichzeitig mit der Source/Drain-Implantation in der n-Wanne auch die hochdotierten Bereiche zur Kontaktierung der komplementären p-Wanne hergestellt werden müssen und umgekehrt. Dieses Problem lässt sich unter Ausnutzung der unterschiedlichen lateralen Streuungen bei verschiedenen Implantationsenergien umgehen. Dünne Photolackstege beziehungsweise -säulen und dünne Gräben beziehungsweise Löcher im Lack haben bei der Hochenergie-Wannens-implantation nahezu vernachlässigbare Auswirkungen, während sie bei den mit vergleichsweise niedrigen Energien durchgeführten Hochdosis-Implantationen eine effektive Maskierung beziehungsweise Öffnung im Photolack darstellen.

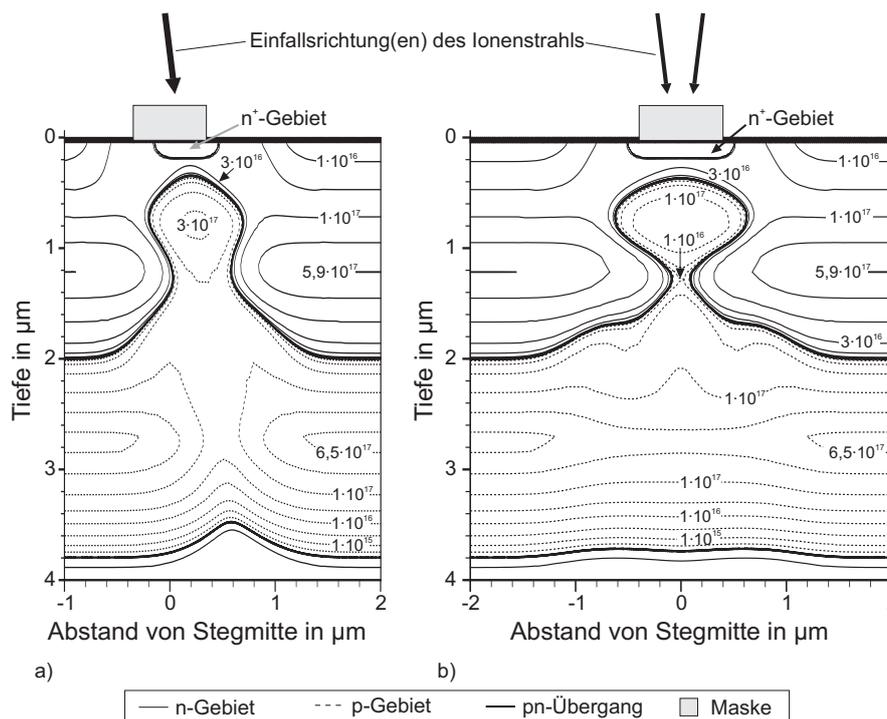
Die Kombination der beiden angesprochenen Ansätze ermöglicht die Trennung zwischen p- und n-Kanal-Transistoren während der Dotierung mit lediglich einer Lithographieebene, wobei berücksichtigt werden muss, dass die p-Source/Drain-Dotierung zwar über die beschriebene Maske durchgeführt werden muss, für die n-Source/Drain-Dotierung aber keine Maske zur Verfügung steht, so dass sie ganzflächig so erfolgen muss, dass die Beeinträchtigung der hoch p-dotierten Bereiche vernachlässigbar ist.



**Abb. 5.23:** Übertragungskennlinien von n- und p-Kanal-Transistoren, deren Source / Drain-Dotierung entsprechend des neu konzipierten Prozessflusses hergestellt wurde. Die geringe Beeinträchtigung des Sättigungsdrainstroms (speziell in Variante 3) ist durch den stark reduzierten Prozessieraufwand gerechtfertigt

Abb. 5.23 zeigt die Kennlinien entsprechend hergestellter p- und n-Kanal-Transistoren im Vergleich zu der am LEB eingesetzten Referenztechnologie. Durch die veränderte Prozessführung ergeben sich im Transistorbereich um etwa 45% erhöhte Serienwiderstände. Da dies in der Referenztechnologie einer Zunahme des Transistorgesamtwiderstands von etwa 2% bei gleichzeitiger Verringerung des Prozessieraufwands um ca. 40% entspricht, ist diese Erhöhung hinnehmbar.

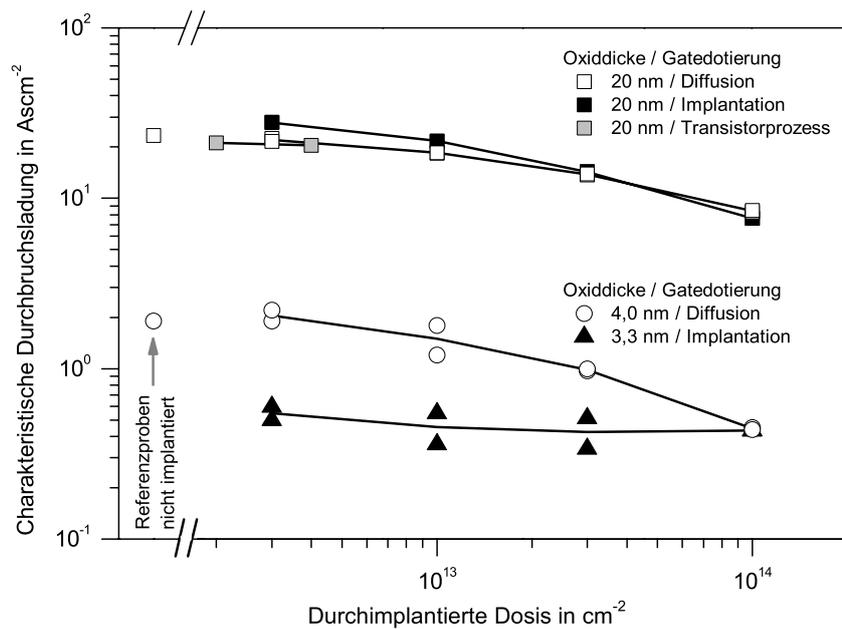
Der entwickelte CMOS-Prozess nutzt die unterschiedlich großen lateralen Streuungen der tiefen Wannenimplantationen im Vergleich zu den flachen Source / Drain-Implantationen. Unter schmalen Lacksäulen oder -stegen in den geöffneten n-Wannenbereichen wird die n-Wanne fortgeführt (Abb. 5.24) und gleichzeitig eine Dotierung des n-Wannenkontakts während der  $p^+$ -Hochdosis-Implantation verhindert. Komplementär dazu entstehen unter schmalen Löchern oder Gräben in den von Lack bedeckten p-Wannen-Bereichen die p-Wannenkontakte, ohne dass die p-Wanne im Bereich des Kontakts unterbrochen wird. Untersuchungen mittels Prozess- und Bauelementesimulationen zeigen, dass die maximal zulässigen Dimensionen dieser Lackstrukturen in der vom LEB-CMOS-Prozess abgeleiteten Technologie realisiert werden können. Da bei Verringerung der Implantationsenergie die laterale Streuung weniger stark abnimmt als die mittlere projizierte Reichweite, nimmt auch die maximal zulässige Dimension weniger stark ab als die minimale Strukturbreite, die Anforderungen entspannen sich.



**Abb. 5.24:** Herstellung von *n*-Wannenkontakten nach dem Dreifachwannenkonzept. Dotierungsverteilung im Bereich eines  $0,7\ \mu\text{m}$  breiten Lackstegs nach Hochenergieimplantation der Wannen unter Rotationswinkel  $90^\circ$  (a) im Vergleich zu einem  $0,7\ \mu\text{m}$  breiten Lacksteg bei Implantation unter  $90^\circ$  beziehungsweise  $270^\circ$  für jeweils die Hälfte der Dosis (b). Unter schmalen Lackstrukturen werden durch die laterale Unterstreuung der Ionenimplantation die Wannen fortgeführt

Zur selbstjustierten Maskierung der Source / Drain-Gebiete werden in dem vorgestellten CMOS-Prozess sämtliche Dotierungen nach Fertigstellung der Bauelementestrukturen, insbesondere der Gateelektroden, eingebracht. Wannen- und Kanalimplantationen werden somit durch den bestehenden Gatestapel hindurch ausgeführt. Experimente zum Einfluss der Implantation durch den Gatestapel auf Qualität und elektrische Eigenschaften der Gateoxide zeigen, dass deren Schädigung mit der Energieabgabe in Kernstöße im Bereich des Dielektrikums korreliert und durch Temperaturbehandlung teilweise ausgeheilt werden kann. Andererseits wird durch die Implantation die Dichte der Schwachstellen, an denen sich während elektrischer Belastung elektrisch aktive Defekte ausbilden können, reduziert. Trotzdem zeigen mit höheren Dosen durchimplantierte Gateoxide aufgrund der höheren initialen Defektdichten geringere Ausfallzeiten beziehungsweise Durchbruchladungen (Abb. J3). Mit abnehmender Oxiddicke wirkt sich die Implantation durch den Gatestapel weniger stark auf die Gateoxid-Zuverlässigkeit aus (J3).

Mit den durchgeführten Untersuchungen wird in Anlehnung an den am Lehrstuhl durchgeführten CMOS-Prozess die Umsetzbarkeit des entwickelten Konzepts demonstriert und zudem die Skalierbarkeit zu geringeren minimalen Strukturbreiten nachgewiesen.



**Abb. 5.25:** Konstantstrominjektions-Untersuchungen an durch den Gatestapel Bor-implantierten MOS-Strukturen auf  $p$ -Substrat. Für 4,0 nm und 20 nm dicke Gateoxide sinkt mit zunehmender Bordosis die Charakteristische Durchbruchladung. In 3,3 nm dicken Gateoxiden wirkt sich die Durchimplantation aufgrund veränderter Leitungsmechanismen nur schwach auf die Isolatorqualität aus



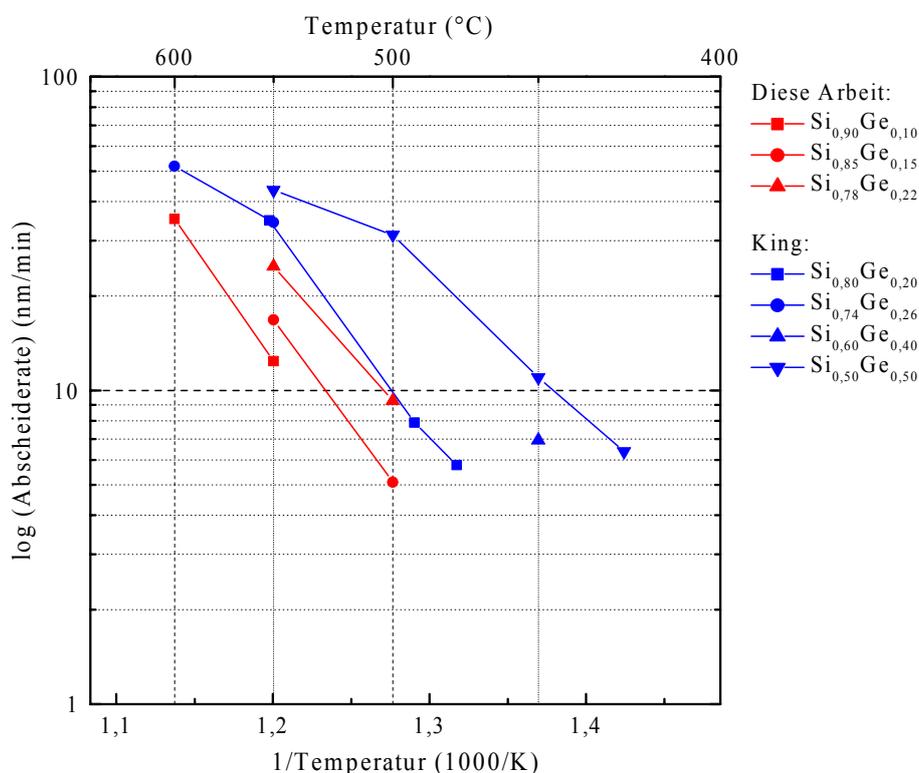
## 6. Forschung

### 6.1. Beispiele aus der Forschung

#### 6.1.1. Untersuchung des Aktivierungs- und Diffusionsverhaltens von Bor in polykristallinen SiGe-Gateelektroden für MOS-Transistoren

(Dr.-Ing. Anton Bauer)

Im Rahmen des Projektes wurde ein Prozess zur Herstellung polykristalliner Silicium-Germanium-Schichten entwickelt und charakterisiert. Die Schichten wurden in einer LPCVD-Anlage (low pressure chemical vapor deposition) bei Temperaturen zwischen 500 und 650°C und einem Druck von 200 mT abgeschieden. Der Germaniumgehalt der Schichten wurde über das  $\text{GeH}_4$  zu  $\text{SiH}_4$  Verhältnis während der Abscheidung eingestellt (Abb. 6.1). Zur Bestimmung der Schichtdicken wurde Interferometrie verwendet. Dafür wurde ein Algorithmus zur einfachen Bestimmung der Dicken entwickelt. Die nasschemische Strukturierung von SiGe-Schichten wurde untersucht und die Ätzraten der  $\text{Si}_{1-x}\text{Ge}_x$  Schichten in Abhängigkeit von der Stöchiometrie bestimmt. Die Stöchiometrie wurde mittels XPS (x-ray photoelectron spectroscopy) gemessen. Da die Abscheideraten empfindlich von den Temperaturen und Verhältnissen der Silan-zu-German-Gasflüsse abhängen, wurden umfangreiche Untersuchungen zum Abscheideverhalten durchgeführt und mit Werten der Literatur verglichen.



**Abb. 6.1:** Abscheideraten von Poly-Si<sub>1-x</sub>Ge<sub>x</sub>-Schichten in Abhängigkeit der reziproken Temperatur für verschiedene Silicium-Germanium-Verhältnisse

Die Untersuchung des Aktivierungs- und Diffusionsverhaltens von Bor in polykristallinen SiGe- und Silicium-Gateelektroden durch ultra dünne Gateoxide bis 2,5 nm für CMOS Transistoren war der Schwerpunkt dieser Arbeit. Zur Hemmung der Bordiffusion wurden mit Lachgas aufgewachsene Gateoxide verwendet, es wurde Stickstoff in die Gateelektrode implantiert und durch einen Ausheilschritt im Gateoxid angereichert, bevor die  $\text{BF}_2$ -Implantation durchgeführt wurde, und es wurde SiGe anstelle von Polysilicium als Gateelektrode verwendet. Mittels SIMS (secondary ion mass spectroscopy) stellte sich heraus, dass es durch den implantierten Stickstoff im Bereich der Gateelektrode bereits zu einer Verringerung der Diffusion von Bor kommt. An Bauelementen konnte mittels elektrischer Messungen gezeigt werden, dass bereits kleinste Verringerungen der Oxiddicke die Bordiffusion in das Substrat deutlich erhöhen, diese aber durch die mittels Stickstoff-Implantation eingebrachte, hohe Stickstoffkonzentration im Oxid wieder reduziert werden kann. Die Wirkung von Stickstoff als Barriere für die Bordiffusion kann dabei durch zusätzliche Nitridierung der  $\text{SiO}_2$ -Substrat Grenzfläche durch die Oxidation mit Lachgas weiter verbessert werden. Bei der Verwendung von SiGe-Elektrode wurde vor allem bei den Ausheiltemperaturen von 1000 und 1050 °C die geringste Bordiffusion gesehen. Mehrfach wiederholte Ausheilschritte während der nachfolgenden Prozessierung sind jedoch nicht unkritisch und können zu Anreicherung von Dotierstoffen im Oxid und zu Grenzflächenzuständen führen.

Es konnte gezeigt werden, dass durch die hohe Stickstoffkonzentration infolge der Stickstoff-Implantation in den Gateoxiden Verbesserungen im Durchbruchverhalten ultradünner Gateoxide unter Bor dotierten Gateelektroden erreicht wird. Die Untersuchungen machten aber auch deutlich, dass die Stickstoff-Implantation zu einer Erhöhung des Schichtwiderstandes in der Gateelektrode und zu einer Verarmung des Dotierstoffes an der Grenzfläche Elektrode / Oxid führt. Diese Maßnahmen alleine werden für die Zukunft nicht ausreichen. Durch den Zusatz von Germanium in die Gateelektrode kann das thermische Budget zur Aktivierung Dotierstoffe um ca. 50 bis 100 °C verringert werden. Dadurch ist die Verarmung an Dotierstoffen an der Grenzfläche zum Oxid auch geringer und es konnte gezeigt werden, dass weniger oder sogar kein Stickstoff in die Gateelektrode implantiert werden muss, um die Bordiffusion gering zu halten. Ohne Stickstoff-Implantationen sind auch die Schichtwiderstände geringer. Die in dieser Arbeit hergestellten und untersuchten polykristallinen SiGe-Schichten zeigen deutlich, dass polykristallines SiGe das Material für Gateelektroden ist, das viele Anforderungen der derzeitigen CMOS-Technologie weit besser erfüllt als reines Silicium.

### **6.1.2. Sonderforschungsbereich 694, Integration elektronischer Komponenten in mobile Systeme**



Zum 1.1.2006 richtete die Deutsche Forschungsgemeinschaft (DFG) den neuen Sonderforschungsbereich 694 „Integration elektronischer Komponenten in mobile Systeme“ an der Universität Erlangen-Nürnberg ein. Die erste Förderphase hat eine Laufzeit von 4 Jahren.

Moderne Automobile werden zunehmend mit einer Vielzahl elektronischer und mechanischer Funktionen ausgestattet, die immer komplexer zusammenwirken. Im Spannungsfeld von funktionaler und räumlicher Integration im Automobil erarbeitet der Sonderforschungsbereich 694 grundlegende Methoden, welche die wirtschaftliche Produktion „intelligenter“ elektronisch-mechanischer Komponenten und deren fertigungstechnische Integration in das Auto direkt am Wirkungsort ermöglichen. Dabei verfolgen die Forscher der Universität Erlangen-Nürnberg die Vision, gemeinsam mit dem Fraunhofer-Institut für Integrierte Systeme und Bauelementetechnologie (Fraunhofer IISB) sowie dem Bayerischen Laserzentrum gGmbH

(beide Erlangen) die Komplexität der Elektronik zu verringern und gleichzeitig ihre Zuverlässigkeit zu steigern.

Im Sonderforschungsbereich 694 werden Wissenschaftler der Fachrichtungen Maschinenbau und Fertigungstechnik, Elektrotechnik, Elektronik und Informationstechnik sowie Informatik in 13 Teilprojekten die Grundlagen für innovative Fertigungsprozesse, wirkungsortgerechte Modul- und Systemkonzepte sowie virtuelle, simulationsintegrierte Methoden der Qualitätssicherung und multisensorielle Mess- und Prüfstrategien für die Produktion und Integration elektronisch-mechanischer Komponenten erforschen. Neben international ausgewiesenen Forschern übernehmen junge, promovierte Nachwuchswissenschaftler die Leitung der Teilprojekte. Für 15 Doktoranden besteht im Rahmen des Sonderforschungsbereichs die Möglichkeit, ihre wissenschaftliche Qualifikation im zukunftssträchtigen und volkswirtschaftlich bedeutsamen Gebiet der Elektronikproduktion zu erweitern.

Weitere Informationen finden Sie im Internet unter <http://www.sfb694.forschung.uni-erlangen.de>.

### **Teilbereich B4 SFB 694, Motorintegrierte Leistungselektronik: Strukturflexibel mechanisch integrierbare passive elektronische Bauelemente**

(Sven Egelkraut)

#### **Ziele**

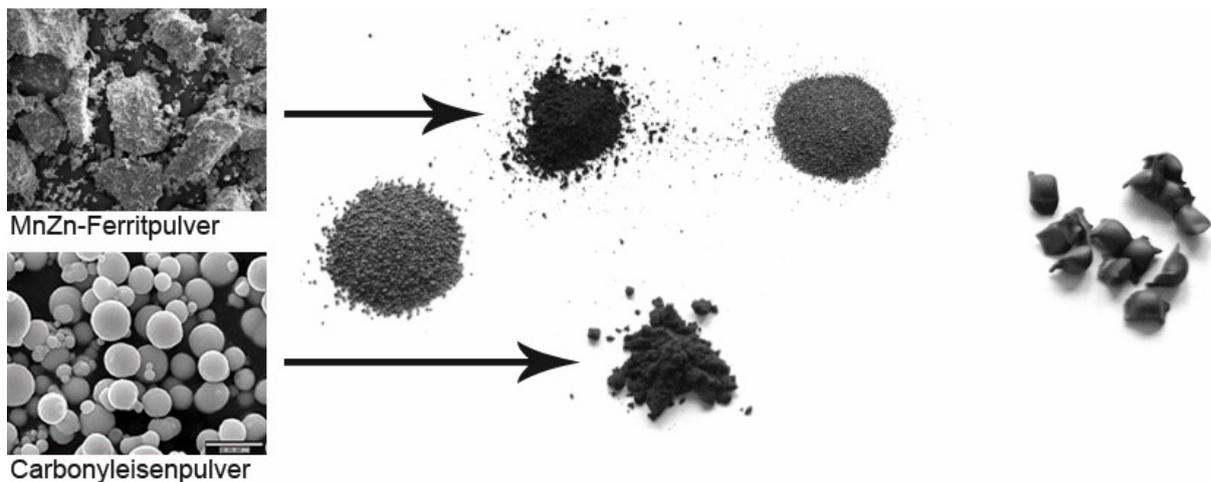
Ziel des Teilprojektes ist die Entwicklung neuartiger passiver elektronischer Bauelemente. Diese Bauelemente sollen sich durch eine optimale Ausnutzung komplizierter Bauraumgeometrien sowie durch eine höhere Zuverlässigkeit gegenüber herkömmlichen Lösungen auszeichnen. Untersucht werden speziell induktive Bauelemente für Anwendungen im Bereich getakteter Wandler und EMV-Filter.

Als Ansatz zur Fertigung von strukturflexiblen Induktivitäten werden die Verfahren der Kunststofftechnik betrachtet. Das Spritzgießen von Kunststoffen stellt eine Möglichkeit dar, nahezu ohne Einschränkungen in der Gestalt komplexe Formen herzustellen, Leiterplatten zu Umspritzen oder Bauraumgeometrien zu füllen. Die Funktionalität des Kunststoffes wird dabei durch das Füllen mit weichmagnetischen Partikeln erreicht. Solch ein hochgefülltes Polymer übernimmt in Folge der Funktionenintegration auch thermisch leitende und elektrisch isolierende Aufgaben.

#### **Stand der Untersuchungen**

In Zusammenarbeit des LEB mit dem Lehrstuhl für Kunststofftechnik werden Kunststoffcompounds hergestellt. Diese Compounds bestehen aus einem weichmagnetischen Pulver sowie einer Polymermatrix. Ziel ist es dabei die Pulvereigenschaften (z.B. Sphärizität, Partikelgrößenverteilung), die Polymereigenschaften (z.B. Gehalt an Fließstoffen) und die Prozesseigenschaften (z.B. Temperatur, Schneckenauswahl) für maximale Füllgrade zu optimieren. Nach der Herstellung des hochgefüllten Kunststoffgranulates werden in einem Spritzgießprozess Probekörper hergestellt. Die unterschiedlichen Probekörper dienen zur Bestimmung der magnetischen, elektrischen, thermischen und mechanischen Eigenschaften und sind jeweils auf die differenten Anforderungen der Untersuchungsmethoden abgestimmt.

Im Rahmen des Sonderforschungsbereiches in Zusammenarbeit mehrerer Partner entsteht somit eine Datenbank mit werkstoffspezifischen Eigenschaften, welche später als Eingangsparameter einer vollständigen Beschreibung der Funktion passiver Bauelemente sowie der Prozesse zu deren Herstellung, in Simulationen genutzt werden.



**Abb. 6.2:** Weichmagnetisches Ferrit- und Eisenpulver (links), hochgefülltes Kunststoffgranulat (rechts)

Zur Bestimmung der magnetischen Verlustleitung, der Permeabilität und Sättigungsflussdichte wurde am Fraunhofer IISB ein automatisierter Versuchsstand aufgebaut. Durch die Verwendung einer Klimakammer können diese Eigenschaften auch unter den Bedingungen einer späteren Anwendung bestimmt werden.

#### **Teilbereich C4 SFB694, Integrierbare Bauelemente zur Erhöhung der Betriebssicherheit elektronischer Systemkomponenten im Automobil**

(Joachim vom Dorp)

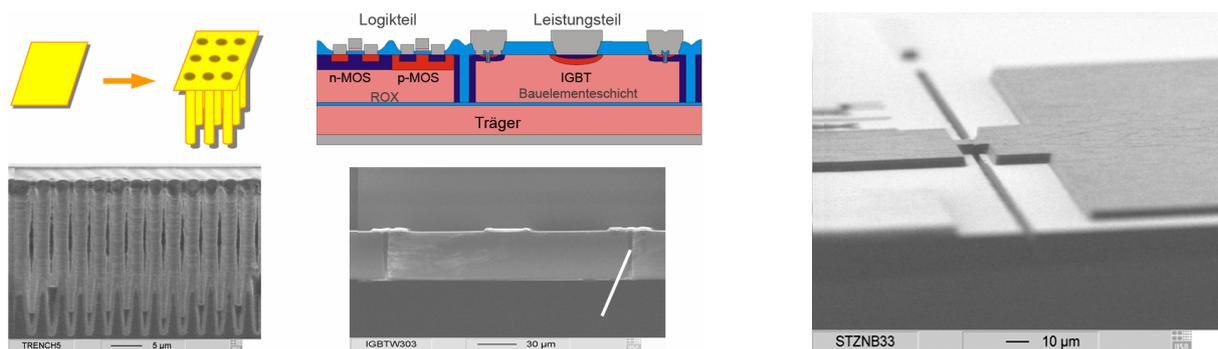
In dem Teilprojekt C4 wird die Erhöhung der Zuverlässigkeit und Betriebssicherheit von Leistungselektronik durch Integration von passiven und aktiven Bauelementen und Sicherungsbaulementen beim Einsatz in mobilen Systemen, speziell im Motorraum im KFZ mit seinen besonderen Umgebungsbedingungen, erforscht. Integrierte Bauelemente werden realisiert und auf ihre Zuverlässigkeit hin bewertet. Neuartige Sicherungsbaulemente werden untersucht, um kritische Betriebszustände zu verhindern.

#### **Ziele**

Die diesen Forschungsaktivitäten zugrunde liegende Zielvorstellung ist die wirkortgerechte Integration leistungselektronischer Baugruppen im Motorraum mit erhöhter Betriebssicherheit. Damit verbunden sind zwei Aufgaben: Ein zuverlässiger Betrieb der Baugruppe unter Umgebungsbedingungen, die durch geringen und spezifisch geformten Bauraum, hohe Temperaturen von 100 °C-200 °C, Vibrationen und korrosive chemische Umgebung gekennzeichnet sind. Beim zweiten Punkt handelt es sich um „vor Ort“ verfügbare Sicherungsbaulemente, die kritische Betriebszustände verhindern bzw. auflösen.

Die Ziele lassen sich nur erreichen, wenn Konzepte zur Verkleinerung und Flexibilisierung der Bauform entwickelt werden und eine Verbesserung der Zuverlässigkeit der Elektronikkomponenten erzielt wird. D.h. die Anwendung von Leistungselektronik in kritischer Umgebung, wie z.B. Motorraum, und eine verbesserte Betriebssicherheit werden durch eine erhöhte Integration von elektronischen Bauelementen, z.B. in einer „integrierten Schaltung“ ermöglicht. Dieses langfristige Ziel soll wie folgt realisiert werden:

- Durch eine bessere Integration einzelner Bauelemente lässt sich einerseits die Baugröße verringern und andererseits die Anzahl der Einzelbauelemente und somit der heute bestimmende Ausfallfaktor, die Aufbau- und Verbindungstechnik, minimieren.
- Bei der Integration aktiver und passiver Bauelemente ergibt sich die Notwendigkeit, geeignete Isolationstechniken zu entwickeln, um zwischen den Bauelementen für ausreichend Sperrvermögen zu sorgen.
- Wirkortgerechter Einsatz erfordert für sicheren Betrieb, dass kritische, undefinierte Betriebszustände vor Ort beherrscht werden. Hierzu sind integrierte Sicherungskomponenten notwendig



**Abb. 6.3:** Integrierbare Leistungsbauelemente (links) und integrierbares Sicherungselement (rechts)

### 6.1.3. Untersuchung organometallischer Schichten für nichtflüchtige Speicherzellen

(Tobias Erlbacher)

#### Einleitung

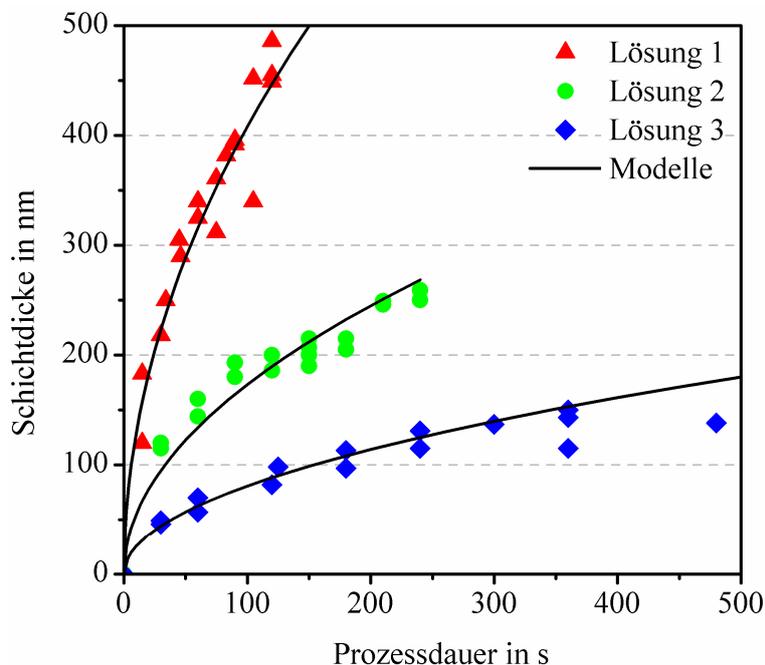
Als nichtflüchtiges Speichermedium für große Datenmengen, z.B. in Form von Bild- oder Musikdateien, gewann der so genannte Flash-Speicher in den letzten Jahren zunehmend an Bedeutung. Dieser Speichertyp basiert auf der Speicherung von Ladung auf der potentialfreien Elektrode eines Transistors, wodurch es zu einer Verschiebung der Einsatzspannung kommt. Da sich die Skalierung des Flash-Speichers mit jeder neuen Technologiegeneration zunehmend schwieriger gestaltet, wird anderenorts bereits an Technologien geforscht, die den Flash-Speicher zukünftig ablösen könnten. Dabei werden insbesondere eine Reihe von Technologien als viel versprechende Nachfolger behandelt, bei denen der elektrische Widerstand verändert werden kann.

#### Ladungstransferkomplexe

Eine Möglichkeit zur Widerstandsmodulation ergibt sich durch den Einsatz von Ladungstransferkomplexen, deren bekanntester Vertreter CuTCNQ (Kupfer-Tetracyanochinon-dimethan) ist. Durch Spannungsimpulse unterschiedlicher Amplitude und Polarität lässt sich der Widerstand von Schichten dieses Komplexes verändern und anschließend mit einer niedrigen Mess-Spannung bestimmen. Allerdings werden die Schalt- und Speichermechanismen in dieser Art widerstandsmodulierter Speicherzellen noch nicht vollständig verstanden.

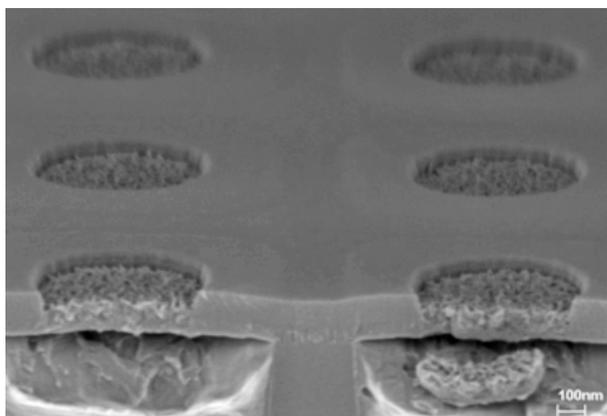
## Umfang des Projektes

Im Rahmen einer Kooperation mit Infineon Technologies wurde am IISB ein alternativer Ladungstransferkomplex, der bei Voruntersuchungen gute elektrische Eigenschaften zeigte, eingehender auf seine Anwendbarkeit als Speichermaterial hin untersucht.



**Abb. 6.4:** Experimentell bestimmte Abscheideraten - Vergleich mit Modell

Dazu wurden aus der Literatur bekannte Abscheideverfahren angepasst, um Schichten des neuen Ladungstransferkomplexes herzustellen. Für ein Abscheideverfahren aus Lösung bei Raumtemperatur wurde ein Modell entwickelt, welches die Reaktionskinetik gut beschreibt. Ein Vergleich dieses Modells mit experimentell ermittelten Abscheideraten ist in Abb. 6.4 dargestellt.



**Abb. 6.5:** REM-Aufnahme einer in Kontaktlöchern abgeschiedenen Schicht des Ladungstransferkomplexes

Außerdem gelang es, Schichten des Ladungstransferkomplexes selektiv und homogen in Kontaktlöchern von unter 200 nm Durchmesser abzuschneiden. Die REM-Aufnahme derart gefüllter, 500 nm breiter Kontaktlöcher in Siliciumdioxid auf einer Kupferelektrode ist in Abb. 6.5 gezeigt.

Ferner konnte die molekulare Struktur des verwendeten Ladungstransferkomplexes durch eingehende chemische und physikalische Analysen ermittelt werden. Hieraus konnten Schlüsse auf die Schaltvorgänge in dünnen Schichten des vorliegenden Speichermaterials gezogen werden und es konnte auf mögliche Mechanismen der Stromleitung in beiden Schaltzuständen geschlossen werden.

Abschließend wurden mit verschiedenen Verfahren hergestellte Speicherschichten elektrisch charakterisiert. Durch die Untersuchung von Schaltspannungen und -dauern sowie den daraus resultierenden Widerständen, der Zyklenfestigkeit und der Speicherhaltezeit konnten Aussagen zu Schalt- und Speichermechanismen des Ladungstransferkomplexes getroffen werden.

#### 6.1.4. Semi-automatische Co-Optimierung von lithographischen Masken und Beleuchtungseinstellungen

(Tim Fühner)

Die Güte mikroelektronischer integrierter Schaltungen hängt in hohem Maße von der Größe des kleinsten zu realisierenden Elementes auf einem Chip ab. Zu diesem Zweck begann die Mikroelektronikindustrie Ende der neunziger Jahre damit, verschiedene Techniken einzusetzen, die durch Veränderungen der Photomasken und Beleuchtungseinstellungen das Auflösungsverhalten des Lithographieprozesses verbessern. Entwicklungen und Vorhersagen werden aber im Zuge dieser Techniken zunehmend anspruchsvoller. In dieser Arbeit wird zu diesem Zweck ein semi-automatisches Optimierungsverfahren entwickelt, das mit geringen Voreinstellungen und kleiner Benutzerintervention ideale Prozessbedingungen findet. Dem Verfahren liegt ein probabilistischer, globaler Optimierungsansatz, ein genetischer Algorithmus (GA), zu Grunde. Für die Lithographie-Simulationen wird die am IISB entwickelte Simulationsumgebung *Dr.LiTHO* verwendet.

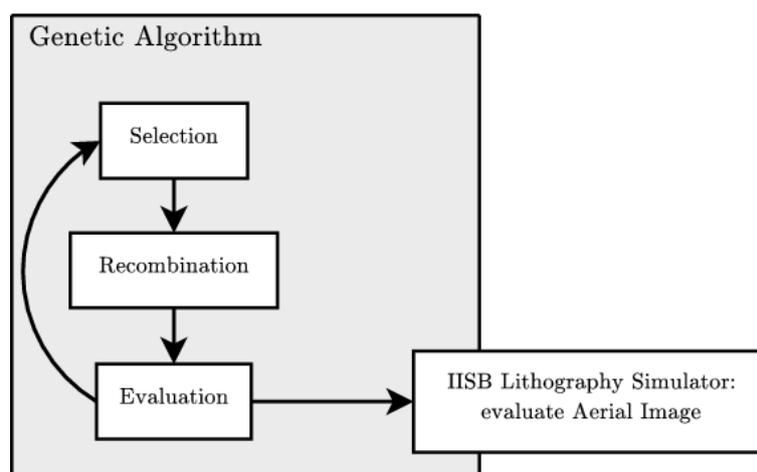
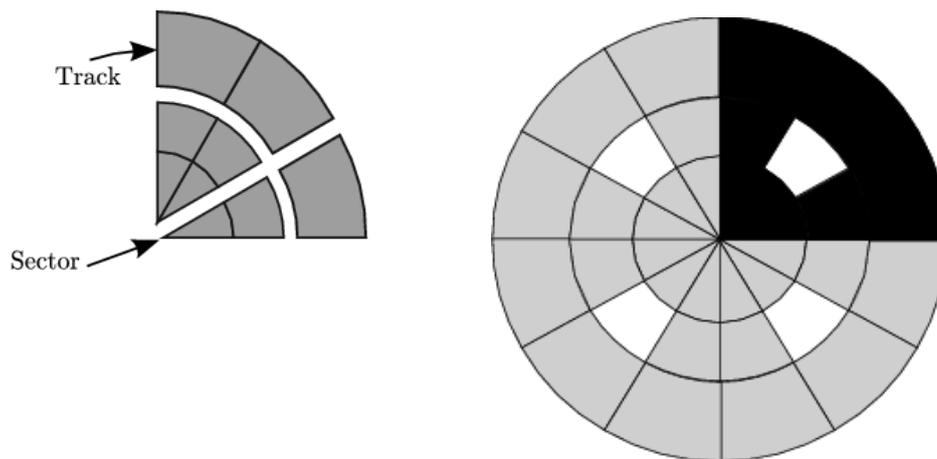


Abb. 6.6: Schematischer Ablauf der Optimierungsprozedur

Die in dieser Arbeit entwickelte Optimierungsprozedur kann wie folgt zusammengefasst werden (Abb. 6.6): Der genetische Algorithmus erzeugt zunächst eine Menge von Startlösungen (Anfangspopulation). Die einzelnen Lösungen werden dann bewertet, indem aus ihnen die Parameter (Maskengeometrie und Beleuchtungseinstellungen) extrahiert werden. Es wird dann eine Simulation mit diesen Parametern durchgeführt, um schließlich das Abbildungsverhalten auszuwerten. Maskenelemente werden dabei mit Hilfe von Rechtecken beschrieben. Wegen der Symmetrie der Beleuchtung wird diese lediglich in einem Viertelkreis definiert. Dieser Viertelkreis wird mittels Kreissegmenten und -bögen (oder Tracks) unterteilt, so dass ein Kreisgitter entsteht. Die Zellen dieses Gitters können die Transmissionswerte 1 oder 0 annehmen (Abb. 6.7).



**Abb. 6.7:** *Beleuchtungseinstellung: Kreissegment- und Kreisbogendefinition und Beispielkonfiguration*

Zur Berechnung der Güte einer potentiellen Lösung werden folgende Kriterien ausgewertet:

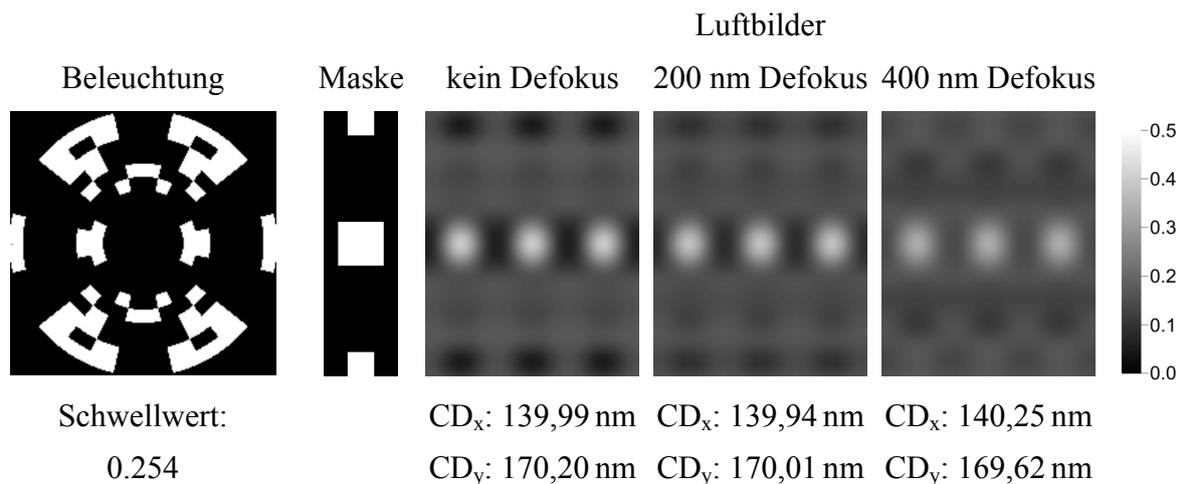
CD Kriterium ( $\Delta CD$ ): Die Kritische Dimension (CD) bestimmt die Größe der Hauptstruktur. Ein Gütekriterium ist daher durch die Differenz zwischen Soll-CD und Ist-CD gegeben.

Steigungskriterium (SC): Um eine hohe Unempfindlichkeit gegen Dosisschwankungen bei der Belichtung zu erreichen, werden große Intensitätssteigungen an den Rändern der Hauptstruktur besser bewertet.

Bandkriterium (BC): Damit nur die gewünschten Strukturen abgebildet werden, wird ein Schwellwert verwendet. Die Intensitäten im Luftbild dürfen in nicht zu druckenden Bereichen nicht unter diesen Wert sinken. Andernfalls wird die Lösung mit einem Güteabzug „bestraft“.

Um einen stabilen Prozess zu gewährleisten, werden die Luftbildauswertungen nicht nur im besten Fokus, sondern zusätzlich an verschiedenen Stellen außerhalb des besten Fokus durchgeführt.

Abb. 6.8 zeigt das Ergebnis einer Masken- und Beleuchtungsoptimierung für Kontaktlöcher ( $140 \text{ nm} \cdot 170 \text{ nm}$ ). Dazu wurden hoch-transmittierende (19,3 %) "Attenuated Phaseshift Masks" (AttPSM) und eine x-periodische Kontaklochanordnung (x-pitch = 320 nm) angenommen. Die Simulation wurde mit einer numerischen Apertur von 0,7 und einer Wellenlänge von 193 nm durchgeführt. Für die Optimierung wurden 2000 Generationen (Iterationen) mit jeweils 200 Individuen (Lösungen) berechnet. Die gesamte Berechnung dauerte 10 Stunden (bei Benutzung von 10 Pentium IV - Prozessoren).



**Abb. 6.8:** Optimierungsergebnis für Kontaktlöcher in  $x$ -periodischer Anordnung

Es zeigt sich, dass ein stabiles Beleuchtungsverhalten nicht nur für die beste Fokusposition, sondern auch im 200 und sogar 400 nm Defokusbereich erzielt werden kann. Die CD (kritische Dimension) zeigt in allen Fällen eine geringe Abweichung von der erwünschten Größe. Sowohl Maske als auch Beleuchtung sind herstellbar.

Um das vorgeschlagene Verfahren einer größeren Benutzergemeinde zugänglich zu machen, sind weitere Arbeiten zur Reduktion der Rechenzeit und der Verbesserung der Benutzerschnittstelle nötig.

### 6.1.5. Grundlagen zur Entwicklung von Hochvolt-Transistorstrukturen ( $U_{BR}$ ca. 100 V) zur Integration in einen 0,18 $\mu\text{m}$ CMOS-Basisprozess (Michael Groß)

In fortgeschrittenen Sub- $\mu\text{-CMOS}$ -Prozessen wird zur Isolation an Stelle eines LOCOS-Feldoxids ein mit einem isotropen Ätzverfahren tiefgeätzt und mit Oxid aufgefüllter Graben verwendet (STI, Shallow Trench Isolation). Dies hat zur Folge, dass das traditionelle Bauelementkonzept eines in einen solchen Prozess integrierbaren lateralen Hochvolttransistors, das wesentlich auf der Nutzung der "LOCOS-Kante" beruht, nicht mehr einsetzbar ist. Im vorliegenden Forschungsprojekt werden deshalb neuartige Bauelementkonzepte für laterale Hochvolt-Bauelemente entwickelt, die die Herstellung entsprechender Hochvolttransistoren auch in einem STI-CMOS-Basisprozess erlauben. Rahmenbedingung ist dabei nicht nur die Erreichung eines dem Stand der Technik entsprechenden bzw. demgegenüber verbesserten  $R_{DS(on)} \cdot F$ - vs.  $U_{DS(BR)}$ -Kompromisses, sondern auch die Beherrschung der mit der zunehmenden Bauelementverkleinerung zunehmenden Verlustleistungsdichte.

Die Forschungsarbeiten werden in Kooperation und unter finanzieller Förderung eines Herstellers von Smart-Power-IC-Chips durchgeführt, bei dem auch die Prozessierung der Testtransistoren zur experimentellen Verifikation der Forschungsergebnisse erfolgt.

### 6.1.6. Untersuchung und Modellierung von Ladungseinfangmechanismen in dielektrischen Speicherschichten

(Oliver Klar)

Aufgrund der rasanten Entwicklung auf dem Gebiet der Unterhaltungselektronik, beispielsweise bei Digitalkameras oder mp3-Playern, und dem damit steigenden Bedarf an höheren Speicherdichten von Flash-Speichern ist es nötig, neue Konzepte zu verfolgen. Ein Ansatz ist die NROM-Technologie, die es durch Beschreiben ortsfester Haftstellen in einer Speicherschicht erlaubt, die Speicherdichte pro Zelle zu verdoppeln. Die NROM-Speicherzelle (Abb. 6.9) gleicht dem Aufbau herkömmlicher SONOS-Speicher, d.h. es handelt sich prinzipiell um einen n-Kanal MOSFET, dessen Gateoxid durch einen sogenannten ONO-Stapel (ONO: Oxid-Nitrid-Oxid) ersetzt wurde. Die eingebettete Siliciumnitridschicht dient dabei als Speicherschicht, da durch Ladungsinjektion in diese Schicht und dem anschließendem Einfang der Ladungen in ortsfesten Haftstellen eine Speicherung dieser Ladungen möglich ist. Diese gespeicherten Ladungen beeinflussen die Strom-Spannungs-Charakteristik des Transistors, was sich vor allem in einer Veränderung der Einsatzspannung zeigt.

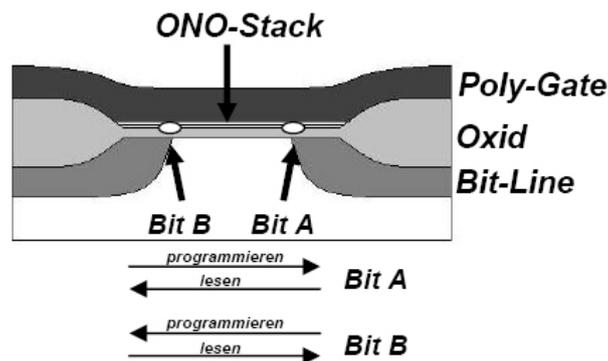
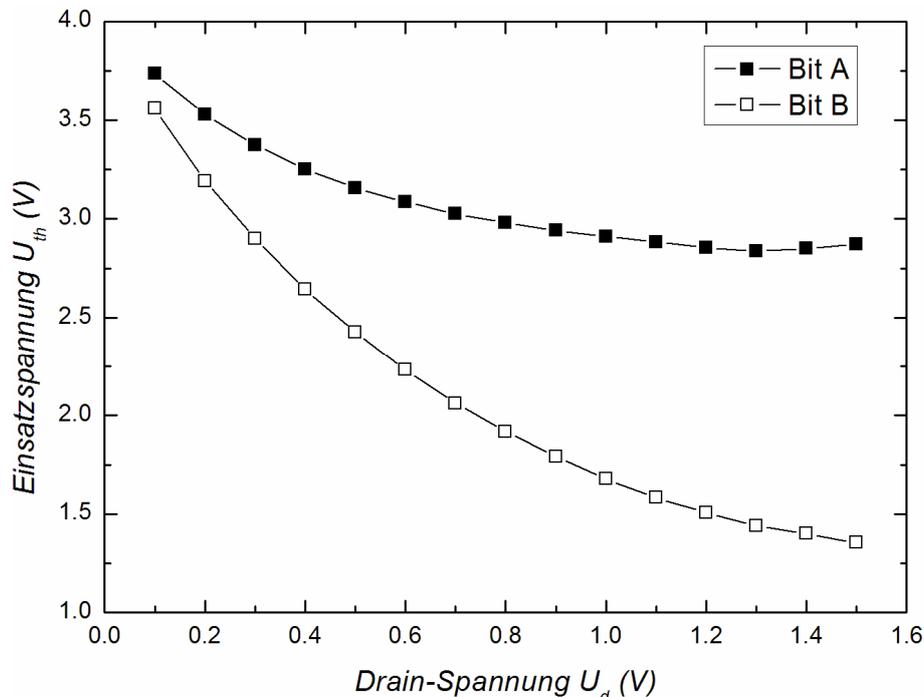


Abb. 6.9: Aufbau einer NROM-Speicherzelle

Anders als bei herkömmlichen SONOS-Speichern, die durch (modifiziertes) Fowler-Nordheim-Tunneln programmiert werden, injiziert man in der NROM-Technologie heiße Kanalelektronen in die Nitridschicht. Dieser Vorgang findet bei geeignet gewählten Spannungen nahe dem Draingebiet statt, so dass sich eine sehr stark lokalisierte Ladungsverteilung im Siliciumnitrid ausbildet. Durch eine genügend hohe Drainspannung dehnt sich die Drain-Substrat-Raumladungszone so weit in das Kanengebiet aus, dass der Effekt der gespeicherten Ladungen ausgeblendet werden kann. Die Bestimmung der Einsatzspannung ist in diesem Fall ausschließlich empfindlich auf Ladungspakete, die im Bereich der Source gespeichert sind. Durch Vertauschen von Source und Drain kann wahlweise der eine oder der andere Bereich beschrieben oder ausgelesen werden. Durch heiße Löcher, die mittels Band-zu-Band-Tunneln am Drain-Substrat oder Source-Substrat-Übergang generiert werden, lassen sich diese beiden Bits auch separat wieder löschen, so dass sich pro Speicherzelle zwei Bit speichern und löschen lassen. Im Vergleich zu herkömmlichen Flash-Speichern mit einer potentialfreien Speicherelektrode aus Polysilicium lässt sich mit der NROM-Zelle eine Verdopplung der Speicherdichte erzielen.

Um die Ladungseinfang- und Verlustmechanismen in der dielektrischen Speicherschicht untersuchen zu können, werden verschiedene elektrische Messverfahren für die Charakterisierung der Ladungsverteilung in NROM-Speicherzellen entwickelt. Da die eingefangenen Ladungen nicht direkt nachgewiesen werden können, ist es notwendig die Auswirkung der ge-

speicherten Ladungen auf Transistor-Kennlinie und elektrische Parameter zu analysieren. Sämtliche Messungen werden an einem semiautomatischen Waferprober der Firma Süss durchgeführt. Dabei werden die Speicherzellen über Einzelnadeln kontaktiert. Das Messen mehrerer Zellen erfolgt dann durch ein automatisches Verfahren der Nadeln über den gesamten Wafer. Im Folgenden werden zwei Methoden, die der Ermittlung der lateralen Ladungsverteilung dienen, dargestellt.

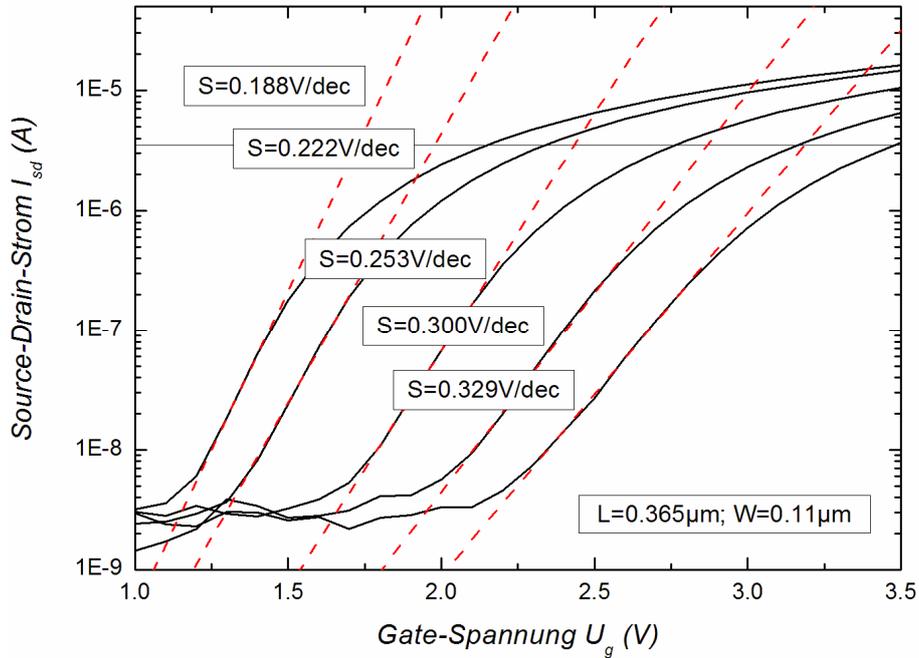


**Abb. 6.10:** Separation der zwei Bits mittels Erhöhung der Source-Drain-Spannung

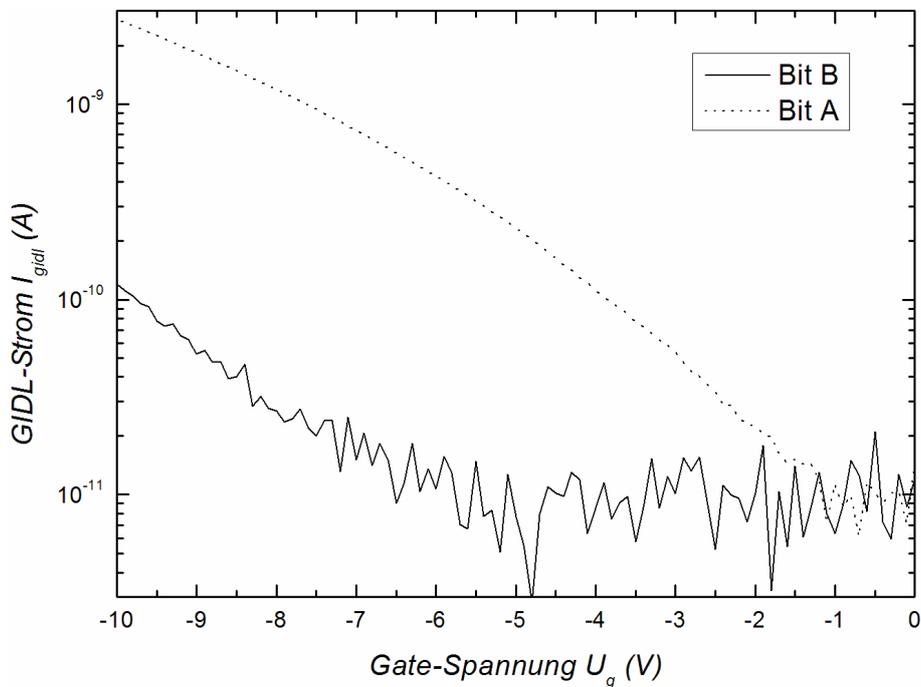
Das erste Verfahren basiert auf einer Analyse des Unterschwellenstroms, der auf lokalisierte Ladungen über dem Kanalgebiet des Transistors mit einer Änderung des Subthreshold Swings reagiert. Während sich die Silicium-Oberfläche im Rest des Kanalgebiets bereits in starker Inversion befindet, entsteht unterhalb der in der Nitridschicht eingefangenen Ladungen ein Bereich, in dem sich der Kanal noch nicht vollständig ausgebildet hat. Nachdem die stark invertierten Bereiche einen sehr kleinen Widerstand besitzen, wird im Unterschwellenbereich die Charakteristik der Zelle hauptsächlich vom Bereich unterhalb der gespeicherten Ladungen bestimmt. Dort ergibt sich eine modifizierte Beziehung zwischen Gatespannung und Oberflächenpotential, in die auch die laterale Ausdehnung des Ladungspaketes eingeht. In Abb. 6.11 erkennt man die Zunahme des Subthreshold Swing mit der Verschiebung der Kennlinie zu höheren Einsatzspannungen, was auf eine stärkere Lokalisierung der effektiven Speicherladung schließen lässt.

Da die oben genannte Methode nur für den Nachweis eingefangener Ladungen über dem Kanalgebiet anwendbar ist, wird eine weitere Methode zur Untersuchung der Ladungsverteilung über dem n-dotierten Drain-Gebiet verwendet. Hierbei handelt es sich um die Messung des Gate-induzierten Drain-Leckstroms (GIDL). Dem GIDL-Effekt liegt das „Band-to-Band“-Tunneln im Überlappungsbereich von Gate-Elektrode und n-dotiertem Drain-Gebiet zugrunde. Hierbei können Elektronen im  $n^+$ -Gebiet, unterstützt durch die starke Bandverbiegung bei negativen Gate-Spannungen, vom Valenzband ins Leitungsband tunneln, und fließen über den an einer positiven Spannung angeschlossenen Drainkontakt ab. Außerdem entsteht ein von

Löchern getragener Substratstrom. Durch im Gate / Drain-Überlappungsbereich eingefangene Ladungen ergibt sich eine Änderung des elektrischen Feldes an der Siliciumoberfläche. Da der GIDL-Strom exponentiell vom elektrischen Feld abhängt, stellt dieses Verfahren eine sehr sensitive Nachweismethode für Änderungen der Dichte getrappter Ladungen dar (Abb. 6.12).



**Abb. 6.11:** Zunahme des Subthreshold-Swings mit zunehmender Verschiebung zu höheren Einsatzspannungen



**Abb. 6.12:** Verschiebung der GIDL-Charakteristik durch eingefangene Ladungen

Mit den beiden Methoden und davon abgeleiteten Auswerteverfahren bietet sich die Möglichkeit, die laterale Verteilung von Ladungsträgern im Siliciumnitrid während einzelner Schreib-Löschvorgänge oder auch nach einer Vielzahl von Schreib-Löschzyklen zu charakterisieren. Hierzu wurde eine Möglichkeit geschaffen, Speicherzellen mit etwa 10000 Zyklen pro Stunde zu beschreiben und zu löschen.

Um das Langzeitverhalten der Speicherzellen zu untersuchen, werden außerdem zeitabhängige Messungen der Einsatzspannung geschriebener Zellen durchgeführt. Da verschiedene Ladungsverlustmechanismen bei höheren Temperaturen aktiviert werden, wird dies über einen breiten Temperaturbereich durchgeführt. Durch diese Messungen kann einmal auf den Ladungsverlust, den die Speicherzellen nach 10 Jahren haben, geschlossen werden, zum anderen erhält man aus den Messungen Aufschluss über die Natur der Verlustmechanismen.

### **6.1.7. CVD-Prozesse mit neuartigen metallorganischen Precursoren zur Herstellung von hoch- $\epsilon$ -Gatedielektrika und metallischen Gateelektroden zukünftiger CMOS-Generationen**

(Martin Lemberger)

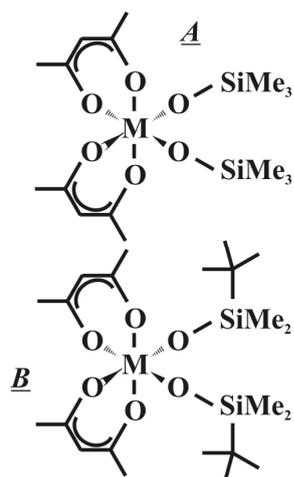
Die Arbeiten hierzu finden im Rahmen des von der Deutschen Forschungsgemeinschaft (DFG) geförderten Schwerpunktprogramms (SSP) 1119 „Anorganische Materialien durch Gasphasensynthese: Interdisziplinäre Ansätze zu Entwicklung, Verständnis und Kontrolle von CVD-Prozessen“ statt. Ziel der Arbeiten ist es, neue Materialien hinsichtlich ihrer Eigenschaften wie auch Herstellungsweise auf ihre Einsatzmöglichkeit im Gatestack zukünftiger Technologiegeneration von integrierten Schaltungen der Silicium-basierten Mikroelektronik zu untersuchen.

Mit entscheidend für die heute marktführende Position der Silicium-basierten Mikroelektronik ist unter anderem die Möglichkeit, mittels thermischer Oxidation ein qualitativ sehr hochwertiges Dielektrikum herzustellen - Siliciumdioxid ( $\text{SiO}_2$ ). Durch die immer weiter schreitende Miniaturisierung der Bauelemente besteht das Gateoxid im Metall-Oxid-Halbleiter-Feldeffekttransistor (MOSFET, englisch: „metal-oxide-semiconductor field effect transistor“), dem fundamentalen Bauelement integrierter Schaltungen, in der gegenwärtigen Technologiegeneration nur noch aus wenigen Atomlagen  $\text{SiO}_2$ . In diesem Dickenbereich kleiner 1,5 nm treten nun zunehmend Probleme auf, etwa im Hinblick auf die Zuverlässigkeit der Gateoxide. Auch steigen die elektrischen Verluste aufgrund von Leckströmen rapide mit abnehmender Oxiddicke an, was vor allem bei mobilen Anwendungen nachteilig ist. Hinsichtlich der Gateelektrode - hierbei wird aktuell hoch dotiertes polykristallines Silicium verwendet - können Effekte wie etwa eine Ausdiffusion der Dotierstoffe durch das Gatedielektrikum, was eine Schädigung des Dielektrikums und eine Verarmung der Elektrode bedeutet, erwähnt werden. Aus diesen Gründen wird es unumgänglich sein, in zukünftigen Technologiegenerationen  $\text{SiO}_2$  als Gatedielektrikum und dotiertes Polysilicium als Gateelektrode durch andere Materialien zu ersetzen.

Bei der Auswahl geeigneter Materialien, wie auch im Hinblick auf deren technologische Herstellung, sind unterschiedliche Aspekte zu beachten. Die Forderung nach einer höheren Dielektrizitätskonstanten  $\epsilon$  der neuen Dielektrika im Vergleich zu  $\text{SiO}_2$  ist offensichtlich. Auch sind amorphe Schichten wünschenswert, bei denen Leckstrompfade, wie sie bei polykristallinen Schichten entlang von Korngrenzen vorhanden sind, vermieden werden. Entscheidend jedoch ist, dass die neuen Materialien in direktem Kontakt mit Silicium chemisch stabil sind. Von vielen untersuchten Kandidaten (z.B.  $\text{TiO}_2$ ) ist bekannt, dass sich zwischen dem Siliciumsubstrat und der aufgetragenen Schicht während nachfolgender Temperaturprozesse eine  $\text{SiO}_2$ -Zwischenschicht bildet, die alle Vorteile des neuen Dielektrikums relativiert. Für integrierte Schaltungen, die nahezu ausschließlich in komplementärer MOS-Technologie (CMOS,

englisch: „complementary MOS“) ausgeführt werden, sind Paarungen aus (reinem) Metall und zugehörigem Metallnitrid interessante Kandidaten für die Metallisierung in zukünftigen Technologiegenerationen. Ein wichtiges Kriterium ist auch der Widerstand, der bei metallischen Schichten geringer ist als der von Polysilicium. Hinsichtlich der Herstellung der Schichten wird der Weg der metallorganischen chemischen Gasphasenabscheidung (MOCVD, englisch: „metal-organic chemical vapor deposition“) besprochen. CVD-Verfahren haben gegenüber z.B. Sputterverfahren den Vorteil, dass hierdurch keine Strahlenschäden entstehen und auch Abscheidungen über 3-dimensionale Strukturen mit hohen Aspektverhältnissen möglich sind, wie sie für künftige Bauelementearchitekturen diskutiert werden.

Als Materialien wurden im Rahmen des Projekts Zirkonium- und Hafniumsilikatschichten als Gatedielektrika und Tantalnitrid als Gateelektrodenmaterial untersucht. Der Hauptvorteil von Zirkonium- und Hafniumsilikatschichten ist ihre chemische wie auch thermische Stabilität in direktem Kontakt mit Silicium, wenngleich sie im Gegensatz zu anderen Materialien nur eine mittlere Dielektrizitätskonstante, etwa vier bis sechs mal größer als die von  $\text{SiO}_2$ , aufweisen. Tantalnitrid, wegen seiner chemischen und thermischen Stabilität bereits als Diffusionsbarriere in den IC-Herstellungsprozess integriert, erscheint auch als vielversprechender Kandidat für eine Anwendung als Gateelektrode.

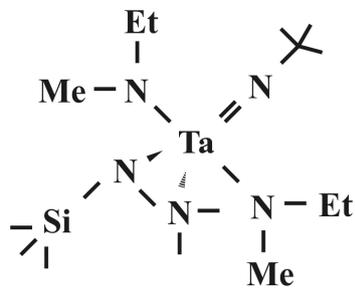


**Abb. 6.13:** Ausgangsstoffe für Zr-, Hf-Silikatschichten und MOCVD-Anlage

Der Erfolg der Schichterstellung mittels CVD hängt jedoch entscheidend von den verwendeten Ausgangsstoffen ab, die nach Möglichkeit alle zur Schichterstellung benötigten (Metall-) Atome in einem Molekül bereitstellen sollten, sogenannte „single-source“ Ausgangsstoffe. Da für die gewünschten Schichten keine industrietauglichen Prozesse zur Verfügung stehen, kommt der Entwicklung geeigneter Ausgangsstoffe eine entscheidende Bedeutung zu, wozu im Rahmen des Projekts grundlegende Untersuchungen erfolgten. Meist muss bei den Ausgangsstoffen ein Kompromiss zwischen Flüchtigkeit auf der einen Seite und Luft- bzw. Feuchteempfindlichkeit auf der anderen Seite gefunden werden. Hinsichtlich der Ausgangsstoffe für Zirkonium- und Hafniumsilikatschichten wurden Komplexe der Form  $\text{MIV}(\text{acac})_2(\text{OSitBuMe}_2)_2$  (A) und  $\text{MIV}(\text{acac})_2(\text{OSiMe}_3)_2$  (B) untersucht (Abb. 6.13), wobei M für Zirkonium oder Hafnium, acac für Acetylacetonato-, tBu für tert.-Butyl- und Me für Methylgruppen stehen. Als Ausgangsstoffe für Tantalnitridschichten wurden bisher kommerzielles TBDET ( $\text{Ta}(\text{NtBu})(\text{NEt}_2)_3$ ) sowie zwei neuartige Klassen von Ausgangsstoffen untersucht. Diese sind ein gemischter Amido- / Imido- / Guanidinato-Komplex ( $\text{Ta}(\text{NEtMe})(\text{N-}$

tBu)(C(N-i-Pr)<sub>2</sub>(NEtMe))<sub>2</sub>; Et=Ethyl- und i-Pr=iso-Propylgruppen), bei dem aufgrund des räumlich dicht gepackten Ta-Zentralatoms die Eigenschaften von einer hohen Flüchtigkeit des Stoffes hin zu einer höheren Stabilität geändert wurden, und ein gemischter Amido- / Imido- / Hydrazido-Komplex (Ta(NMeEt)<sub>2</sub>(N-tBu)(N-trimethylsilyl-N',N'-dimethylhydrazine) (Abb. 6.14), bei dem die reduzierende Wirkung des Hydrazido-Liganden getestet werden sollte.

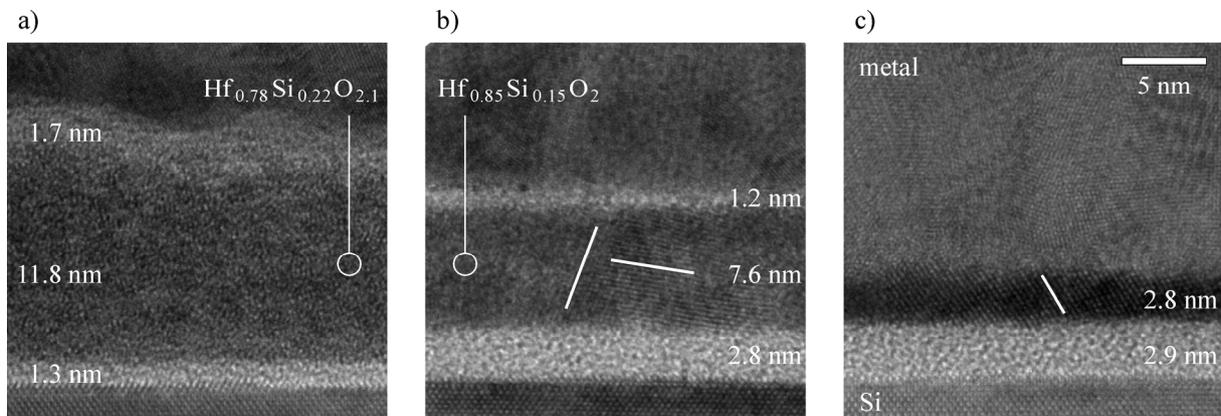
Für die Dielektrikaabscheidung selbst steht am LEB ein industrienaher MOCVD-Reaktor zur Verfügung, in dem Scheiben mit bis zu 200 mm Durchmesser beschichtet werden können (Abb. 6.13). Es handelt sich hierbei um einen sogenannten Kaltwandreaktor, d.h. es werden direkt die Scheiben und nicht die Atmosphäre beheizt. In unserem Fall liegen die Scheiben auf einem durch Halogenlampen beheizten Graphitteller. Zur Verbesserung der Schichthomogenität rotiert diese Scheibenaufnahme während des Abscheideprozesses. Ein zweiter Kaltwandreaktor wurde für Herstellung der metallischen Gateelektroden umgebaut (Abb. 6.14).



**Abb. 6.14:** Hydrazido-Komplex als Ausgangsstoff zur Tantalnitrid-Abscheidung und MOCVD-Anlage

Da an alternative Gatedielektrika wie Gateelektroden hohe Anforderungen gestellt werden, ist sowohl die physikalische wie auch die elektrische Schichtcharakterisierung von großem Interesse. So zeigen etwa Untersuchungen bei den Dielektrika zur Zusammensetzung, dass der Siliciumgehalt in den Schichten im Vergleich zum Zirkonium bzw. Hafnium zu Silicium Verhältnis der Ausgangsstoffe unter der erwarteten Stöchiometrie liegt (siehe auch Abb. 6.15). Ein weiterer Aspekt, der bei MOCVD-Prozessen immer zu beachten ist, ist eine mögliche Kontamination der Schichten mit Kohlenstoff aufgrund der organischen Gruppen in der Ausgangschemie. Hierbei zeigt sich, dass, abhängig von der Chemie, Kohlenstoff-freie Schichten nur unter bestimmten Abscheidebedingungen erzielt werden können. Kohlenstoff ist in den Schichten unerwünscht, da er zum einen elektrisch leitfähig ist und somit das Leckstromverhalten negativ beeinflusst. Zum anderen erweist er sich als Haftstelle für elektrische Ladungen und bewirkt somit eine Veränderung elektrischer Parameter. Die elektrischen Eigenschaften der Schichten wurden anhand von MOS-Strukturen charakterisiert. Dazu wurden die Schichten zunächst in Sauerstoffatmosphäre getempert (Abb. 6.15a, b), auch um auftretende Kohlenstoffverunreinigungen zu entfernen. Anschließend wurden die MOS-Strukturen geformt, indem eine Metallisierung aus Titan bzw. Nickel und Aluminium durch eine Schattenwurfmaske auf die Scheibenvorderseite aufgedampft wurde. Die Messungen an den so gefertigten MOS-Kondensatoren waren vielversprechend. So ist etwa eine bedeutende Größe, die Dielektrizitätskonstante, bis zu vier mal größer als die von SiO<sub>2</sub>, wobei sich hierbei eine Abhängigkeit von der Isolatorstärke zeigt. Diese ist jedoch hauptsächlich von der sich bildenden Si / Dielektrikum-Zwischenschicht bedingt (Abb. 6.15a, b). Die auftretenden Leckströme sind bei entsprechender Prozessierung, d.h. kohlenstofffreie Schichten, ausreichend klein. Ein

Problem bei ausnahmslos allen hoch- $\epsilon$ -Dielektrika sind in der Schicht eingefangene bzw. an der Grenzfläche zu Silicium befindliche Ladungen. Diese sind bei den vorliegenden Proben gering, jedoch findet während eines elektrischen Stresses ein signifikanter Aufbau von Ladungen statt, was Einfluss auf elektrische Parameter und die Zuverlässigkeit von Bauelementen hat.



**Abb. 6.15:** Hochaufgelöste Transmissionselektronenmikroskopieaufnahmen einer ungetemperten (a) und von getemperten (b, c) Hafniumsilikatschichten. Schichten a und b haben identische, wie abgeschiedene, Schichtdicke

Hinsichtlich der Abscheidung von Tantalnitridschichten zeigt sich, dass bei allen Schichten ein Einbau von Kohlenstoff aus den organischen Gruppen vermieden werden kann, jedoch eine signifikante Kontamination mit Sauerstoff auftritt. Insofern liegen die gemessenen Widerstandswerte über den Erwartungen, da sich mit Tantaloxid isolierende Phasen bilden. Die reduzierende Wirkung von Ta(V)- zum leitenden Ta(III)-Nitrid des Hydrazido-Liganden konnten in den bisherigen Versuchen nicht bestätigt werden. Als vielversprechendster Ausgangsstoff erwies sich der Guanidinato-Komplex, der den geringsten Sauerstoffanteil aufwies und mit einer für Tantalnitrid äußerst geringen Austrittsarbeit ein passendes Elektrodenmaterial für n-Kanal FET ist. Weitere Untersuchungen, die zum einen eine detaillierte Charakterisierung der Tantalnitridschichten und Versuche mit geänderten Ausgangsstoffen und zum anderen die Integration beider Materialien, Dielektrikum als auch Elektrode, in einen Transistorprozess einschließen, stehen aktuell an.

### 6.1.8. Simulationsmodelle zur Beschreibung von Lithographieprozessen mit Hilfe von Mask-Alignern

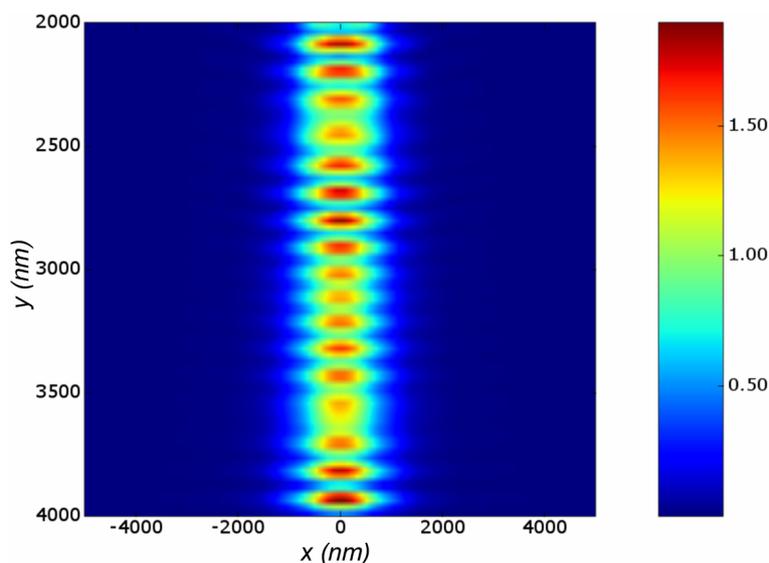
(Bálint Meliorisz)

Zur Übertragung von Strukturen im Bereich weniger Mikrometer bieten sogenannte Proximity-Aligner eine kostengünstige Alternative zu den teuren Projektionsoptiken. Bei den Proximity-Alignern wird auf die teure Projektionsoptik verzichtet. Die Siliciumscheibe mit dem Photolack wird in einen geringen Abstand von bis zu wenigen Mikrometern von der Maske gebracht. Das lithographische „Bild“ entsteht durch einen „Schattenwurf“ der strukturierten Maske im Photolack (Resist). Allerdings lassen sich die Proximity-Aligner mit derzeit existierenden Werkzeugen zur Lithographiesimulation nicht beschreiben.

Die Simulation von Projektionsbelichtung basiert auf Fernfeld- (Fraunhofer-) Beugung, bei der die Fourier-Transformation einen direkten Zusammenhang zwischen Maske und gebeug-

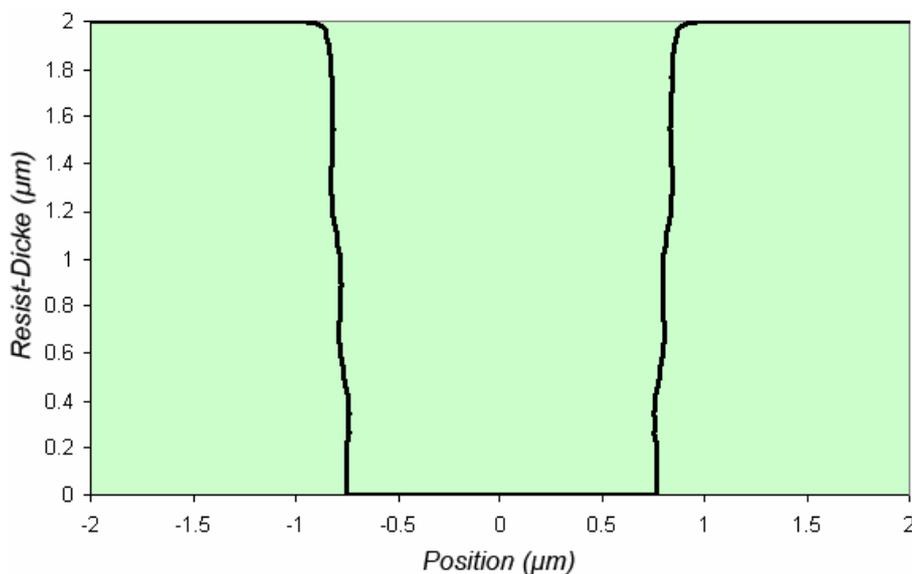
tem Feld liefert. Für Nahfeldbeugung, die den maßgebenden Effekt bei Proximity- und Kontaktbelichtung darstellt, existiert allerdings keine einfache Verbindung zwischen Geometrie und Feld. Nahfeldprofile können im Allgemeinen nur mit zeitaufwändigen rigorosen elektromagnetischen Algorithmen berechnet werden. Bei Proximity-Alignern wird die Maske mit breitbandigem und teilkohärentem Licht beleuchtet. Die daraus resultierenden Effekte lassen sich durch inkohärente Überlagerung der Beugungsmuster für mehrere Lichtwellenlängen und Einfallrichtungen beschreiben. Für eine konkrete Implementierung bedeutet das, dass die gleichen Rechenschritte mit unterschiedlichen Parametern mehrmals wiederholt werden müssen, was die Rechenzeit selbstverständlich weiter in die Höhe treibt. Um zumutbare Rechenzeiten zu erzielen, ist also die Anwendung einer zuverlässigen approximativen Methode unverzichtbar.

Die vollständige Simulation der Kontakt- und Nahfeldbelichtung umfasst die folgenden Schritte: Zuerst wird das Intensitätsprofil für senkrecht einfallendes monochromatisches Licht berechnet. In der Praxis wird normalerweise eine Quecksilberdampfampe als Quelle benutzt, die teilkohärentes, breitbandiges und unpolarisiertes Licht ausstrahlt. Um Teilkohärenz zu berücksichtigen, stehen prinzipiell zwei Methoden zur Verfügung: Bei der einen (rigorosen) Methode werden Intensitätsprofile für mehrere Wellenlängen und Einfallrichtungen erzeugt und die Ergebnisse inkohärent aufsummiert. Die zweite Methode basiert auf der Näherung, wonach die Änderung des Einfallswinkels lediglich einer lateralen Verschiebung des Beugungsmusters entspricht. Bei der letzteren Methode wird das teilkohärente Profil durch eine Faltungsoperation aus der für senkrecht einfallendes Licht berechneten Intensitätsverteilung generiert. Werden nun die bisherigen Schritte mit allen charakteristischen Wellenlängen des Belichtungsspektrums wiederholt, die Intensitäten mit den entsprechenden Gewichtungsfaktoren multipliziert und aufsummiert, entsteht das gesuchte Luftbild für teilkohärente *und* breitbandige Belichtung. Für praktische Zwecke ist vor allem die Intensitätsverteilung im Photolack interessant. Dazu werden die aus dem Diffraktionsmodell resultierenden Ergebnisse mittels der sogenannten Transfermatrix-Methode auf den Photolack bzw. die darunterliegenden Schichten übertragen. Die abschließenden Schritte sind die Simulation von "post-exposure bake" (PEB), Entwicklung und Analyse des Resist-Profils, welche durch Ankopplung des implementierten Verfahrens an unsere hauseigene Simulationssoftware Dr.LiTHO durchgeführt werden.



**Abb. 6.16:** Intensitätsprofil innerhalb der Photolackschicht

Für die Simulation von Proximity- und Kontaktbelichtung wurde eine auf der skalaren Diffraktionstheorie basierende und sehr zeiteffiziente Methode entwickelt. Die Methode arbeitet im Frequenzraum, was zwei Vorteile bietet. Einerseits lassen sich die auftretenden Faltungsintegrale durch eine einfache Multiplikation ersetzen, andererseits ist die Feldzerlegung in ebene Wellen für die Berechnung der winkelabhängigen Reflexions- und Transmissionskoeffizienten auf jeden Fall notwendig. Räumliche Intensitätsprofile werden mittels schneller Fourier-Transformation (FFT) berechnet. Die skalare Diffraktionstheorie arbeitet mit einer infinitesimal dünnen Maske, bei der optische Materialeigenschaften der Maske keine Rolle spielen. Da es sich um eine skalare Theorie handelt, können Polarisierungseffekte auch nicht berücksichtigt werden. Trotz der relativ groben Vereinfachungen des Modells ist die Übereinstimmung mit den Resultaten rigoroser Berechnungen unerwartet gut. Im Fall von teilkohärenter breitbandiger Belichtung und einer üblichen Quelle (Quecksilberdampfampe) liegt der Fehler bei Luftbildern unter 2 %. Die Diskrepanz zwischen den rigoros bzw. näherungsweise errechneten Resist-Profilen ist noch viel geringer und liegt im Promillebereich.



**Abb. 6.17:** Resist-Profil nach der Entwicklung

Abb. 6.16 zeigt die Intensitätsverteilung in einer zwischen Luft und Siliciumscheibe befindlichen Photolackschicht. Die Maske war eine 2 µm breite Linie. Luftspalt und Photolack waren beide 2 µm dick. Es wurde partiell kohärente breitbandige Belichtung angenommen. Infolge interner Reflexionen im Photolack interferieren einfallendes und rückreflektiertes Licht, was ein typisches Muster von stehenden Wellen erzeugt. Das Muster ist in lateraler Richtung wegen der partiell kohärenten Belichtung verschmiert, die vertikale Inhomogenität bleibt aber ausgeprägt. Darüber hinaus wird die Welligkeit teilweise auch auf die Resist-Flanken übertragen (Abb. 6.17).

### 6.1.9. Untersuchung von p-dotierten Schichten zur Isolation von Siliciumcarbid-Bauelementen

(Martin Rambach)

Für den Abschluss vertikaler Leistungsbaulemente auf Siliciumcarbid werden p-dotierte Randfeldbegrenzungen und für laterale Baulemente p-dotierte Wannen zur Bauelementeisolierung benötigt. Diese p-dotierten Gebiete werden durch Implantation erzeugt. Das größte

Problem dabei ist der Ausheil- und Aktivierungsschritt im Anschluss an die Implantation. In diesem Projekt wurde zu Beginn das transiente Verhalten von Schottky-Dioden mit Randfeldbegrenzung untersucht. Eine ausgeheilte Aluminium-Implantation als Randfeldbegrenzung zeigte gegenüber einer Widerstands-Randfeldbegrenzung mittels Kohlenstoff-Implantation ein wesentlich geringeres transientes Verhalten.

Zur weiteren Untersuchung des Ausheilschrittes wurden zwei Systeme, ein Lampensystem und ein Vertikalofen aufgebaut und hinsichtlich Oberflächenrauigkeit und elektrischer Eigenschaften getestet. Im Ofensystem ausgeheilte Aluminium-Implantationen zeigten deutlich größere Oberflächenrauigkeiten als Proben ausgeheilt im Lampensystem, insbesondere für hohe Implantationsdosen von  $1,2 \cdot 10^{15} \text{ cm}^{-2}$ . Die geringsten Oberflächenrauigkeiten konnten für einen Ausheilvorgang im Lampensystem bei Verwendung eines mit Siliciumcarbid beschichteten Graphittiegels erreicht werden. Für eine Aluminium-Implantation von  $1,2 \cdot 10^{15} \text{ cm}^{-2}$  konnte ein rms-Wert von 5nm, der viermal geringer als im Ofensystem war, erzielt werden.

Mit Hilfe eines in dieser Arbeit entwickelten analytischen Modells konnten aus temperaturabhängig gemessenen Widerstandsdaten sowohl die Aktivierung als auch die Kompensation bestimmt werden. Für Implantationsdosen kleiner als  $5 \cdot 10^{14} \text{ cm}^{-2}$  wurde sowohl im Lampensystem als auch im Ofensystem vollständige Aktivierung von 100 % erreicht. Bei einer Steigerung der Implantationsdosis ergaben sich jedoch zwischen den Ausheilsystemen Unterschiede. Lediglich im Ofensystem konnte für eine Aluminium-Dosis von  $1,2 \cdot 10^{15} \text{ cm}^{-2}$  weiterhin eine 100 %-ige Aktivierung erzielt werden. Im Lampensystem lag diese unterhalb von 75 %.

Durch eine Erhöhung der Implantationstemperatur konnte der spezifische Widerstand einer Aluminium-Implantation nach einem Ausheilschritt im Ofensystem weiter gesenkt werden. Der zugrunde liegende Mechanismus konnte als eine Zunahme der Beweglichkeit durch eine Abnahme der Kompensationszentren mit zunehmender Implantationstemperatur identifiziert werden. Als Anwendung der untersuchten Ausheilschritte wurden pn-Teststrukturen gefertigt. Die dabei verwendete Aluminium-implantierte Randfeldbegrenzung zeigte kein transientes Verhalten mehr. Gleichzeitig konnte durch eine effektive Reduzierung einer Feldüberhöhung eine Durchbruchspannung von 1500 V erreicht werden.

#### **6.1.10. Experimentelle Demonstration eines bipolaren Hochspannungsschalters mit beidseitig gesteuerten Emitterstrukturen**

(Dr. Ing. Thomas Rotter)

Bipolare Leistungshalbleiterbauelemente mit hoher Spannungsfestigkeit (Thyristoren, GTOs, IGBTs) stellen in ihrer konstruktiven Auslegung immer einen Kompromiss zwischen niedrigem Spannungsabfall im eingeschalteten Zustand einerseits und niedrigen Schaltverlusten andererseits dar. „Kompromisslose“ Leistungshalbleiter, bei denen die Emittereigenschaften elektrisch steuerbar und die damit unterschiedlichen Betriebsbedingungen jeweils optimal anpassbar sind, wurden zwar vorgeschlagen, bisher jedoch nur durch numerische Simulation untersucht. Eine experimentelle Realisierung der vertikal stromführenden Strukturen scheiterte bisher daran, dass die nötige Herstellungstechnologie extrem aufwändig ist. Ziel des vorliegenden Forschungsprojektes ist die Herstellung von lateral stromführenden, hochsperrenden, bipolaren Leistungshalbleitern mit beidseitig steuerbaren Emitterstrukturen sowohl zur experimentellen Verifikation des vorgeschlagenen neuen Bauelementtyps als auch zur experimentellen Untersuchung seiner Anwendungsmöglichkeiten. Die neuartige Bauelementstruktur kann unter ausschließlicher Benutzung eines bei industriellen IC-Herstellern vorhandenen Herstellungsprozesses realisiert werden. Der Aufwand zur Herstellung liegt damit in einem vertretbaren Rahmen. Darüber hinaus ist die von uns vorgeschlagene Bauelementstruktur zur

Integration in sogenannten Smart-Power ICs geeignet, die im Bereich kleiner und mittlerer Leistung bevorzugt zum Einsatz kommen.

Zur Realisierung der lateralen Hochvoltbauelemente mit einer Spannungsfestigkeit größer als ca. 600 V ist eine dielektrisch isolierte Hochvolt CMOS-Technologie (Spannungsfestigkeit bis ca. 150 V) vorgesehen. Um die wesentlich höhere Zielspannungsfestigkeit zu erreichen, wird nach Abschluss des gesamten Silicium-Scheibenprozesses das Siliciummaterial der Si / SiO<sub>2</sub> / Si-Scheibe unterhalb des aktiven Bauelementbereichs entfernt und durch einen Isolator ersetzt. Dies kann dadurch geschehen, dass in einem Scheiben-Transfer-Verfahren der Substrat-Wafer vollständig entfernt und z.B. durch eine Glasscheibe ersetzt wird. Hierzu geeignete Verfahren wurden im FhG-IZM (München) entwickelt. Eine Alternative hierzu besteht darin, dass das Siliciumsubstrat jeweils nur unter dem elektrisch aktiven Bereich von Hochvolt-Bauelementen mit einer KOH-Ätzung entfernt wird und der entstandene Hohlraum durch einen Isolator, z.B. Epoxidharz aufgefüllt wird. Entsprechende Versuche werden am LEB durchgeführt.

Die erste Phase des Projektes war bestimmt durch ausführliche, z.T. dreidimensionale Prozess- und Device-Simulationen zur Dimensionierung des neuartigen Hochvolt-Bauelementtyps und zu den erwarteten elektrischen Eigenschaften. Parallel hierzu wurden in einem Grundlagenversuch auf "Direct-Wafer-gebondeten" Si / SiO<sub>2</sub> / Si-Scheiben pn-Dioden als Grundstruktur der hochsperrenden Bauelemente hergestellt und danach die Silicium-Substratscheibe in einem Schicht-Transfer-Verfahren durch eine Glasscheibe ersetzt. Der Versuch sollte die grundsätzliche Funktionsfähigkeit des vorgeschlagenen neuartigen Bauelementtyps experimentell demonstrieren. Die Durchführung des Schichttransfer-Prozesses erfolgte dankenswerterweise im FhG-IZM München (Dipl.-Phys. C. Landesberger). Die Dimensionierung der bei dem Versuch verwendeten Si / SiO<sub>2</sub> / Si-Scheiben wurde so vorgenommen, dass mit einer klassischen Bauelementstruktur eine Durchbruchspannung von maximal ca. 600 V möglich ist. Nach Durchführung des Schichttransfer-Prozesses konnten bei diesen Demonstratordioden, in guter Übereinstimmung mit den Ergebnissen der Vorabsimulation, Durchbruchspannungen  $U_{BR}$  bis zu maximal 140 V für eine Driftzonlänge von 200 µm gemessen werden. Die Durchbruchspannung skaliert linear mit der Driftzonlänge, was auf einen trapezförmigen Verlauf der elektrischen Feldstärke zurückzuführen ist.

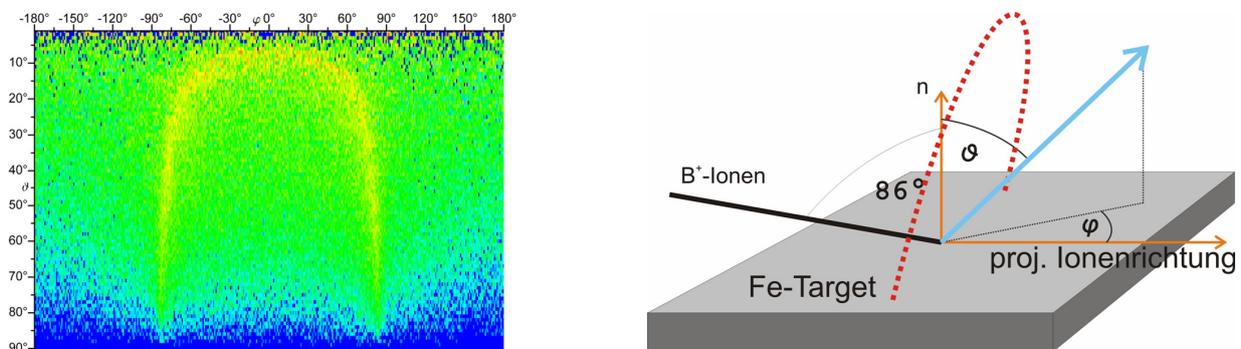
Nach dem positiven Ergebnis der ersten Phase wurde ein Chip mit Teststrukturbauelementen zur Prozessierung in einem industriellen Hochvolt-CMOS-SOI-Prozess entworfen und entsprechende Wafer im Rahmen einer "Multi Project Charge" hergestellt. Erste Messungen an den noch untransferierten Si / SiO<sub>2</sub> / Si-Scheiben zeigten die grundsätzliche Funktionsfähigkeit der Teststrukturen. Mit Ausnahme der Sperrspannung der Hochvolt-Bauelemente waren alle Messergebnisse quantitativ im erwarteten Bereich. Die Sperrspannung der Hochvolt-Bauelemente wurde durch das noch nicht transferierte Substrat auf ca. 190 V begrenzt. Erste Messungen des Schaltverhaltens an Thyristorstrukturen mit beidseitig steuerbaren Emittern zeigten schon bei 100 V Lastkreisspannung die erwartete Abhängigkeit von der Art der Ansteuerung der Emitter. Es wurden verschiedene Ansteuerkonzepte schaltungstechnisch realisiert und miteinander verglichen. Durch die gezielte Verschlechterung der Emittereffizienz mit Hilfe von MOS-gesteuerten Kurzschlüssen sowohl auf der Anoden- als auch der Kathodenseite kann der Abschaltvorgang zeitlich deutlich verkürzt werden, insbesondere die für die Höhe der Abschaltverlustenergie entscheidende Tail-Phase. Zum Beispiel beträgt die gemessene Abschaltverlustenergie  $E_{off}$  bei konventioneller, kathodenseitiger Ansteuerung 7,5 µJ (ohmsche Last 470 Ω, Lastkreisspannung 100 V) und wird bei anodenseitiger Ansteuerung auf 2,5 µJ bzw. bei gleichzeitiger, anoden- und kathodenseitiger Ansteuerung auf 1,3 µJ reduziert. Dadurch wird einerseits die thermische Belastung des Bauelements gesenkt, andererseits sind aber auch höhere Betriebsfrequenzen möglich.

Die dritte Phase des Projektes war gekennzeichnet durch Design, Herstellung und Auswertung eines zweiten Testchips (Redesign). Das Testchip enthielt Einzeltransistoren mit modifizierter Position der  $n^+$ - und  $p^+$ -Kontaktierungszone auf beiden Seiten der UBS-Struktur zur weiteren Verbesserung des Durchlass-Spannungsabfalls. Darüber hinaus wurden erstmals Multifinger-Transistorstrukturen mit integrierten Emitterschaltern für typische Lastströme bis zu 1 A realisiert sowie Testtransistoren mit verlängerter Driftzone zur Erreichung von Durchbruchspannungen bis zu 2000 V. Erste Messungen zeigten die volle Funktionsfähigkeit (insbesondere der Multifingertransistoren), die angestrebte niedrigere Durchlass-Spannung der UBS-Transistoren sowie die bei verlängerter Driftzone erhöhten Durchbruchspannungen (wegen der z. Zt. auf kleiner als 1000 V begrenzten Messmöglichkeiten zunächst nur im Bereich von kleiner als 1000 V).

### 6.1.11. Winkelverteilung abgesputterter Atome

(Matthias Sekowski)

Dieses von der DFG geförderte Projekt entstand als Folge einer Diplomarbeit von Michael Ullrich im Jahre 2003. In dessen Arbeit wurde ein Simulationspaket zur Untersuchung von zurückgestreuten und abgesputterten Atomen bei Ionenbeschuss entwickelt. Dabei wurde eine Anhäufung der abgesputterten Atome in einer Ebene senkrecht zum Ionenstrahl entdeckt. Dieser Hinweis auf eine inhomogene Winkelverteilung gesputterter Atome soll in diesem Projekt weiter verfolgt und experimentell untersucht werden. Während in der Diplomarbeit von Michael Ullrich ein Schwerpunkt auf die Untersuchung von Eisen gelegt wurde, soll in diesem Projekt eine prinzipielle Untersuchung unterschiedlichster Materialien durchgeführt werden.



**Abb. 6.18:** Darstellung gesputterter Eisenatome nach Beschuss mit  $B^+$ -Ionen unter streifendem Einfall. Deutlich zu erkennen ist die Häufung der Eisenatome in einer Ebene senkrecht zum Ionenstrahl. Farbskala siehe Text

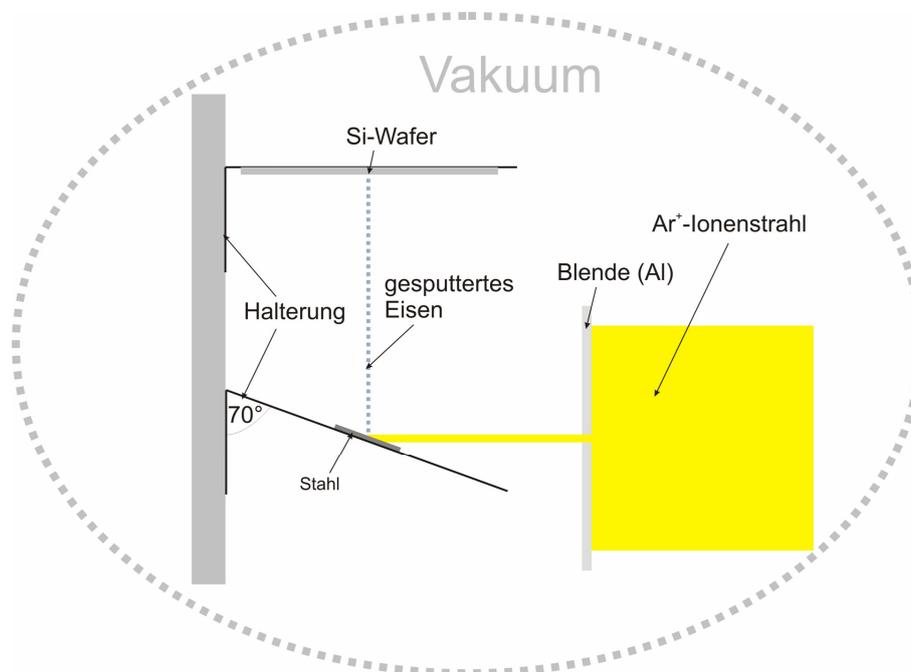
Das bestehende Monte Carlo-Simulationsprogramm (im folgenden als MC\_Sim bezeichnet) behandelt die Abbremsung eines energiereichen Teilchens in einem Festkörper. Dabei wird prinzipiell zwischen einer elektronischen Abbremsung des Teilchens und einer Richtungs- und Energieänderung infolge von Kollisionen mit Festkörperatomen unterschieden. Das Modell von Biersack, Ziegler und Littmark dient als Vorlage zur Beschreibung solcher Stoßvorgänge. Das Programm erlaubt die Betrachtung von Ionenquellen mit mehreren Ionensorten und -energien sowie mehrschichtigen Festkörpern als Targets. Die räumliche Simulation der Teilchenbewegung erlaubt die Auswertung der Richtung und Energie der abgesputterten Teilchen. Als Beispiel einer solchen Simulation soll Abb. 6.18 dienen. Hier werden abgesputterte

Eisenteilchen nach Beschuss durch  $B^+$ -Ionen gezeigt. Die Ionen wurden dabei mit einer Energie von 10 keV unter einem Winkel von  $86^\circ$  zur Oberflächennormalen des Targets eingeschossen. Die Winkel in Abb. 6.18 entsprechen den Kugelkoordinaten  $\vartheta$  und  $\varphi$ , wobei  $\vartheta$  der Azimut- und  $\varphi$  der Polarwinkel ist. Zur besseren Orientierung sind die Winkeldefinitionen in Abb. 6.18 rechts dargestellt. Die Winkelauflösung beträgt ein Grad.

Die Farben in Abb. 6.18 gehen von dunkel (wenig Atome) bis hell (viele Atome). Der zu sehende Bogen mit erhöhter Teilchendichte liegt in einer Ebene senkrecht zum Ionenstrahl und ist in der Abbildung als Kurve dargestellt.

Ziel dieses Projektes ist zum einen die Bestätigung der oben genannten Bögen anhand von Experimenten und, bei Übereinstimmung von Experiment und Simulation, die Entwicklung eines theoretischen Modells zur Vorhersage der winkelabhängigen Sputterausbeute. Dieses Modell wäre speziell für die Si-Halbleitertechnologie von starkem Interesse, da heutzutage die Strukturierung der Scheibenoberflächen mit FIB-Anlagen (Focussed Ion Beam) an Bedeutung gewinnt. Ein Problem, das dabei auftritt, ist die Redeposition bereits abgesputterten Materials. Dieser Effekt verändert die gewünschte Struktur zum Teil erheblich, und umso mehr, je kleiner die Strukturen werden. Bisher wird bei der Berechnung der Strukturen diese Redeposition zwar berücksichtigt, aber die Winkelverteilung der gesputterten Atome wird dabei als homogen angenommen.

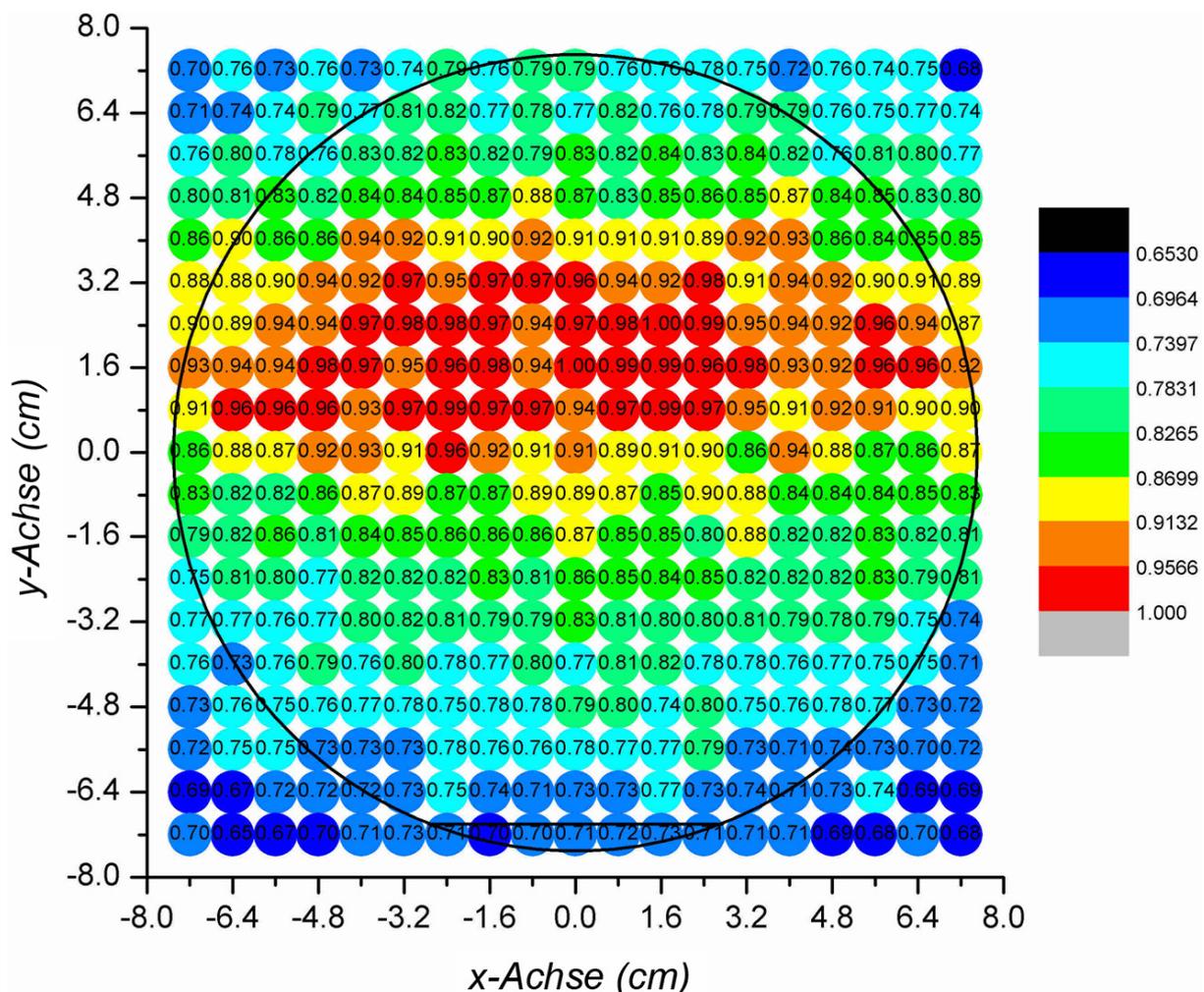
Um Experiment und Simulation vergleichen zu können, ist es jedoch notwendig, die Simulationsergebnisse in einer anderen Art und Weise darzustellen. Diese Notwendigkeit ergibt sich aus der Tatsache, dass man experimentell in gewisser Hinsicht eingeschränkt ist. Abb. 6.19 zeigt ein schematisches Bild eines experimentellen Aufbaus, wie er für erste Experimente verwendet wurde.



**Abb. 6.19:** Versuchsaufbau eines Sputterexperimentes. Details siehe Text

Dabei wird ein Teil eines  $Ar^+$ -Ionenstrahles unter einem definierten Winkel ( $70^\circ$ ) auf ein Stück Stahl geschossen. Die gesputterten Teilchen werden auf einer Siliciumscheibe in einiger Entfernung gesammelt. Das Experiment muss unter Vakuumbedingungen stattfinden, da sonst Stöße mit Eisenatomen und Molekülen der Luft die Winkelverteilung der Atome zerstö-

ren würden. Das aufwendige Sammeln der Eisenatome mit einem Si-Wafer ist erforderlich, da man so auf bekannte und sehr gute Analysemethoden zurückgreifen kann, wie z.B. "Total reflection x-ray fluorescence" (TXRF) oder "Rutherford backscattering spectroscopy" (RBS). TXRF hat beispielsweise den Vorteil, dass man bereits geringe Eisenkonzentrationen auf der Oberfläche des Sammelwafers messen kann (ca.  $1 \cdot 10^{11} \text{ cm}^{-2}$ ). Allerdings ist man hier auf einen ebenen Wafer als Sammelobjekt angewiesen, was den experimentellen Aufbau sehr einschränkt. Dieser Versuchsaufbau musste bei Simulationen möglichst exakt nachvollzogen werden. Zu diesem Zweck ist eine Erweiterung des bestehenden Programmpaketes geschrieben worden, welche die gesputterten Teilchen in einer beliebig zu definierenden Ebene darstellt. Abb. 6.20 zeigt ein Ergebnis der Simulation von  $\text{Ar}^+$ -Ionen unter  $80^\circ$  Einfallswinkel auf ein Eisentarget in der gerade beschriebenen Weise. Zu erwähnen sei, dass die Größe der Punkte in Abb. 6.20 der tatsächlichen Messgröße bei einer Auswertung mit TXRF entspricht, so dass ein direkter Vergleich von Simulation und Experiment möglich ist.



**Abb. 6.20:** Andere Darstellung der Simulationsergebnisse zur direkten Vergleichsmöglichkeit mit Experimenten. Details siehe Text

Die Komplexität eines Sputterprozesses wurde bei ersten Experimenten deutlich. Es wurde Eisen mit  $\text{Ar}^+$ -Ionen abgesputtert. Als Resultat erhielt man - was uns vorher nicht bekannt war - eine Emission von Fe-Clustern und relativ wenig atomares Eisen. Dieser Effekt der Clusteremission wird vor allem bei metallischen Targets beobachtet. Er verhindert aber die Untersuchung von atomaren Sputterausbeuten, so dass sich Metalle für solche Beobachtungen nicht

eigenen. In Zukunft werden Experimente mit Halbleitermaterialien durchgeführt, bei denen diese Clusteremission nicht, oder nur im kleinen Maßstab, erwartet ist.

### **6.1.12. Nanoimprint-Lithographie**

(Holger Schmitt)

#### **Allgemeines zum Projekt Nanoimprint Lithographie**

Die Nanoimprint-Lithographie (NIL) ist ein durch die Bayerische Forschungsförderung gefördertes Teilprojekt zur Nanoelektronik im Rahmen des Forschungsverbunds FORNEL. Die Dauer des Teilprojekts beträgt 3 Jahre und läuft vom 1.7.2004 bis zum 30.6.2007. Die Projektteilnehmer sind auf akademischer Seite das Fraunhofer-Institut für Integrierte Systeme und Bauelementetechnologie (IISB) und der Lehrstuhl für Elektronische Bauelemente (LEB) sowie auf der Industrieseite die Suss MicroTec AG. Die Leitung des Teilprojekts sowie die des gesamten Forschungsverbunds FORNEL liegt bei Prof. Dr.-Ing. Heiner Ryssel.

#### **Kurzbeschreibung**

Die Strukturierung von Halbleiterbauelementen im Sub-100 nm-Bereich erfordert neue Verfahren, die alternativ zur klassischen optischen Lithographie eingesetzt werden können. Bei der Nanoimprint-Lithographie erfolgt die Strukturierung mit Hilfe einer Prägeform, deren Strukturen in eine Polymerschicht übertragen werden. Während die meisten Imprint-Verfahren auf dem Prinzip der Thermokompression basieren, wird im Rahmen des Projekts ein Nanoimprint-Verfahren auf seine Anwendbarkeit im Bereich Halbleitertechnik untersucht, das mit UV-Aushärtung arbeitet und somit die die Proben belastende Temperaturzyklen vermeidet. Der angestrebte Lösungsansatz beinhaltet die Optimierung von UV-transparenten Prägeformen, die Untersuchung der Wechselwirkung von Prägeform und Substratmaterial mit dem Polymer sowie die Entwicklung der zur Erzeugung kleinster Strukturen notwendigen Prozesse. Im Folgenden werden kurz die Schwerpunkte des Projekts beschrieben.

#### **Systeme für die Nanoimprint-Lithographie**

Im ersten Jahr wurde eine speziell für die Nanoimprint-Lithographie entwickelte Prototyp-Anlage NPS300 von Suss MicroTec durch das IISB erworben und im Reinraum der Universität installiert. Ziel der aktuellen Kooperation ist es, die Nanoimprint-Anlage mit Blick auf die aktuellen Anforderungen in der Mikro- und Nanoelektronik zu optimieren.

#### **Prägeformen aus Quarz**

Da die Nanoimprint-Lithographie mit einer 1:1 Abbildung einhergeht, kommt der Prägeform eine besondere Bedeutung zu, da sich jeder Fehler in der Prägeform direkt auf das Resultat auswirkt. Prägeformen mit speziellem Layout und verschiedenen Strukturgrößen sind momentan schwer zu erwerben. Aus diesem Grund liegt ein Schwerpunkt des Projekts auf deren Herstellung.

Über die optische Belichtungseinheit (MA6) war es bisher möglich, Quarz-Prägeformen mit Strukturgrößen bis 1  $\mu\text{m}$  zu erzeugen. Kleinste Strukturen mit Größen bis 100 nm sind durch eine direkte Bearbeitung der Prägeformen mit fokussierten Ionenstrahlen (FIB) erreicht worden. Im weiteren Verlauf des Projekts sollen Strukturen unter 100 nm über den Einsatz von abdeckenden Schichten erzeugt werden.

## Lacke für die UV-Nanoimprint-Lithographie

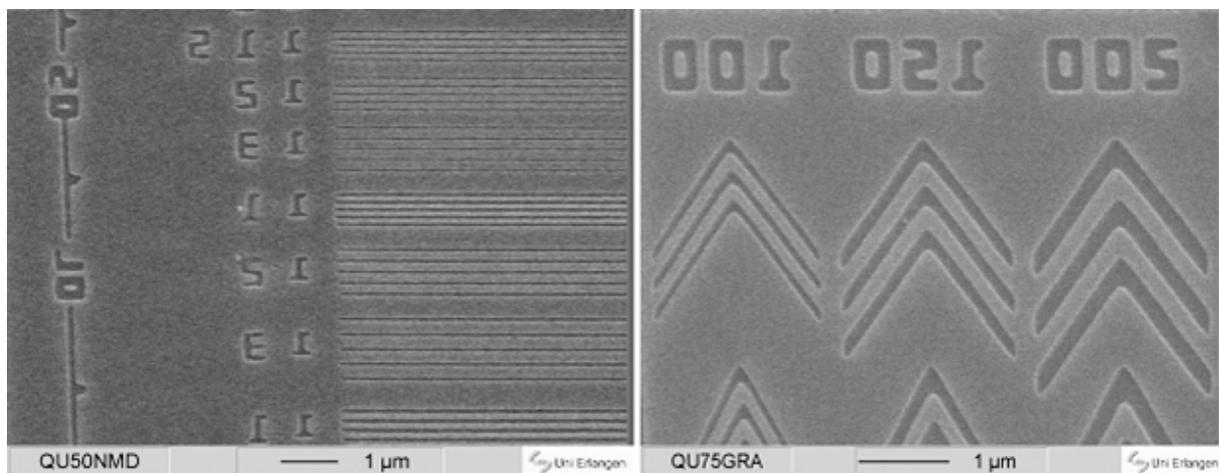
Lacke, die für die UV-NIL verwendet werden, müssen spezielle Anforderungen erfüllen. Zu diesen zählen z.B. ein optimales Fließverhalten, gute Haftungseigenschaften zum Substrat bzw. zur Prägeform und eine sehr gute Ätzbeständigkeit. Auf Grund der Aktualität der Nanoimprint-Lithographie werden spezielle UV-NIL-Lacke in zunehmendem Maße angeboten. Alternativ können aber auch UV-härtende Polymere aus anderen Arbeitsgebieten erworben werden.

Vor diesem Hintergrund sind im Rahmen des Projektes die auf dem Markt verfügbaren UV-härtenden Lacke auf ihre Eignung untersucht worden. Hierbei spielten die Eigenschaften ausreichende Haftung zum Substrat, rückstandsfreie Trennung von UV-Polymer und Prägeform, kurze Aushärtezeiten und niedrige Viskosität, um kurze Prozesszyklen und eine geringe Restlackdicke zu erhalten, eine entscheidende Rolle.

## Strukturübertragung

Für eine definierte und reproduzierbare Strukturübertragung müssen oben genannte Prozessparameter optimiert und in einem Gesamtprozess zusammengefasst werden.

In diesem Zusammenhang wird aktuell z.B. die Wechselwirkung des Lacks mit der Prägeform und dem Substrat, das Verhalten des Lacks und der Prägeform bei unterschiedlichen Strukturgrößen und Aspektverhältnissen sowie die Justage Prägeform / Substrat untersucht. Somit war es bisher möglich, Strukturen bis zu einer minimalen Größe von 50 nm in ein UV-Polymer zu übertragen (Abb. 6.21).



**Abb. 6.21:** Nanoimprints in ein UV-Polymer. Die Strukturgrößen betragen 50 nm und 70 nm auf dem linken Bild, bzw. 100 nm, 150 nm und 200 nm auf dem rechten Bild

### 6.1.13. Experimentelle Bestimmung der thermodynamischen und kinetischen Eigenschaften von Gitterleerstellen in Silicium

(David Schindele)

Transportprozesse in Silicium werden maßgeblich von den intrinsischen Punktdefekten, d.h. Gitterleerstellen und Eigenzwischengitteratome, beeinflusst. Gitterleerstellen dominieren dabei die Diffusion und Aktivierung von Dotieratomen wie Arsen und Antimon, die Diffusion und das Gettern von Metallatomen bei niedrigen Temperaturen, die Bildung von Defekten während der Kristallzucht und die Nukleation von Sauerstoffpräzipitaten. Die experimentelle

Bestimmung ihrer Eigenschaften, speziell von Diffusionskoeffizient und Konzentration im thermodynamischen Gleichgewicht, ist deshalb seit Jahrzehnten ein erstrangiges Ziel der Forschung. Die aktuellen Schätzungen aus diversen Veröffentlichungen streuen jedoch bei einer bestimmten Temperatur um bis zu 10 Größenordnungen und nur das Produkt der beiden Parameter ist experimentell gut bekannt. Das Projekt, das Oktober 2006 begonnen hat und vorerst bis September 2008 von der Deutschen Forschungsgemeinschaft (DFG) gefördert wird, bietet erstmals die Möglichkeit, die beiden Parameter unabhängig voneinander für Gitterleerstellen zu bestimmen.

Die experimentelle Vorgangsweise beruht auf einem Kurzzeit-Ausheilprozess mit Prozesszeiten im Millisekundenbereich, auf den im Zuge einer Kooperation mit der Firma Mattson Thermal Products zugegriffen werden kann. Beim Aufheizen werden Gitterleerstellen an der Oberfläche thermisch generiert und diffundieren in die Siliciumprobe. Sobald die Probe wieder abgekühlt wird, bildet ein Teil dieser Gitterleerstellen Paare mit den in der Probe vorhandenen Phosphoratomen, deren Profil nach dem Abkühlen per Kapazitäts-Transientenspektroskopie gemessen werden kann. Aus diesem Profil ist es dann möglich, die gewünschten Parameter durch numerische Simulation des Gesamtprozesses zu extrahieren.

#### **6.1.14. Elektronische Bauelemente auf nano-kristalliner Matrix**

(Sabine Walther)

Dieses Projekt zur Entwicklung von druckbarer Elektronik wird im Rahmen des Graduiertenkollegs Disperse Systeme für Elektronikanwendungen durchgeführt und von der DFG sowie der Degussa AG unterstützt.

Im Gegensatz zu Bauelementen für Prozessoren oder Speicherchips, wo die Anforderungen im Hinblick auf Dimensionierung und Schaltgeschwindigkeiten stetig steigen, gibt es auch Anwendungen wie elektronische Etikettierung, in denen äußerst geringe Herstellungskosten der entscheidende Faktor sind. Da die Standard-Silicium-Technologie eine Vielzahl von Prozess-Schritten vorsieht, die zeitaufwändig und kostenintensiv sind, ist für diesen Markt eine günstige Alternative gefragt.

Intensive Forschung, mittlerweile auch mit ersten Erfolgen, zu druckbarer Elektronik wird auf Basis von organischen Halbleitern betrieben. Parallel finden Untersuchungen zu anorganischen Materialien wie leitfähigen Oxiden und anderen Halbleitern statt, die zunächst in Pulverform vorliegen und zu einem Schlicker aufbereitet und als dünne Schichten auf einen Träger aufgedruckt werden.

Das Graduiertenkolleg in Erlangen entwickelt auf Basis von Silicium-Nanopartikeln Prozesse zur Herstellung von Bauelementen per Druckverfahren.

Ziel des Teilprojektes „Elektronische Bauelemente auf nanokristalliner Matrix“ ist zunächst, halbleitende Nanopartikelschichten herzustellen und zu charakterisieren. Aufbauend auf die daraus gewonnenen Erkenntnisse sollen dann Wege gefunden werden, diese Schichten zu dotieren und zu strukturieren sowie Metallkontakte und Isolatorschichten aufzubringen. Die Potentiale von auf Schichten von perkolierenden Nanopartikeln aufgebauten Bauelementen sollen anhand eines Prototyps, beispielsweise eines Feldeffekttransistors, aufgezeigt werden.

Darüberhinaus können die identifizierten Leitungsmechanismen, z.B. Tunneleffekte, für neue Speicherkonzepte Verwendung finden.

## 6.2. Geförderte Forschungsvorhaben

Die im letzten Abschnitt wiedergegebenen Forschungsarbeiten entstammen Forschungsprojekten, die durch Drittmittel finanziert wurden bzw. werden. Wir möchten uns an dieser Stelle herzlich bei den Projektträgern für die Unterstützung bedanken.

Auch in den zurückliegenden Jahren konnten wiederum eine Reihe neuer Projekte eingeworben werden, von denen an dieser Stelle wegen ihrer langfristigen Ausrichtung drei Verbundvorhaben noch einmal besonders hervorgehoben werden sollen. Im Graduiertenkolleg "Disperse Systeme für Elektronische Anwendungen" der Deutschen Forschungsgemeinschaft (DFG) arbeitet der LEB zusammen mit 7 weiteren Lehrstühlen der Universität Erlangen interdisziplinär an der Nutzbarmachung von nanopartikulären Materialsystemen für druckbare Elektronik zu niedrigen Herstellungskosten. Am DFG-Sonderforschungsbereich "Integration elektronischer Komponenten in mobile Systeme" ist der LEB mit zwei Teilprojekten beteiligt. Zusammenfassungen der bisherigen und geplanten Arbeiten sind dem vorangegangenen Kapitel zu entnehmen. Zuletzt war der LEB auch bei der erfolgreichen Beantragung der "Erlangen Graduate School in Advanced Optical Technologies" im Rahmen der vielbeachteten Exzellenzinitiative des Bundes und der Länder beteiligt und wird hier beginnend ab November 2006 für zunächst 5 Jahre in enger Kooperation mit dem Fraunhofer IISB bei der Ausbildung von Doktoranden im Themenbereich „Optical Material Processing“ mitarbeiten.

Es folgt eine Aufstellung aller in den Jahren 2004 bis 2006 am LEB bearbeiteten Förderprojekte:

**„Untersuchung des Aktivierungs- und Diffusionsverhaltens von Bor in polykristallinen SiGe-Gateelektroden für MOS-Transistoren“**, Gemeinschaftsprojekt mit der Universität der Bundeswehr, München, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.01.2001 - 31.07.2004, AZ: RY 1/19-2 (Lehrstuhl für Elektronische Bauelemente Erlangen-Nürnberg) bzw. Ei 234/5-2 (Institut für Physik UniBW München)

**„Development of a microsystem for nebulization of fluids“**, Università degli Studi di Trento, Träger: Provincia Autonoma di Trento und Consiglio Nazionale delle Ricerche (PAT / CNR), 11.04.2001 - 30.06.2004, AZ.: 29360, reg. 135

**„Herstellung von polykristallinen Silicium-Germanium-Schichten durch die Niederdruckgasphasenabscheidung“**, Gemeinschaftsprojekt mit der Universität der Bundeswehr, München, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.08.2001 - 30.06.2004, AZ: RY 1-19/1 (Lehrstuhl für Elektronische Bauelemente Erlangen-Nürnberg) bzw. EI 234/5-1 (Institut für Physik UniBW München)

**„Experimentelle Demonstration eines bipolaren Hochspannungsschalters mit beidseitig gesteuerten Emitterstrukturen“**, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.02.2002 - 31.01.2004, AZ: STO 451/1, 01.02.2004 - 31.01.2005, AZ: STO 451/2, 01.02.2005 - 31.01.2006, AZ: STO 451/3

---

*Fortsetzung: Förderprojekte*

**„SiC als Halbleitermaterial: Alternative Wege in Züchtung und Dotierung“**, Träger: Deutsche Forschungsgemeinschaft (DFG), 15.3.2002 - 14.3.2005, kostenneutrale Verlängerung bis 30.09.2005, AZ: DFG FR 713/3-1

**„SiC als Halbleitermaterial: Untersuchung von p-dotierten Schichten zur Bauelemente-isolation“**, Träger: Deutsche Forschungsgemeinschaft (DFG), 15.03.2002 - 14.03.2005, kostenneutrale Verlängerung bis 30.09.2005, AZ: DFG FR 713/3-2

**Zusammenarbeit mit der Firma Nanoworld GmbH**, LEB Unterauftragnehmer des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie, Erlangen, 01.07.2002 – 30.06.2007

**„High Throughput Atomic Layer CVD Batch Equipment using Remote Plasma Enhanced Processing and In-Situ Chamber Chain“**, LEB: Unterauftragnehmer des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie, Erlangen, 01.09.2002 - 31.08.2004

**„Zerstörungsfreie Charakterisierung von ferroelektrischen und hoch-dielektrischen Dünnschichten“**, Projektbezogener Personenaustausch mit Ungarn, Träger: Deutscher Akademischer Austauschdienst (DAAD), 01.01.2003 - 31.12.2004

**„E-LIMM: E-Learning for Microelectronics Manufacturing“**, LEB: Unterauftragnehmer des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie, Erlangen, 01.09.2003 - 31.08.2005, AZ: IST-2001-34828

**„Anorganische Materialien durch Gasphasensynthese: CVD-Prozesse mit neuartigen metallorganischen Precursoren zur Herstellung von hoch- $\epsilon$ -Gatedielektrika und metallischen Gateelektroden zukünftiger CMOS-Generationen“**, Schwerpunktprogramm: „Anorganische Materialien durch Gasphasensynthese: Interdisziplinäre Ansätze zu Entwicklung, Verständnis und Kontrolle von CVD-Verfahren“ (SPP 1119), Träger: Deutsche Forschungsgemeinschaft (DFG), 17.11.2003 - 01.04.2006, AZ: RY 1/21-3 und RY 1/21-4

**„Semi-automatische Co-Optimierung von lithographischen Masken und Beleuchtungseinstellungen“**, LEB: Unterauftragnehmer des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie, Erlangen, Beginn: 01.01.2004

**„Distribution, Segregation and Dose-Loss of Dopants in Deca-Nanometer SOI Structures“**, in Kooperation mit North Carolina State University und The Ohio State University, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.03.2004 - 28.02.2006, AZ: DFG RY 1/23-1

*Fortsetzung: Förderprojekte*

**„Helektron: Untersuchung und Modellierung von Ladungseinfangmechanismen in dielektrischen Speicherschichten“**, Projektpartner der Qimonda AG (vormals Infineon Technologies AG), München, Träger: Bundesministerium für Bildung und Forschung (BMBF), 01.04.2004 - 28.02.2007

**„Halbleiterbauelemente“**, Multimedia in der Lehre 2004/2005, Virtuelle Hochschule Bayern (vhb), Träger: Bayerisches Staatsministerium für Wissenschaft, Forschung und Kunst, 01.07.2004 - 31.03.2005, AZ: 04-03-14/Rys1

**„Forschungsverbund FORNEL - Teilprojekt "Nanoimprint-Lithographie“**, Gemeinschaftsprojekt mit dem Fraunhofer Institut für Integrierte Systeme und Bauelementetechnologie, Erlangen und der Suss MicroTec AG, Garching, Träger: Bayerische Forschungsförderung, 01.07.2004 - 30.06.2007

**„Ausbildung zum Mikrotechnologen“**, Kooperationsvereinbarung zwischen dem Fraunhofer Institut für Integrierte Systeme und Bauelementetechnologie (IISB), Erlangen, und dem LEB, 01.09.2004 - 30.06.2007

**„Entwicklung und Adaptierung von Genetischen Algorithmen für die Anwendung in der Lithographiesimulation“**, LEB Unterauftragnehmer des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie, Erlangen, 01.12.2004 - 30.11.2007

**„Hochspannungsschalter mit steuerbaren Kenndaten“**, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.02.2005 - 31.01.2006, AZ: STO 451/1-3

**Förderung der internationalen Zusammenarbeit in der angewandten Forschung - „Plasmaspektroskopie“**, Träger: Bayerische Forschungsförderung, 01.04.2005 - 31.03.2006, AZ: PIZ 66/04

**„Grundlagen zur Entwicklung von Hochvolt-Transistorstrukturen ( $U_{BR}$  ca. 100 V) zur Integration in einen 0,18  $\mu\text{m}$ -CMOS Basisprozess“**, Industrieförderung, 01.04.2005 - 01.07.2007

**„Untersuchung organometallischer Schichten für nichtflüchtige Speicherzellen“**, LEB: Auftragnehmer der Qimonda AG (vormals Infineon Technologies AG), München, 01.05.2005 - 31.05.2005

**„Entwicklung von Simulationsmodellen zur Beschreibung von Lithographieprozessen mithilfe von Mask-Alignern“**, LEB Unterauftragnehmer des Fraunhofer Instituts für Integrierte Systeme und Bauelementetechnologie, Erlangen, 01.06.2005 - 30.05.2007

*Fortsetzung: Förderprojekte*

**„Disperse Systeme für Elektronikanwendungen“**, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.10.2005 - 31.03.2010, AZ: GRK 1161/1/ Teilprojekt TP RYS

**„Projektbezogener Personenaustausch mit Ungarn (PPP)“**, Träger: Deutscher Akademischer Austauschdienst (DAAD), 01.01.2006 - 31.12.2007

**Sonderforschungsbereich SFB 694 „Integration elektronischer Komponenten in mobile Systeme**, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.01.2006 - 31.12.2009:

- **Teilprojekt C04 „Integrierbare Bauelemente zur Sicherung der Qualität von elektronischen Systemkomponenten im Automobil“**, (Prof. Dr.-Ing. Heiner Ryssel und Prof. Dr. rer. nat. habil. Lothar Frey)
- **Teilprojekt B04: „Motorintegrierte Leistungselektronik: Strukturflexibel mechanisch integrierbare passive elektronische Bauelemente“**, (Prof. Dr.-Ing. Heiner Ryssel und Dr. Martin März)

**„Räumliche Winkelverteilung von gesputterten und rückgestreuten Atomen bei der Ionenbestrahlung unter streifenden Winkeln**, Träger: Deutsche Forschungsgemeinschaft (DFG), 15.02.2006 - 14.02.2008, AZ: Ry 1/25-1

**„Förderung der Zusammenarbeit von Prof Dr.-Ing. H. Ryssel LEB, FAU und Prof. Dr. Ch. Jacob, Materials Science Centre, IIT Kharagpur, Indien“**, Träger: Bayerische Forschungsstiftung, 15.05.2006 - 14.07.2006, AZ PIZ-93-06

**„Experimentelle Bestimmung der thermodynamischen und kinetischen Eigenschaften von Gitterleerstellen im Silicium“**, Träger: Deutsche Forschungsgemeinschaft (DFG), 01.10.2006 - 30.09.2008, AZ: 1/24-1

### **6.3. Kooperationsbeziehungen**

Der Lehrstuhl für Elektronische Bauelemente unterhält zahlreiche Kooperationsbeziehungen zu Firmen, Hochschulen und Forschungsinstituten im In- und Ausland.

Beispielsweise war der LEB im Frühsommer 2006 Gastgeber für einen zweimonatigen Aufenthalt des indischen Halbleiterexperten Prof. Chacko Jacob in Erlangen. Der Aufenthalt wurde von der Bayerischen Forschungsstiftung gefördert. In seiner Heimat arbeitet Prof. Jacob am renommierten Indian Institute of Technology (IIT) in Kharagpur. Er ist Experte für das zukunftsweisende Halbleitermaterial Siliciumcarbid (SiC). Gemessen an Forschung und ansässiger Industrie kann Erlangen als wichtigster Standort für SiC in Europa bezeichnet werden. Entsprechend eng ist die Zusammenarbeit von Prof. Jacob mit seinen Kollegen am LEB sowie am Fraunhofer IISB. Gemeinsam untersuchten die Forschungspartner aktuelle Fragestellungen der Prozesstechnik für elektronische Bauelemente aus Siliciumcarbid.



**Abb. 6.22:** Prof. Chacko Jakob vom IIT Kharagpur vor dem Technologiegebäude des Lehrstuhls für Elektronische Bauelemente

Nachstehend finden Sie eine Übersicht über die Kooperationspartner des LEB.

#### **Firmen**

Degussa / Creavis Technologies & Innovation (Marl)

ELMOS (Dortmund)

Infineon Technologies (München, Villach)

Nanoworld Services (Erlangen)

Qimonda (Dresden, München, Erlangen)

SiCED (Erlangen)

Texas Instruments (Freising)

ZMD (Dresden)

#### **Hochschulen und Akademien**

Ruhr-Universität Bochum

Technische Universität München

Universität der Bundeswehr München

Universität Osaka, Japan

Universität Trient, Italien

Eidgenössische Technische Hochschule (ETH) Zürich, Schweiz

Indian Institute of Technology (IIT) Kharagpur, Indien

North Carolina State University (NCSU), Raleigh, USA

Russische Akademie der Wissenschaften, Moskau, GUS

---

*Fortsetzung: Kooperationspartner*

Ungarische Akademie der Wissenschaften, Budapest, Ungarn

**Forschungsinstitute**

Fraunhofer IISB, Erlangen

Interuniversity Microelectronics Centre (IMEC), Leuven, Belgien

CEA-LETI (Commisariat à l'Énergie Atomique, Laboratoire d'Electronique de Technologie de l'Information), Grenoble, Frankreich

Tyndall Research Institute, Cork, Irland

## 7. Wissenschaftliche Beiträge

### 7.1. Bücher und Buchbeiträge

(in alphabetischer Reihenfolge der Autoren)

#### 2004

Mannino, G., Feudel, T., **Pichler, P.**, Servidori, M., (eds): *Materials Science Issues in Advanced CMOS Source-Drain Engineering*, Materials Science Engineering B, Strasbourg, Vol. 114 - 115, 2004.

**Pichler, P.**: *Intrinsic Point Defects, Impurities, and their Diffusion in Silicon*, Springer Verlag, Wien, 2004.

**Pichler, P.**, Claverie, A., Lindsay, R., Orłowski, M., Windl, W.: *Silicon Front-End Junction Formation - Physics and Technology*, Materials Research Society Symposium Proceedings, Hrsg.: P. Pichler, 810, 2004.

**Weiß, R.**: *Herstellung, Untersuchung und Modellierung von Schottky-Dioden mit ionenimplantierter Randfeldbegrenzung auf Siliciumcarbid*, Erlanger Berichte der Mikroelektronik, Band 1/2004, Hrsg. **H. Ryssel**, Shaker Verlag, Aachen 2004.

#### 2005

Beichele, M.: *Optimierung der Stickstoffkonzentrationen in Gatedielektrika und -elektroden für fortschrittliche CMOS-Technologien*, Erlanger Berichte Mikroelektronik, Band 1/2005, Hrsg.: **H. Ryssel**, Shaker Verlag, 2005.

Berberich, S. E.: *Entwicklung, Herstellung und Charakterisierung von integrierbaren Leistungsbaulementen und einer Trench-Gate Technologie*, Universität Erlangen-Nürnberg, Lehrstuhl Elektronische Bauelemente und Fraunhofer IISB, Diss. 2005.

Lehrer, C.: *Effekte bei der Nanostrukturierung mittels fokussierter Ionenstrahlen*, Erlanger Berichte Mikroelektronik, Band 3/2005, Hrsg.: **H. Ryssel**, Shaker Verlag, 2005.

**Leistner, T.**: *Charakterisierung von Titandioxidschichten abgeschieden aus neuentwickelten Precursoren mittels MOCVD*, Erlanger Berichte Mikroelektronik, Band 2/2005, Hrsg.: **H. Ryssel**, Shaker Verlag, 2005.

Weidner, A.: *Strukturbreitenbestimmung für die sub 100 nm-Lithographie mittels spektralellipsometrischer Beugungsmessung*, Erlanger Berichte Mikroelektronik, Band 4/2005, Hrsg.: **H. Ryssel**, Shaker Verlag, 2005.

#### 2006

Deák, P., Gali, Á., **Pichler, P.**: *Quantum Mechanical Studies of Boron Clustering in Silicon*, High Performance Computing in Science and Engineering '05, Eds.: W. E. Nagel, W. Jäger, M. Resch, Berlin: Springer, 255, 2006.

**Dirnecker, T.**: *Untersuchung von Aufladungseffekten bei der Ionenimplantation*, Erlanger Berichte Mikroelektronik, Band 2/2006 Hrsg.: **H. Ryssel**, Shaker Verlag, 2006.



*Fortsetzung: 2006*

Häublein, V.: *Kontaminationsprozesse in der Ionenimplantation*, Erlanger Berichte Mikroelektronik, Band 1/2006 Hrsg.: **H. Ryssel**, Shaker Verlag, 2006.

Kistler, S.: *Dreidimensionale Topographiesimulation der ionisierten Metallplasma-Abscheidung in der Halbleitertechnologie*, Universität Erlangen-Nürnberg, Lehrstuhl Elektronische Bauelemente und Fraunhofer IISB, Diss. 2006.

Tollkühn, B.: *Neue Methoden zur automatischen Kalibrierung von Modellparametern für die Simulation optischer Lithographieprozesse*, Erlanger Berichte Mikroelektronik, Band 3/2006 Hrsg.: **H. Ryssel**, Shaker Verlag, 2006.

## **7.2. Veröffentlichungen in Fachzeitschriften**

(in alphabetischer Reihenfolge der Autoren)

### **2004**

Bär, E., **Lorenz, J., Ryssel, H.**: *3D Feature-Scale Simulation of Sputter Etching with Coupling of Equipment Simulation*, Proceedings of SISPAD 2004 (Simulation of Semiconductor Processes and Devices), Hrsg.: G. Wachutka, 125, 2004.

Colombeau, B., Smith, A.J., Cowern, N.E.B., Pawlak, B.J., Cristiano, F., Duffy, R., Claverie, A., Ortiz, C.J., **Pichler, P.**, Lampin, E., Zechner, C.: *Current Understanding and Modeling of B Diffusion and Activation Anomalies in Preamorphized Ultra-shallow Junctions*, Silicon Front-End Junction Formation - Physics and Technology: 2004 Spring Meeting Proceedings, Symposium C, Hrsg.: P. Pichler, A. Claverie, R. Lindsay, M. Orłowski, W. Windl, MRS Proceedings 810,C3.6.1.-C3.6.12, 2004.

Colombeau, B., Smith, A.J., Cowern, N.E.B., Lerch, W., Paul, S., Pawlak, B.J., Cristiano, F., Hebras, W., Bolze, D., Ortiz, C., **Pichler, P.**: *Electrical Deactivation and Diffusion of Boron in Preamorphized Ultrashallow Junctions: Interstitial Transport and F Co-implant Control*, IEDM Technical Digest, 971, 2004.

Deák, T., Gali, A., **Pichler, P., Ryssel, H.**: *Quantum Mechanical Studies of Boron Clustering in Silicon*, High Performance Computing in Science and Engineering '03, Hrsg.: E. Krause, 381, 2004.

Kistler, S., Bär, E., Lorenz, J., **Ryssel, H.**: *3D Simulation of Ionized Metal Plasma Vapor Deposition*, Microelectronic Engineering 76, 1-4, 100, 2004.

Lehrer, C., **Frey, L.**, Petersen, S., **Ryssel, H.**, Schäfer, M., Sulzbach, T.: *Integration of Field Emitters into Scanning Probe Microscopy Sensors Using Focused Ion and Electron Beams*, Journal of Vacuum Science and Technology, B: Microelectronics and Nanometer Structures 22, 3, 1402, 2004.

**Lemberger, M.**, Paskaleva, A., Zürcher, S., Bauer, A.J., **Frey, L., Ryssel, H.**: *Electrical Characterization and Reliability Aspects of Zirconium Silicate Films Obtained from Novel MOCVD Precursors*, Microelectronic Engineering, 72, 315, 2004.

Mannino, G., Feudel, T., **Pichler, P.**, Servidori, M.: *Preface to the Special Issue on the EMRS 2004 Symposium B on "Material Science Issues in Advanced CMOS Source-drain Engineering"*, Materials Science & Engineering B, 114-115, 1, 2004.

*Fortsetzung: 2004*

Mannino, G., Privitera, V., Scalese, S., Libertino, S., Napolitani, E., **Pichler, P.**, Cowern, N.E.B.: *Effect of Oxygen on the Diffusion of Nitrogen Implanted in Silicon*, Electrochemical and Solid State Letters, 7, 8, G161, 2004.

Nguyen, P.-H., Bär, E., Lorenz, J., **Ryssel, H.**: *Modeling of Chemical-Mechanical Polishing on Patterned Wafers as Part of Integrated Topography Process Simulation*, Microelectronic Engineering, 76, 1-4, 89, 2004.

Öchsner, R., Pfeffer, M., **Pfützner, L.**, **Ryssel, H.**, Beer, K., Boldin, M., de Mey, B., Engelhard, M., O'Murchu, C., Westerwick, A., Colson, P., Madore, M., Krahn, L., Kempe, W., Luisman, E.: *E-Learning for Microelectronics Manufacturing*, Proceedings of the 13<sup>th</sup> ISSM 2004.

Ortiz, C., **Pichler, P.**, **Fühner, T.**, Cristiano, F., Colombeau, G., Cowern, N.E.B., Claverie, A.: *A Physically-Based Model for the Spatial and Temporal Evolution of Self-Interstitial Agglomerates in Ion-Implanted Silicon*, Journal of Applied Physics 96, 6, 4866, 2004.

Ortiz, C., **Pichler, P.**, Häublein, V., Mannino, G., Scalese, S., Privitera, V., Solmi, S., Lerch, W.: *Boron-Interstitial Cluster Kinetics: Extraction of Binding Energies from Dedicated Experiments*, Proceedings of the Materials Research Society (MRS), 810, C7.1.1.-C7.1.6., 2004.

Paskaleva, A., Bauer, A.J., **Lemberger, M.**, Zürcher, S.: *Physical and Electrical Properties of Thin High-k  $Hf_xTi_ySi_zO$  Film With varying Hf to Ti Ratios*, 5<sup>th</sup> European Workshop on Ultimate Integration of Silicon, IMEC, 43, 2004.

Paskaleva, A., Bauer, A.J., **Lemberger, M.**, Zürcher, S.: *Different Current Conduction Mechanisms Through Thin High-K  $Hf_xTi_ySi_zO$  Film Due to the Varying Hf to Ti Ratio*, Journal of Applied Physics, 10, 5583, 2004.

**Pfützner, L.**, Bär, E., Frickinger, J., Nguyen, H., Nutsch, A.: *Polierverfahren in der Halbleiterfertigung*, Freiburger Siliciumtage 2003, Freiburger Forschungsforum, 54. Berg- und Hüttenmännischer Tag, 19. - 21. Juni 2003, Hrsg: H.-J. Möller, G. Roewer, 136, 2004.

**Pichler, P.**, Ortiz, C.J., Colombeau, B., Cowern, N.E.B., Lampin, E., Claverie, A., Cristiano, F., Lerch, W., Paul, S.: *On the Modeling of Transient Diffusion and Activation of Boron During Post-Implantation Annealing*, International Electron Devices Meeting, IEDM Technical Digest, 967, 2004.

**Rambach, M.**, Bauer, A.J., **Frey, L.**, Friedrichs, P., **Ryssel, H.**: *Annealing of Aluminium Implanted 4H-SiC: Comparison of Furnace and Lamp Annealing*, Material Science Forum, 438-485, 621, 2004.

**Rambach, M.**, **Weiß, R.**, **Frey, L.**, Bauer, A.J., **Ryssel, H.**: *Investigation of Rapid Thermal Annealed pn-Junctions in SiC*, Material Science Forum, 457-460, 1073, 2004.

Roeder, G., Schneider, C., **Pfützner, L.**, **Ryssel, H.**: *Measurement Data Evaluation for in Situ Single-wavelength Ellipsometry During Reactive Ion Etching*, 5<sup>th</sup> European Advanced Equipment Control / Advanced Process Control (AEC / APC) Conference, Dresden, 2004.

**Rotter, T.**, **Stoisiek, M.**: *High-Voltage Extension ( $V_{BR} < 800 V$ ) for Smart-Power SOI-Technologies*, IEDM Tech. Dig., 447 - 450, December 2004.

*Fortsetzung: 2004*

Schmidt, C., Petrik, P., Schneider, C., Fried, M., Lohner, T., Bársony, I., Gyulai, J., **Ryssel, H.**: *Optical Characterization of Ferroelectric Strontium-Bismuth-Tantalate (SBT) Thin Films*, Thin Solid Films, Special issue: the 3rd International Conference on Spectroscopic Ellipsometry, 455-456C, 495, 2004.

Ullrich, M., Burenkov, A., **Ryssel, H.**: *Ion Sputtering at Grazing Incidence for SIMS-Analysis*, 7<sup>th</sup> International Conference on Computer Simulation of Radiation Effects in Solids (COSIRES), Abstracts and Programme, 114, 2004.

Weidner, A., Slodowski, M., Halm, C., Schneider, C., **Pfützner, L.**: *Effective-Medium Model for Fast Evaluation of Scatterometric Measurements on Gratings*, Proceedings of the SPIE Conference, 5375, 232, 2004.

**Weiß, R., Frey, L., Ryssel, H.**: *Modeling of the Influence of Schottky Barrier Inhomogeneities on SiC Diode Characteristics*, Material Science Forum, 457-460, 973, 2004.

**Yasenov, N., Berberich, S., Frey, L., Ryssel, H.**: *Design, Fabrication and Characterization of a Microactuator for Nebulization of Fluids*, Proceedings of Sensors and Microsystems, Italian Conference 2003, Italy World Scientific, 388, 2004.

**2005**

Bauer, A. J., Paskaleva, A., **Lemberger, M., Frey, L., Ryssel, H.**: *Thin  $Hf_xTi_ySi_zO$  Films with Varying Hf to Ti Contents as Candidates for High-k Dielectrics*, Advanced Gate Stack, Source / Drain and Channel Engineering for Si-Based CMOS: New Materials, Processes, and Equipment, Electrochemical Society Proceedings, Eds.: E. P. Gusev, L. J. Chen, H. Iwai, D.-L. Kwong, M. C. Öztürk, F. Roozeboom und P. J. Timans, The Electrochemical Society, Inc., Pennington, NJ, USA, 5, 125, 2005.

Berberich, S. E., Bauer, A. J., **Frey, L., Ryssel, H.**: *Triple Trench Gate IGBTs*, Proceedings of the 17th International Symposium on Power Semiconductor Devices & Ics (ISPSD) 2005, IEEE, Santa Barbara, CA, 251, 2005.

Bruchez, J., **Pfützner, L.**: *SEA-Net - Semiconductor Equipment Assessment (SEA) Migrates to Nano Electronic Technology (NET)*, German Technology: VDMA-Productronics, 8th edition, 11/2005.

Fischer, B., **Frey, L., Pfützner, L., Lorenz, J., Ryssel, H., Kücher, P.**: *Nanotechnology in the Fraunhofer Microelectronics Alliance ( $V\mu E$ )*, Poster for the "First International Nanotechnology Conference on Communication & Cooperation" (INC1), San Francisco, CA, USA, June 1 - 3, 2005.

**Frey, L., Fischer, B.**: *Stempel für Mikrochips*, Zukunft im Brennpunkt, Arbeitsgemeinschaft der Bayerischen Forschungsverbände (abayfor), 4, 75, 2005.

**Fühner, T., Erdmann, A.**: *Improved Mask and Source Representations for Automatic Optimization of Lithographic Process Conditions Using a Genetic Algorithm*, Proceedings of the SPIE Conference 2005, 5754, 415, 2005.

Häublein, V., **Frey, L., Ryssel, H.**: *Additional Peaks in Mass Spectra Due to Charge Exchange Events and Dissociation of Molecular Ions During Extraction*, Nuclear Instruments and Methods in Physics Research B, 237, 346, 2005.

*Fortsetzung: 2005*

Häublein, V., Sadrawetz, S., **Frey, L.**, Martinz, H-P., **Ryssel, H.**: *Investigations into the Wear of a WL10 Ion Source*, Nuclear Instruments and Methods in Physics Research B, 237, 341, 2005.

Kim, Y., Parala, H., Bauer, A. J., **Lemberger, M.**, Baunemann, A., Fischer, R. A.: *MOCVD of Conductive Cubic HfN Thin Films From Hf(NR<sub>2</sub>)<sub>4</sub> and N, N-Dimethylhydrazine*, Proceedings of the 15th European Conference on Chemical Vapor Deposition (EUROCVD-15), Electrochemical Society, Eds.: A. Devi, R. Fischer, H. Parala, M. Allendorf und M. Hitchman, The Electrochemical Society, Inc., Pennington, NJ, USA, 9, 762, 2005.

**Lemberger, M.**, Paskaleva, A., Zürcher, S., Bauer, A. J., **Frey, L.**, **Ryssel, H.**: *Electrical properties of hafnium silicate films obtained from a single-source MOCVD precursor*, Microelectronics Reliability, 45 (5-6), 819, 2005.

**Lemberger, M.**, **Schön, F.**, **Dirnecker, T.**, **Jank, M. P. M.**, Paskaleva, A., Bauer A. J., **Frey, L.**, **Ryssel, H.**: *High-k Hafnium Silicate Films on Silicon and Germanium Wafers by MOCVD Using a Single-Source Precursor*, Proceedings of the 15th European Conference on Chemical Vapor Deposition (EUROCVD-15), Electrochemical Society, Eds.: A. Devi, R. Fischer, H. Parala, M. Allendorf und M. Hitchman, The Electrochemical Society, Inc., Pennington, NJ, USA, 9, 873, 2005.

Paskaleva, A., Bauer, A. J., **Lemberger, M.**: *An Asymmetry of Conduction Mechanisms and Charge Trapping in Thin High-k Hf<sub>x</sub>Ti<sub>y</sub>Si<sub>z</sub>O Films*, Journal of Applied Physics, 98, 5, 2005.

Paskaleva, A., Bauer, A. J., **Lemberger, M.**: *Conduction Mechanisms and an Evidence for Phonon-assisted Conduction Process in Thin high-k Hf<sub>x</sub>Ti<sub>y</sub>Si<sub>z</sub>O films*, Microelectronics Reliability, 45 (7-8), 1124, 2005.

**Rambach, M.**, Schmid, F., Krieger, M., **Frey, L.**, Bauer, A. J., Pensl, G., **Ryssel, H.**: *Implantation and Annealing of Aluminum in 4H Silicon Carbide*, Nucl. Instrum. Methods in Phys. Res. B 237 (1-2), 68, 2005.

**Rambach, M.**, Bauer, A. J., **Frey, L.**, Friedrichs, P., **Ryssel, H.**: *Annealing of Aluminum Implanted 4H-SiC: Comparison of Furnace and Lamp Annealing*, Proceedings of ECSCRM, Materials Science Forum, 621, 483, 2005.

Rommel, M., **Groß, M.**, Ettinger, A., **Lemberger, M.**, Bauer, A. J., **Frey, L.**, **Ryssel, H.**: *Characterization of Interface State Densities by Photocurrent Analysis: Comparison of Results for Different Insulator Layers*, Microelectronic Engineering, 80, 50, 2005.

Rommel, M., **Groß, M.**, **Frey, L.**, Bauer, A. J., **Ryssel, H.**: *Wafer Scale Characterization of Interface State Densities Without Test Structures by Photocurrent Analysis*, Electrochemical Society Proceedings, 10, 113, 2005.

**Stoisiek, M.**, *Monolithische Systemintegration in der Leistungselektronik*, ETG-Fachbericht 105, Bauelemente der Leistungselektronik und ihre Anwendungen, Bad Nauheim 10. - 11. Oktober 2006, 75 - 84, VDE Verlag GmbH, Berlin Offenbach, 2006.

Stoddard, N., **Pichler, P.**, Duscher, G., Windl, W.: *Ab Initio Identification of the Nitrogen Diffusion Mechanism in Silicon*, Physical Review Letters, 2, 025901, 2005.

Ullrich, M., Burenkov, A., **Ryssel, H.**: *Ion Sputtering at Grazing Incidence for SIMS-Analysis*, Nuclear Instruments and Methods in Physics Research (NIM) B, 228, 373, 2005.

**2006**

Berberich, S.E., März, M., Bauer, A.J., Beuer, S.K., **Ryssel, H.**: *Active Fuse*, Proceedings of the "18<sup>th</sup> International Symposium on Power Semiconductor Devices and Ics" (ISPSD), Naples, Italy, 165, 2006.

Deák, P., Gali, Á., **Pichler, P.**: *Quantum Mechanical Studies of Boron Clustering in Silicon*, High Performance Computing in Science and Engineering '05, Eds.: W. E. Nagel, W. Jäger, M. Resch, Berlin: Springer, 255, 2006.

Frickinger, J., Öchsner, R., Schellenberger, M., Pfeffer, M., **Pfützner, L., Ryssel, H.**, Claes, M., Bearda, T., Renaud, D., Danel, A., Lering, M., Graef, M., Kaushik, V., Murphy, B., Fritzsche, M., Walther, H., Hury, S.: *Flying Wafer - a Standardised Methodology for Multi-site Processing of 300 mm Wafers at R&D-Sites*, Industrial Supplement And Discussion Papers, INCOM 2006, 59, 2006.

**Fühner, T.**, Popp, S., Dürr, C., Erdmann, A.: *Efficient Optimization of Lithographic Process Conditions Using a Distributed, Combined Global/Local Search Approach*, Proceedings of the 2006 SPIE Conference, 6154, 61543S, 2006.

Häublein, V., **Frey, L., Ryssel, H.**: The Impact of Mass Resolution on Molybdenum Contamination for B, P, BF<sub>2</sub>, and As Implantations, AIP Conference Proceedings of the 16<sup>th</sup> International Conference on Ion Implantation Technology, IIT 2006, 464, 2006.

Öchsner, R., Frickinger, J., Pfeffer, M., Schellenberger, M., Roeder, G., **Pfützner, L., Ryssel, H.**, Fritzsche, M., Kaushik, V., Renaud, D., Danel, A., Claeys, C., Bearda, T., Lering, M., Graef, M., Murphy, B., Walther, H., Hury, S.: *Approach for a Standardized Methodology for Multi-site Processing of 300 mm Wafers at R&D-Sites*, Proceedings of the "15<sup>th</sup> International Symposium on Semiconductor Manufacturing 2006" (ISSM) 2006, CD-ROM, Tokyo, Japan.

Oechsner, R., Pfeffer, M., **Pfützner, L., Ryssel, H.**, Beer, K., Boldin, M., de Mey, B., Engelhard, M., O'Murchu, C., Ditmar, J., Colson, P., Madore, M., Krahn, L., Kempe, W., Luisman, E.: *Creation of E-Learning Content for Microelectronics Manufacturing*, Proceedings of the "Interactive Computer Aided Learning Conference" (ICL) 2006, Villach, Austria.

Oechsner, R., Pfeffer, M., **Pfützner, L., Ryssel, H.**, Beer, K., Boldin, M., de Mey, B., Engelhard, M., O'Murchu, C., Ditmar, J., Colson, P., Madore, M., Krahn, L., Kempe, W., Luisman, E.: *Creation of E-Learning Content for Microelectronics Manufacturing*, Proceedings of the "12<sup>th</sup> IFAC Symposium on Information Control Problems in Manufacturing" (INCOM'2006), Saint-Etienne, France.

Paskaleva, A., Atanassova, E., **Lemberger, M.**, Bauer A. J.: *Correlation Between Defects, Leakage Currents and Conduction Mechanisms in thin High-k Dielectric Layers*, Defects in High-k Gate Dielectric Stacks, NATO Science Series II: Mathematics, Physics and Chemistry, Hrsg: Gusev and Evgenj, 220, 411, 2006.

**Pfützner, L.**, Roeder, G., Schellenberger, M., Oechsner, R., Nutsch, A.: *History and Perspective of Integrated Metrology*, Proceedings of the SEMI Technology Symposium, Japan, December 2006.

**Pfützner, L.**, Schellenberger, M., Oechsner, R., Roeder, G., Pfeffer, M.: *Trends in European R&D - Advanced Process Control Down to Atomic Scale for Micro- and Nanotechnologies*, ECS Transactions, Denver, Vol. 2, Silicon Materials Science and Technology X, 2006.

*Fortsetzung: 2006*

**Pichler, P.**, Ortiz, C.J., Colombeau, B., Cowern, N.E.B., Lampin, E., Uppal, S., Karunaratne, M.S.A., Bonar, J.M., Willoughby, A.F.W., Claverie, A., Cristiano, F., Lerch, W., Paul, S.: *Diffusion and Activation of Dopants in Silicon and Advanced Silicon-Based Materials*, Physica Scripta T126, 89, 2006.

**Rambach, M.**, Frey, L., Bauer, A.J., **Ryssel, H.**: *Extracting Activation and Compensation Ratio from Aluminum Implanted 4H-SiC by Modeling of Resistivity Measurements*, Materials Science Forum, 527-529, 826, 2006.

Roeder, G., Schellenberger, M., Öchsner, R., Pfeffer, M., Frickinger, J., **Pfützner, L.**, **Ryssel, H.**, Fritzsche, M.: *Prospects for the Realization of APC in a Distributed 300 mm R&D-Line*, 7<sup>th</sup> European Advanced Equipment Control / Advanced Process Control (AEC/APC) Conference, Conference Proceedings, CD-ROM, 2006.

### **7.3. Vorträge und Posterpräsentationen**

(in alphabetischer Reihenfolge der Autoren)

#### **2004**

Bär, E., Lorenz, J., **Ryssel, H.**: *3D Feature-Scale Simulation of Sputter Etching with Coupling to Equipment Simulation*, Poster Presentation at SISPAD 2004, München, 2.-4. September 2004.

**Frey, L.**: *Nanoimprint*, Gemeinsames Kolloquium zur Halbleitertechnologie und Messtechnik des LEB und des IISB, IISB, Erlangen, 12. Januar 2004.

**Frey, L.**: *Nanoimprint Lithographie*, Vortrag im Rahmen des Habilitationsverfahrens, FAU, Erlangen, 15. Oktober 2004.

**Frey, L.**: *High Temperature Processing for SiC Devices*, IISB Jahrestagung 2004, IISB, Erlangen, 4. November 2004.

**Frey, L.**: *Nanofabrication Using Focused Ion and Electron Beams and its Application to Scanning Probe Microscopy Sensors*, International Workshop on Material Science and Nano-Engineering, Osaka, Japan, 11. - 14. Dezember 2004.

Hadži-Vukovic, J., **Stoisiek, M.**: *Hochvoltbauelemente für Treiber-IC: Simulationen*, Abschlusstreffen SINA 42, Frankfurt am Main, 31. März 2004.

Häublein, V., Sadrawetz, S., **Frey, L.**, Martinz, H-P., **Ryssel, H.**: *Investigations into the Wear of a WL10 Ion Source*, Poster Presentation on IIT 2004, Taipei, Taiwan, 24. - 29. Oktober 2004.

Häublein, V., **Frey, L.**, **Ryssel, H.**: *Additional Peaks in Mass Spectra Due to Charge Exchange Events and Dissociation of Molecular Ions During Extraction*, Poster Presentation on IIT 2004, Taipei, Taiwan, 24. - 29. Oktober 2004.

*Fortsetzung: 2004*

Kistler, S., Bär, E., Lorenz, J., **Ryssel, H.**: *Three-Dimensional Simulation of Ionized Metal Plasma Vapor Deposition*, Poster Presentation at MAM 2004 ( Materials for Advanced Metallization), Brüssel, Belgien, 7. - 10. März 2004.

Nguyen, P.-H., Bär, E., Lorenz, J., **Ryssel, H.**: *Modeling of Chemical-Mechanical Polishing on Patterned Wafers as Part of Integrated Topography Process Simulation*, Poster Presentation at MAM 2004, Brüssel, Belgien, 7. - 10. März 2004.

Ortiz, C.J., **Pichler, P.**, Häublein, V., Mannino, G., Scalese, S., Privitera, V., Solmi, S., Lerch, W.: *Boron-Interstitial Cluster Kinetics: Extraction of Binding Energies from Dedicated Experiments*, 2004 MRS Spring Meeting, Symposium C „Silicon Front-End Junction Formation-Physics and Technology“, San Francisco, CA, USA, 12. - 16. April 2004.

Ortiz, C.J., **Pichler, P.**, Lerch, W., Paul, S., Mannino, G., Scalese, S.: *Predictive Simulation of the Formation of Ultra-Shallow Junctions by Non-Amorphizing Boron Implants*, Workshop „Recent Advances in Ultra Shallow Junctions“, Povo-Trento, Italien, 24. - 25. November 2004.

**Pfitzner, L.**: *Forschungs- und Entwicklungsschwerpunkte des IISB im Bereich der „Advanced Process Control“ und der Integrierten Sensorik*, Zentrum für Mikro- und Nanotechnologien ZMN, Ilmenau, 12. Januar 2004.

**Pfitzner, L.**: *VDE-GMM-Introduction*, Yield Enhancement "User Group" Kick-off Meeting, IISB, Erlangen, 15. März 2004.

**Pfitzner, L.**: *Report on the Progress of the ITWG „Yield Enhancement“*, ITRS Conference, Stresa, Italy, 19. April 2004.

**Pfitzner, L.**: *Neue Gerätetechniken und Produktionsänderungen im Frontend*, Symposium der HSBC-Trinkaus Bank, Düsseldorf, zur zukünftigen Entwicklung der Mikro- und Nanoelektronik, Arabella-Hotel, München, 20. April 2004.

**Pfitzner, L.**: *Future Requirements of Semiconductor Manufacturing Equipment from the Perspective of the Equipment Industry*, Nanoelectronics Workshop, Brüssel, Belgien, 4. Mai 2004.

**Pfitzner, L.**: *Evaluierung der Anforderung an zukünftige Siliciumscheiben für die Mikro- und Nanotechnologie*, BMBF Fachgespräch „Waferanforderungen“, Freiberg, 1. Juli 2004.

**Pfitzner, L.**: *Report on the Progress and Changes in Key Challenges of the ITWG „Yield Enhancement“*, ITRS Public Conference, San Francisco, USA, 12. Juli 2004.

**Pfitzner, L.**: *Introduction to the Workshop on Airborne Molecular and Organic Contamination in Semiconductor Manufacturing*, ICCCS, Bonn, 6. September 2004.

**Pichler, P.**: *Program Overview*, 3rd FRENDECH Review Meeting, Leuven, Belgien, 22. Januar 2004.

**Pichler, P.**: *Summary*, 3rd FRENDECH Review Meeting, Leuven, Belgien, 22. Januar 2004.

**Pichler, P.**: *Presentation of UPPER+ Specifications*, IST Project UPPER+ Public Workshop, IISB, Erlangen, 16. Juni 2004.

*Fortsetzung: 2004*

**Pichler, P.:** *Materialtransport als Zuverlässigkeitsproblem in Metallisierungssystemen*, Vortrag im Rahmen des Habilitationsverfahrens, Universität Erlangen-Nürnberg, Erlangen, 28. Juli 2004.

**Pichler, P.:** *Front-End Models for Silicon Future Technology (IST\_FRENDTECH)*, Workshop des IST Projekts INVEST, Genua, Italien, 21. Oktober 2004.

**Pichler, P.:** *Summary*, 4th FRENDTECH Review Meeting, IISB, Erlangen, 26. Oktober 2004.

**Pichler, P.:** *Program Overview*, 4th FRENDTECH Review Meeting, IISB, Erlangen, 26. Oktober 2004.

**Pichler, P.,** Ortiz, C.J., Colombeau, B., Cowern, N.E.B., Lampin, E., Claverie, A., Cristiano, F., Lerch, W., Paul, S.: *On the Modeling of Transient Diffusion and Activation of Boron During Post-Implantation Annealing*, International Electron Devices Meeting, San Francisco, CA, USA, 13.-15. Dezember 2004.

**Rambach, M.:** *Ausheiluntersuchungen an Aluminium implantierten 4H-SiC Schichten*, SiC-Rundgespräch, Kloster Banz, 12.-13. Juli 2004.

**Rotter, T., Groß, M., Stoisiak, M.:** *Status UBS, erste experimentelle Ergebnisse*, Vortrag bei ELMOS AG, Dortmund, 9. Januar 2004.

**Rotter, T., Stoisiak, M.:** *Statisches und dynamisches Verhalten des universellen bipolaren Schalters (UBS)*, 33. Kolloquium "Halbleiter-Leistungsbaulemente und ihre systemtechnische Anwendung", 25.-26. Oktober 2004, Freiburg im Breisgau.

**Ryssel, H.:** *1985 - 2004 Technologie für die Mikroelektronik*, 20 Jahre Förderkreis für die Mikroelektronik, IIS, Erlangen-Tennenlohe, 12. März 2004.

**Ryssel, H.:** *Mikroelektronik - Schlüsseltechnologie unserer Zeit*, Erlanger Techniktage, IISB, Erlangen, 29. März 2004.

**Ryssel, H.:** *Wafer Contamination*, IIT-School 2004, 15<sup>th</sup> International Conference on Ion Implantation Technology (IIT) 2004, Taipei, Taiwan, 24.-29. Oktober 2004.

**Ryssel, H.:** *Safety in Ion Implantation*, IIT-School 2004, 15<sup>th</sup> International Conference on Ion Implantation Technology (IIT) 2004, Taipei, Taiwan, 24.-29. Oktober 2004.

**Ryssel, H.:** *Vorstellung des neuen Bayerischen Forschungsverbundes für Nanoelektronik (FORNEL)*, Jahrestagung und Mitgliederversammlung von abayfor (Arbeitsgemeinschaft der Bayerischen Forschungsverbände), Bayerisches Staatsministerium für Wissenschaft, Forschung und Kunst, München, 5. November 2004.

Schellenberger, M., Schneider, C., **Pfützner, L.:** *XML-based Web Services for Integrated Metrology*, 5<sup>th</sup> European AEC / APC Conference, Dresden, 14. - 16. April 2004.

Schneider, C., Roeder, G., Schmidt, C., **Pfützner, L., Ryssel, H.:** *Ellipsometrie zur Prozessüberwachung in der Halbleiterfertigung*, 3rd Workshop Ellipsometrie, Institut für Plasmaforschung, Stuttgart, 23.-25. Februar 2004.

*Fortsetzung: 2004*

Ullrich, M., Burenkov, A., **Ryssel, H.**: *Ion Sputtering at Grazing Incidence for SIMS-Analysis*, 7<sup>th</sup> International Conference on Computer Simulation of Radiation Effects in Solids (COSIRES), Helsinki, Finland, 28. Juni - 2. Juli 2004.

## 2005

Berberich, S. E., Bauer, A. J., **Frey, L., Ryssel, H.**: *Triple Trench Gate IGBTs*, 17<sup>th</sup> International Symposium on Power Semiconductor Devices & Ics (ISPSD) 2005, Santa Barbara, CA, USA, 22. - 26. Mai 2005.

Berberich, S. E.: *Entwicklung, Herstellung und Charakterisierung von integrierbaren Leistungsbauelementen und einer Trench-Gate Technologie*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 25. Juli 2005.

**Dirnecker, T.**: *Herstellung und Untersuchung von Metall-Isolator-Halbleiter (MIS)-Kondensatoren mit hoch- $\epsilon$ -Isolatorschichten auf Germanium*, 1. Bayerischer FORNEL-Workshop "Aktuelle Entwicklungen in der Nanoelektronik", TU München, LS Technische Elektronik, München, 12. April 2005.

**Erlbacher, T.**, *Herstellung und Untersuchung neuer Materialien zum Einsatz in nicht flüchtigen Speicherzellen (NVM)*, Qimonda AG (vormals Infineon Technologies AG), Dresden, 04. Juli 2005.

Fischer, B., **Frey, L.**, Pfitzner, L., Lorenz, J., **Ryssel, H.**, Kücher, P.: *Nanotechnology in the Fraunhofer Microelectronics Alliance (V $\mu$ E)*, Poster Presentation at the "First International Nanotechnology Conference on Communication & Cooperation" (INC1), San Francisco, CA, USA, 1. - 3. Juni 2005.

**Fühner, T.**, Erdmann, A.: *Improved Mask and Source Representations for Automatic Optimization of Lithographic Process Conditions Using a Genetic Algorithm*, SPIE Symposium on Microlithography, San Jose, CA, USA, 28. Februar - 4. März 2005.

**Groß, M., Stoisiej, M.**: *Überlegungen zur Realisierung von Hochvolt MOS-Transistoren im Rahmen eines 0.18  $\mu$ m Standard CMOS-Prozesses*, Hauskolloquium, ZMD Dresden, 10. November 2005.

Lehrer, C.: *Effekte bei der Nanostrukturierung mittels fokussierter Ionenstrahlen*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 10. Mai 2005.

**Leistner, T.**: *Charakterisierung von Titandioxidschichten abgeschieden aus neuentwickelten Precursoren mittels MOCVD*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 11. Januar 2005.

**Lemberger, M.**: *High-k Hafnium Silicate Films on Silicon and Germanium Wafers by MOCVD Using a Single-Source Precursor*, 15<sup>th</sup> European Conference on Chemical Vapor Deposition (EUROCVI-15), Bochum, 4. - 9. September 2005.

Lorentz, V., Berberich, S. E., März, M., **Ryssel, H.**: *Intelligente Batterien durch integrierte Spannungswandler*, IndustrieFachMesse (IFM), Augsburg, 15. - 16. Juni 2005.

Lorenz, J., **Frey, L., Pfitzner, L., Ryssel, H.**: *Nanoelectronics at the Fraunhofer IISB and the University in Erlangen*, Poster Presentation at the "First International Nanotechnology Conference on Communication & Cooperation" (INC1), San Francisco, USA, 1. - 3. Juni 2005.

Fortsetzung: 2005

**Pfitzner, L.:** *Der Fraunhofer-Verbund Mikroelektronik und die Forschungs- und Entwicklungsschwerpunkte des IISB*, 15. CMP-Nutzertreffen, IISB, Erlangen, 28. Oktober 2005.

**Pichler, P.:** *Front-End Models for Silicon Future Technology (FRIENDTECH)*, Workshop on "Non-conventional Thermal Processes for Advanced CMOS", Rome, Italy, 21. Januar 2005.

**Pichler, P.:** *Diffusion und Aktivierung von Bor in Silicium*, Forschungsseminar / Kolloquium "Aktuelle Fragen der Materialphysik", Universität Münster, 13. Juni 2005.

**Pichler, P.:** *Point Defect Engineering for Ultra Shallow Junction Formation*, 3<sup>rd</sup> Nordic Collaboration on Defects and Diffusion in Semiconductors and Heterostructures (NOCDAD) Summer School, Sundvollen, Norway, 18. - 21. August 2005.

**Pichler, P.:** *Diffusion and Activation of Dopants in Silicon and Advanced Silicon-Based Materials*, 21<sup>st</sup> Nordic Semiconductor Meeting, Sundvollen, Norway, 21. - 23. August 2005.

**Rambach, M.:** Modellierung von Widerstandsmessungen in Al-dotiertem 4H-SiC, SiC-Rundgespräch, Kloster Banz, 11. - 12. Juli 2005.

**Rambach, M., Frey, L., Bauer, A.J., Ryssel, H.:** *Extracting Activation and Compensation from Aluminum Implanted 4H-SiC by Modeling of Resistivity Measurements*, International Conference on Silicon Carbide and Related Materials (ICSCRM) 2005, Pittsburgh (USA), 18. - 23. September 2005.

Reindl, S., Berberich, S. E., März, M., **Ryssel, H.:** *Neuartige aktive Sicherungselemente auf Silicium-Basis*, IndustrieFachMesse (IFM), Augsburg, 15. - 16. Juni 2005.

Roeder, G., Schellenberger, M., Pfitzner, M., **Ryssel, H., Spitzlsperger, G.:** *Unit Process Aspects for APC-software Implementation*, 6<sup>th</sup> European Advanced Equipment Control / Advanced Process Control (AEC / APC) Conference, Dublin, Ireland, 6. - 8. April 2005

Rommel, M., **Groß, M., Ettinger, A., Lemberger, M., Bauer, A. J., Frey, L., Ryssel, H.:** *Characterization of Interface State Densities by Photocurrent Analysis: Comparison of Results for Different Insulator Layers*, Poster Presentation, Conference on Insulating Films on Semiconductors (INFOS) 2005, Leuven, Belgium, 22. - 24. Juni 2005.

Rommel, M., **Groß, M., Ettinger, A., Lemberger, M., Bauer, A.J., Frey, L., Ryssel, H.:** *Wafer Scale Characterization of Interface State Densities Without Test Structures by Photocurrent Analysis*, DECON 2005, "Crystalline Defects and Contamination: Their Impact and Control in Device Manufacturing IV", Grenoble, France, 12. - 15. Dezember 2005.

**Ryssel, H.:** *Mikroelektronik - Schlüsseltechnologie unserer Zeit*, Techniktage für Nichttechniker, IISB, Erlangen, 14. März 2005.

**Schmitt, H.:** *Molds for UV Nanoimprint Lithography*, FORNEL-Workshop, München, 12. April 2005.

**Steen, C., Pichler, P., Ryssel, H., Pei, L., Duscher, G., Windl, W., Östling, M.:** *Distribution, Segregation and Dose-Loss of Dopants in Deca-Nanometer SOI Structures*, Poster-Präsentation auf dem "Forum on Europe-USA Collaboration in Materials Research" im Rahmen der Frühjahrstagung der "European Materials Research Society" (EMRS), Strasbourg, Frankreich, 30. - 31. Mai 2005.

*Fortsetzung: 2005*

**Steen, C., Nutsch, A., Pichler, P., Ryssel, H.:** *Characterization of the Impurity Profile at the Interface SiO<sub>2</sub> / Si Using a Combination of Total Reflection X-Ray Fluorescence Spectrometry and Successive Etching of Silicon*, 11<sup>th</sup> Conference on Total Reflection X-Ray Fluorescence Analysis and Related Methods (TXRF 2005), Budapest, Hungary, 18. - 22. September 2005.

**Stoisiek, M.:** *Smart-Power Technologien*, Hauskolloquium, ZMD Dresden, 14. Januar 2005.

**Stoisiek, M.:** *Die SOA von integrierten Hochvolt MOS-Transistoren bestimmende bauelementphysikalische Effekte*, Hauskolloquium, ZMD Dresden, 10. November 2005.

**Stoisiek, M.:** *Smart-Power: Leistungselektronik im Mikrochip*, 29. Tag der EEI der Universität Erlangen, 15. Juli 2005.

Weidner, A., Scheuermann, M., **Pfützner, L.:** *Scatterometric Measurements on Sub-wavelength Gratings Evaluated by a New Effective-medium Model*, 6<sup>th</sup> European Advanced Equipment Control / Advanced Process Control (AEC / APC) Conference, Dublin, Ireland, 6. - 8. April 2005.

Weidner, A.: *Strukturbreitenbestimmung für die sub 100nm-Lithographie mittels spektralellipsometrischer Beugungsmessung*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 31. Oktober 2005.

## 2006

Beuer, S., Rommel, M., Lehrer, C., Platzgummer, E., Kvasnica, S., Bauer, A.J., **Ryssel, H.:** *Accurate Parameter Extraction for the Simulation of Direct Structuring by Ion Beams*, Poster Presentation, International Conference on Micro- and Nano-Engineering (MNE) 2006, Barcelona, Spain, 17. - 20. September 2006.

**Dirnecker, T.:** *Untersuchung von Aufladungseffekten bei der Ionenimplantation*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 31. Januar 2006.

**Erlbacher, T.:** *Abscheideverfahren für Ladungstransferkomplexe*, Gemeinsames Kolloquium zur Halbleitertechnologie und Messtechnik des LEB und IISB, IISB, Erlangen, 12. Juni 2006.

**Erlbacher, T.:** *HfSiO / SiO<sub>2</sub>- and SiO<sub>2</sub> / HfSiO / SiO<sub>2</sub>-Gate Stacks for Non-Volatile Memories*, Workshop on Dielectrics in Microelectronics (WoDiM) 2006, Catania, Italien, 25. - 27. Juni 2006.

**Erlbacher, T.:** *Einsatz von hoch-ε-Materialen in ladungsbasierten NVMs" auf dem DGM-Arbeitskreistreffen "Materialien für nichtflüchtige Speicher*, IISB, Erlangen, 27. September 2006.

**Erlbacher, T.:** *Einsatz von hoch-ε-Materialen in ladungsbasierten NVMs*, Qimonda AG, Dresden, 7. November 2006.

**Fühner, T.:** *Optimization of Lithographic Conditions by Means of Artificial Evolution*, 4<sup>th</sup> IISB Lithography Simulation Workshop, Hersbruck, 29. September - 1. Oktober 2006.

**Fühner, T.:** *Optimization Methods in Lithography Simulation*, 8. IISB Jahrestagung, IISB, Erlangen, 12. Oktober 2006.

Fortsetzung: 2006

**Groß, M., Stoisiek, M.:** *Laterale HV MOS-Transistoren (50V) zur Integration in einen 0,18 µm CMOS-Prozess*, 35. Kolloquium Halbleiter-Leistungsbaulemente und ihre systemtechnische Anwendung, Freiburg im Breisgau, 30.-31. Oktober 2006

**Jank, M. P. M., Kandziora, C., Frey, L., Ryssel, H.:** *Well Design in a Bulk CMOS Technology with Low Mask Count*, 16th International Conference on Ion Implantation Technology 2006, Marseille, Frankreich, 11.-16. Juni 2006.

**Jank, M. P. M.:** *Entwicklung und Charakterisierung eines CMOS-Prozesses mit minimierter Anzahl an Lithographieebenen*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 5. Dezember 2006.

**Kistler, S.:** *Dreidimensionale Topographiesimulation der ionisierten Metallplasma-Abscheidung in der Halbleitertechnologie*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 31. Juli 2006.

Lorenz, J., Kücher, P., Lakner, H., Reichl, H., **Ryssel, H.:** *German High-Tech Corridor in Nanoelectronics Technology Research, Poster presentation*, INC2 (International Nanotechnology Conference on Communications and Cooperation), Arlington, Virginia, USA, 15.-18. Mai 2006.

**Meliorisz, B.,** Evanschitzky, P., Erdmann, A., *Simulation of proximity and contact lithography*, 32nd International Conference on Micro- and Nano-Engineering, Barcelona, 17.-20. September 2006.

**Meliorisz, B.:** *Mask Proximity Printing*, 4<sup>th</sup> IISB Lithography Simulation Workshop, Hersbruck, 29. September - 1. Oktober 2006.

Öchsner, R., Frickinger, J., Pfeffer, M., Schellenberger, M., Roeder, G., **Pfitzner, L., Ryssel, H.:** *Approach for a Standardized Methodology for Multi-site Processing of 300 mm Wafers at R&D Sites*, ISSM (International Symposium on Semiconductor Manufacturing) 2006, Tokyo, Japan, 25.-27. September 2006.

**Pfitzner, L.,** Schellenberger, M., Öchsner, R., Roeder, G., Pfeffer, M.: *Trends in European R&D - Advanced Process Control Down to Atomic Scale for Micro- and Nanotechnologies*, 209<sup>th</sup> ECS Meeting, Denver, USA, 8. Mai 2006.

**Pfitzner, L.:** *History and Perspective of Integrated Metrology*, SEMI Technology Symposium (STS) 2006, Chiba, Japan, 6. - 8. Dezember 2006.

**Pichler, P.,** Lerch, W., Niess, J., Nenyeyi, Z.: *Numerische Simulation der Diffusion und Aktivierung von Bor bei Hot-Shield Spike Ausheilung*, 19. Treffen der Benutzergruppe RTP, IISB, Erlangen, 18. Mai 2006.

**Pichler, P.:** *European Approaches to Process Simulation in USJ Technology*, Symposium U des Frühjahrstreffens der European Materials Research Society (E-MRS), Nice, France, 29. Mai - 2. Juni 2006.

**Pichler, P.,** Burenkov, A., Lerch, W.: *Process-Induced Diffusion Phenomena in Advanced CMOS Technologies*, 2<sup>nd</sup> International Conference on Diffusion in Solids and Liquids" (DSL) 2006, Aveiro, Portugal, 26. - 28. Juli 2006.

**Pichler, P.:** *Simulation of Activation and Diffusion of Boron in Silicon*, 8. IISB Jahrestagung, IISB, Erlangen, 12. Oktober 2006.

*Fortsetzung: 2006*

**Rambach, M.**, *Ausheilen von Aluminium-Implantationen*, SiC-Rundgespräch, Kloster Banz, 17. - 18. Juli 2006.

Roeder, G., Schellenberger, M., **Pfitzner, L., Ryssel, H.**, Richter, U., Stehle, J.-L., Piel, J.-P.: *Standardization of Integrated Ellipsometry for Semiconductor Manufacturing*, 4<sup>th</sup> Workshop Ellipsometry, Berlin, 20.-22. Februar 2006.

Roeder, G., Schellenberger, M., **Pfitzner, L., Ryssel, H.**: *Standardization of Integrated Ellipsometry - Activities and Results of the EU-IMTF Standardization Efforts*, IMA Meeting, 7th European AEC/APC Conference, Aix-en-Provence, France, 29.-31. März 2006.

Rommel, M., Bauer, A.J., **Ryssel, H.**: *Quantitative Oxide Charge Determination by Photo-current Analysis*, 14th Workshop on Dielectrics in Microelectronics (WoDiM 2006), Catania, Italien, 26. - 28.06.2006.

**Ryssel, H.**: *Optik für die Mikro und Nanoelektronik*, LEF 2006 (Laser in der Elektronikproduktion und Feinwerktechnik), Erlangen, 7. März 2006.

**Ryssel, H.**: *Bavarian Research Cooperation for Nanoelectronics*, 2. FORNEL-Workshop (FORNEL: The Bavarian Research Cooperation for Nanoelectronics), Würzburg, 15. März 2006.

**Ryssel, H.**: *Fraunhofer IISB - Successful Research for Micro and Nanoelectronics*, Vortragsreihe "Competences in Nanoelectronics", Fraunhofer-Center für Nanoelektronische Technologien CNT, Dresden, 10. April 2006.

**Ryssel, H.**: *Safety in Ion Implantation*, IIT-School 2006, 16<sup>th</sup> International Conference on Ion Implantation Technology (IIT) 2006, Marseille, France, 8.-10. Juni 2006.

**Ryssel, H.**: *History of Microelectronics*, Indo German Winter Academy 2006, Kharagpur, India, 9.-15. Dezember 2006.

**Ryssel, H.**: *Silicon Technology*, Indo German Winter Academy 2006, Kharagpur, India, 9.-15. Dezember 2006.

**Ryssel, H.**: *Automobilelektronik am LEB und IISB*, Daimler-Chrysler, Böblingen, 17. November 2006.

Schellenberger, M., **Pfitzner, L., Ryssel, H.**: *Integrated Ellipsometry in Semiconductor Manufacturing*, MFA Seminar, MTA MFA, Budapest, Hungary, 2006.

**Schmitt, H.**, *UV Polymers for Nanoimprint Lithography*, FORNEL-Workshop, Würzburg, 15. März 2006.

**Steen, C.**: *Segregation von Arsen an Silicium-Siliciumdioxidgrenzschichten*, Gemeinsames Kolloquium zur Halbleitertechnologie und Messtechnik des LEB und des IISB, IISB, Erlangen, 30. Oktober 2006.

**Tollkühn, B.**: *Neue Methoden zur automatischen Kalibrierung von Modellparametern für die Simulation optischer Lithographie*, Vortrag im Rahmen des Promotionsverfahrens, IISB, Erlangen, 5. Mai 2006.

**Walther, S.**: *Leitfähigkeitsmessungen an dünnen Silicium-Nanopartikel-Schichten*, Summer-school Science to Business Nanotronics 2006, Degussa AG, Marl, 11. - 13. September 2006.

## 8. So finden Sie zu uns

### Anreise mit dem PKW

A3 bis Ausfahrt Tennenlohe / Erlangen, weiter auf B4 Richtung Erlangen, Abzweigung "Universität Südgelände". Der Beschilderung "Technische Fakultät" bzw. "Fraunhofer Institut für Integrierte Systeme und Bauelementetechnologie" folgen bis Cauerstraße. Weiter nach Plan.

### Anreise mit dem Flugzeug

Flughafen Nürnberg; von dort mit dem Taxi (15 Minuten) oder den öffentlichen Verkehrsmitteln, Bus der Linie 32 nach Nürnberg Thon, von dort mit Bus der Linie 30 oder 30E (Richtung Erlangen Hugentottenplatz) bis Haltestelle Erlangen-Süd (30 Minuten).

### Anreise mit der Bahn

Erlangen-Hauptbahnhof, weiter mit dem Taxi (15 Minuten) oder mit den Bussen der Linien 287 (bis Haltestelle Stettiner Straße, ca. 20min) oder 30/30E/295 (bis Haltestelle Erlangen Süd ca. 20 min). Sehr gute Zugverbindungen von Nürnberg-Hauptbahnhof nach Erlangen-Hauptbahnhof.

